



MINISTÉRIO DA CIÊNCIA E TECNOLOGIA  
**INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS**

**DESENVOLVIMENTO DO TRANSPONDER DE COLETA DE  
DADOS DIGITAL PARA O SISTEMA DE COLETA DE DADOS  
AMBIENTAIS (SBCDA)**

**RELATÓRIO FINAL DE PROJETO DE INICIAÇÃO CIENTÍFICA  
(PIBIC/CNPq/INPE)**

Carlos Antonio Mendes da Costa Júnior (UFRN, Bolsista  
PIBIC/CNPq) E-mail: [carlosmendesjunior@gmail.com](mailto:carlosmendesjunior@gmail.com)

João Carlos Pécala Rae (Engenheiro Des. Tecnológico INPE,  
Orientador) E-mail: [jcprae@crn2.inpe.br](mailto:jcprae@crn2.inpe.br)

INPE - CRN  
Natal - RN  
2010

# SUMÁRIO

## **1 – INTRODUÇÃO**

## **2 – CONTROLE AUTOMÁTICO DE GANHO**

Fundamentação teórica

## **3 – ESTUDO DO PROBLEMA E PROPOSTA DE TÉCNICA**

Dispositivos

Arquitetura

Estimador de valor RMS

Cálculo do ganho

## **4 – CONCLUSÕES E TRABALHOS FUTUROS**

Conclusão

Desenvolvimento da documentação

Implementação em FPGA

Prototipagem

Testes

## **5 – REFERÊNCIAS**

# INTRODUÇÃO

Esse relatório tem como objetivo apresentar o que foi feito na pesquisa sobre o desenvolvimento do transponder de coleta de dados digital para o sistema de coleta de dados ambientais (SBCDA) que está sendo desenvolvido no INPE-CRN, mais especificamente, uma parte dele, ou seja, o desenvolvimento de um controle automático de ganho em FPGA para aplicação em transponder.

Esse controle em desenvolvimento será empregado no processador digital do transponder, conforme mostra os diagramas a seguir.

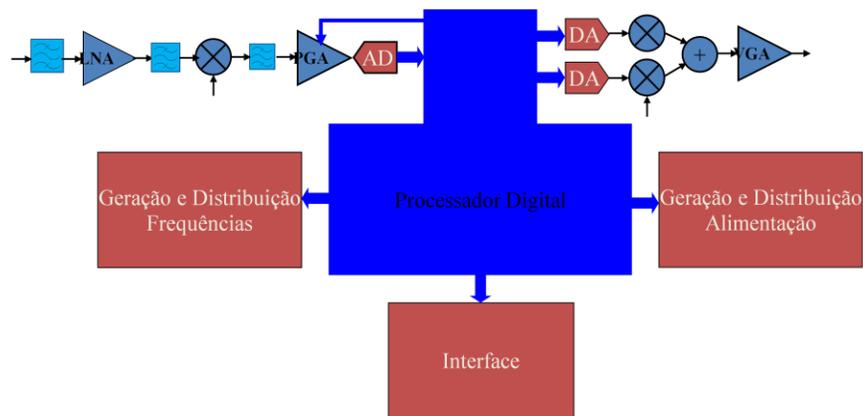


Figura 1: Diagrama do Transponder em desenvolvimento no INPE - CRN

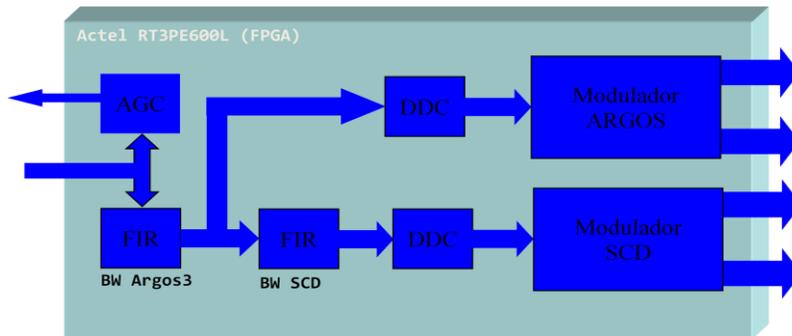


Figura 2: Esquema do processador digital

O controle automático de ganho será aplicado na regulação do sinal de entrada de um conversor analógico-digital através do ajuste de ganho de um VGA, amplificador de ganho variável, tudo controlado digitalmente.

O projeto tem um cronograma de 1 (um) ano desde o início de março do ano corrente. As etapas concluídas serão apresentadas a seguir, bem como os seus breves resultados e as etapas restantes do plano de trabalho.

# CONTROLE AUTOMÁTICO DE GANHO

## FUNDAMENTAÇÃO TEÓRICA

Um controle automático de ganho é um sistema adaptativo encontrado em muitos dispositivos eletrônicos. Seu entendimento é simples, ele consiste, basicamente, de um laço de realimentação onde atua sobre o ganho de um amplificador de tal forma que tenta manter a amplitude de saída do sinal, dentro de uma faixa de valores pré-estabelecidas.

O *automatic gain control* (AGC) que foi primeiramente implementado em rádios por motivos de propagação *fading* (definido como lentas variações na amplitude do sinal recebido) tem encontrado sua aplicação em comunicação wireless, sistema de comunicação cabeado, dispositivos médicos, instrumentação... Ele tem sido intensivamente estudado, resultando em diversos esquemas analógicos para sua implementação. Mas recentemente o desenvolvimento de receptores de rádio definido por software tem aumentado o interesse na implementação digital e híbrida desse circuito.

Apesar de simples e bastante utilizado, encontramos os dispositivos AGC desenvolvidos na sua grande maioria de forma analógica. Existem muito métodos de controle de ganho, mas os principais são destacados a seguir.

- Detector de Envoltória – A tensão de saída do detector de envoltória é proporcional a magnitude da tensão de entrada.
- Detector de Lei Quadrática – Esse tipo de detector tem a saída instantânea proporcional ao quadrado da tensão de entrada, ou seja, proporcional a potência de entrada.
- Valor RMS – Esse método utiliza um detector de lei quadrática seguido de um filtro passa baixa e de uma raiz quadrada.

Assim como muitos outros dispositivos RF, os satélites brasileiros em órbita apresentam transponders totalmente analógicos, o que não deixa de fora os controles automáticos de ganho.

Esse trabalho descreve sobre o início do desenvolvimento de possivelmente o primeiro transponder digital-analógico a serem utilizadas nos satélites brasileiros, Amazônia e ITASAT. Bem como o controle automático de ganho digital.

# ESTUDO DO PROBLEMA E PROPOSTA DE TÉCNICA

## DISPOSITIVOS

Os equipamentos utilizados em conjunto com o AGC serão rapidamente explicitados aqui para um maior entendimento de certos métodos e certas atitudes tomadas no decorrer do trabalho.

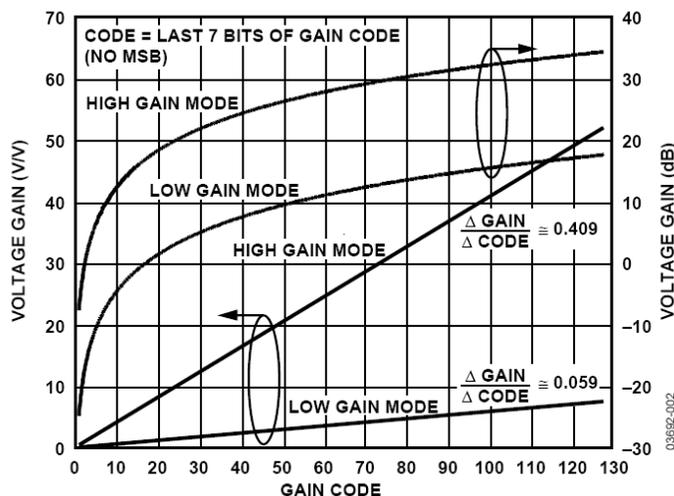
Serão utilizados os seguintes dispositivos junto com o controle de ganho, tanto para teste e para desenvolvimento, como para uso final no transponder.

- FPGA – Para a implementação da arquitetura, bem como a interface com os dispositivos de controle, será utilizado um *Field Programmable Gate Array*, dispositivo reconfigurável que suporta a implementação de circuitos lógicos de porte relativamente grande.
- VCG – *Variable Control Gain* é um amplificador que varia seu ganho dependendo do código do controle. Ele é imprescindível para a ação do AGC, que irá controlar a partir de números digitais a transcondutância desse dispositivo.
- ADC – Conversor analógico-digital elemento essencial para todo e qualquer tipo de sistema que trabalha com sinais analógicos digitalizados, que é capaz de gerar uma representação digital da grandeza analógica.

O ADC utilizado tem como entrada típica 2 volts pico-a-pico e como interface os 14 bits de saídas de dados e um indicador de fora de faixa.

O VCG ADC8370\* apresenta a seguinte função de transferência:

$$A_v = \text{GainCode} * \text{Vernier} * (1 + (\text{PreGain} - 1) * \text{MSB})$$



$A_v$  é o ganho de tensão linear.

GainCode é a palavra de controle do ganho digital menos o MSB.

Vernier = 0.055744 V/V

PreGain = 7.079458 V/V

Figura 3: Função de transferência retirado do *datasheet* do ADC8370 da ANALOG DEVICE

## ARQUITETURA

Os sinais das Plataformas de Coletas de Dados (PCD) do SBCDA são recebidos pelo “Front-End” do transponder e digitalizados. Estes sinais são convertidos para frequência intermediária, sobre-modulados e então transmitidos para a estação em terra em Banda-S.

Em meio a essa rápida explicação sobre o processo de envio e recebimento do sinal de um satélite há muitos processos que não estarão presentes nesse trabalho. O seu foco, como já explicado anteriormente, é apresentar uma arquitetura básica para o controle automático de ganho, bem como mostrar as etapas seguintes da conclusão do circuito.

A primeira proposta apresentada está mostrada graficamente na próxima figura. O sistema recebe o sinal que pode apresentar uma variação de 0,07 volts RMS até 1,40 volts RMS do *front-end* do transponder e passa para o amplificador controlado por código. Após a amplificação o sinal é convertido em digital e enviado ao mesmo tempo para os outros módulos do processador digital e para o módulo de controle de ganho.

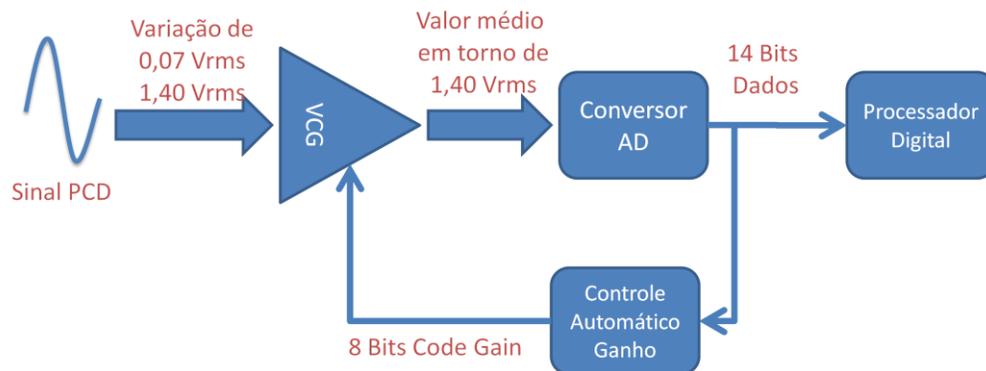


Figura 4: Proposta do sistema

Esse módulo está mostrado na figura a seguir. Baseando-se no método do valor RMS, o sinal entra em um bloco que irá armazenar 25 amostras da entrada e calcular o *Root Mean Square*. Daí o valor encontrado irá passar por uma comparação com a referência de sinal pré-estabelecida (nesse caso de 1,4 volts RMS), converter o ganho para código binário de 7 bits que irá para o amplificador controlado digitalmente, e passa por uma interface, onde será feita a sincronização com o VCG e o envio do código de controle.

Dessa forma, teremos um sinal que será amplificado em relação à minha referência. Vale salientar, que essa arquitetura levando em conta também os componentes faz que o sinal nunca seja atenuado, mas sempre amplificado evitando perda de algum sinal mais fraco, além do aumento da complexidade do projeto.

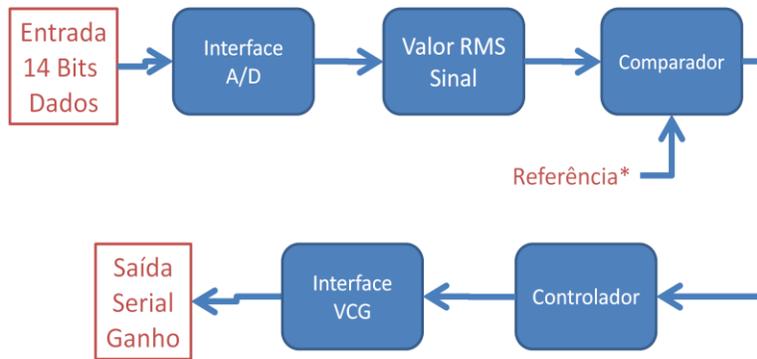


Figura 5: Diagrama do AGC

### ESTIMADOR DE VALOR RMS

Para tentar minimizar o tempo de processamento de convergência do valor RMS foram estudadas algumas formas de se implementar isso.

Entre as formas analisadas, destacaram-se o algoritmo para calcular raiz quadrada baseado em estimativa grosseira e no método Babilônico, mas que teriam iterações definidas por um número máximo e que mesmo assim ocupariam processamento e tempo.

Baseado nisso, foi pensando em outras formas de se obter o valor RMS, como por exemplo, filtros FIR, mas isso também demandaria processamento e tempo. Dessa forma a melhor opção até agora foi utilizar LUT's, *look up table*. Como a mostrada a seguir.

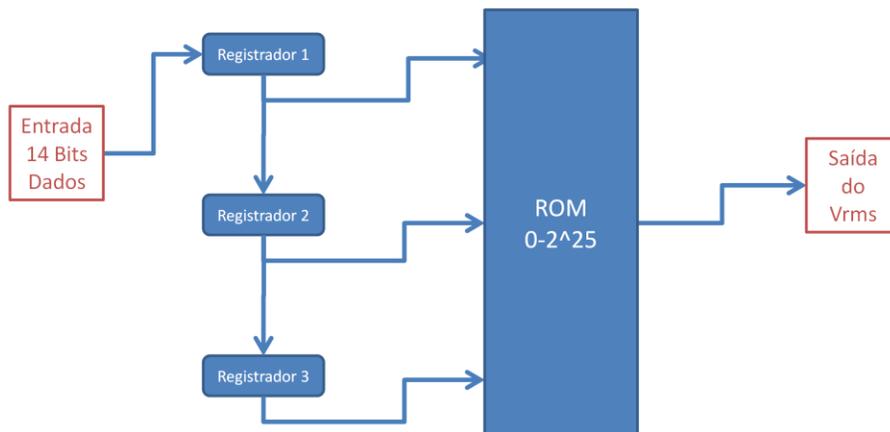


Figura 6: LUT do Valor RMS

Foram feitas muitas tabelas que tentaram minimizar o processamento e tempo e maximizar o desempenho, mas a apresentada a seguir de forma resumida foi a mais bem aceita até agora.

Valor RMS	Base Valor RMS	Ganho Desejado	Código de Ganho	Ganho Real	Valor de Saída
0,0700	573	20,000	51	20,127	1,41
1,0500	8602	1,333	24	1,338	1,40
1,4000	11469	1,000	18	1,003	1,40

Tabela 1: LUT

Explicando a tabela, temos na primeira coluna o valor RMS de entrada do módulo A/D, depois, o valor decimal que o módulo irá representar a essa entrada. Em seguida, o ganho desejado, que será falado a seguir juntamente com o código de ganho na outra coluna. O ganho que realmente teremos no sinal está na quinta, e por último o valor de saída levando em conta o ganho real.

### CÁLCULO DO GANHOS

Como mostrado anteriormente, todos os cálculos necessários para se chegar aos valores do código de ganho ou ao ganho real, são retirados da função de transferência do VCG, repetida abaixo.

$$Av = \text{GainCode} * \text{Vernier} * (1 + (\text{PreGain} - 1) * \text{MSB})$$

Como averiguamos na tabela anterior, temos um erro gerado pela diferença entre o ganho desejado e o ganho real. Essa variação pode ser analisada junto ao gráfico apresentado abaixo.

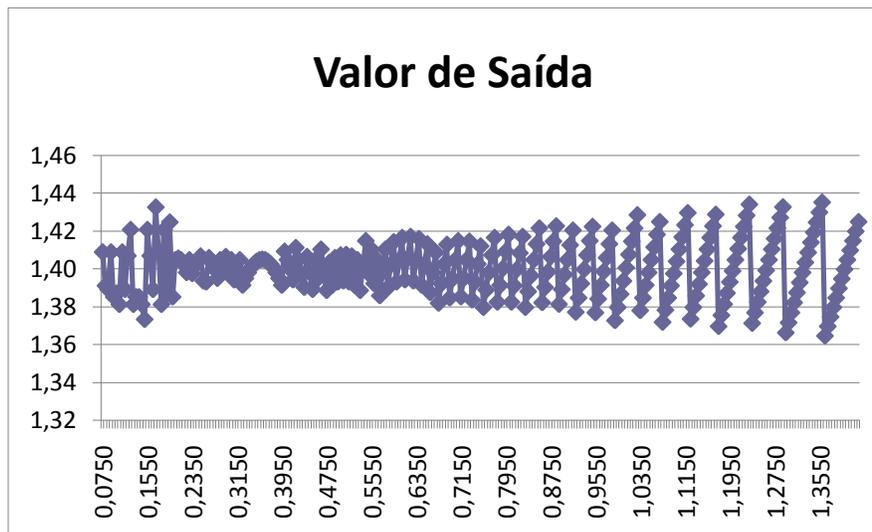


Figura 7: Gráfico da variação da tensão RMS de saída.

Com ele podemos verificar que a variação é de no máximo 0,04 volts RMS ao redor do valor desejado, que é de 1,4V, ou seja, percentualmente 3% de variação sobre a referência um valor. Um resultado muito bom considerando um sinal digital.

## CONCLUSÕES E TRABALHOS FUTUROS

De fato, a proposta parece atender as especificações do projeto, acima de tudo por apresentar resultados plausíveis e arquitetura aceitável, além de relativamente fácil implementação.

Com isso, a fase atual consta do desenvolvimento e programação de um protótipo para testes, a partir de tudo o que já foi definido anteriormente. Isso trata de uma certificação para garantir que os valores e o comportamento serão aqueles mostrados nesse trabalho.

Uma ligação física será feita entre as placas de avaliação e teste do VCG, AD e a FPGA para analisar o sinal de entrada de uma PCD simulado a partir de módulos de geração de ondas.

Com essa etapa concluída, a construção de um modelo de engenharia e avaliações de desempenhos mais rigorosas serão colocadas em prática. Uma revisão crítica antes da documentação final será também feita com muito rigor.

Dessa forma, pretende-se atingir um sistema estável e de confiança que possa ser perpetuado e avançado de forma a contribuir cada vez mais para o desenvolvimento forte e sólido da tecnologia aeroespacial brasileira.

## REFERÊNCIAS

1. Iulian Rosu, YO3DAC / VA3IUL, Automatic Gain Control (AGC) in Receivers.
2. Vucic, M. and Butorac, M., University of Zagreb, Croatia, All-Digital High-Dynamic Automatic Gain Control.
3. Wikipedia, [http\\wikipedia.com](http://wikipedia.com)
4. Datasheet AD8370 - ANALOG DEVICE, Digitally Controlled VGA
5. Couch, Leon W. Modern communication systems: principles and applications. Prentice-Hall, 1995.
6. Simulation of communication systems / Michel C. Jeruchim, Philip Balaban, K. Sam Shanmugam.