

ARQUITETURA DE HARDWARE DO SISTEMA INERCIAL EM DESENVOLVIMENTO NO IPQM

MARCOS F. D. PINTO¹; NELSON L. DE P. M. MONNERAT²; PAULO C. L. LEITE³

1 – Instituto de Pesquisas da Marinha; 2 – Instituto de Pesquisas da Marinha; 3 – Universidade Católica de Petrópolis, Infax Tecnologia e Sistemas

E-mails: mpinto@ipqm.mar.mil.br; nmonnerat@ipqm.mar.mil.br; paulo.leite@ucp.br

Resumo - Este trabalho apresenta a arquitetura de hardware do Sistema de Navegação Inercial Naval em desenvolvimento no Laboratório de Sistemas Inerciais do Instituto de Pesquisas da Marinha - IPQM. O sistema apresentado é a nova geração de navegadores inerciais laboratoriais desenvolvidos no IPQM, sempre com o objetivo de, em longo termo, alcançar uma performance melhor que 1MN/h. Os sensores utilizados também são nacionais, desenvolvidos no Centro Tecnológico da Marinha de São Paulo - CTMSP, sendo os giroscópios do tipo DTG e os acelerômetros do tipo APSC. Como principal motivação vislumbra-se a independência tecnológica, com uma conseqüente substancial economia de recursos/divisas para aquisição e manutenção das centrais inerciais dos navios da MB. O sistema é composto de diversas placas eletrônicas divididas em duas unidades. A Unidade Inercial, onde se encontram o bloco de sensores e circuitos associados, e a Unidade de Processamento, onde são executados os algoritmos de alinhamento, estabilização e navegação. Cada unidade possui uma CPU com um sistema operacional multitarefa de tempo real que gerencia os diversos processos que compõe o software residente. O desenvolvimento do projeto foi dividido em duas fases. Na primeira fase foi montado um navegador com sensores importados de excelente qualidade onde foi possível, não só o refinamento dos circuitos eletrônicos e algoritmos desenvolvidos, mas o estabelecimento de uma meta a ser atingida a partir da utilização dos sensores nacionais. Na segunda fase, ainda em andamento, os sensores inerciais foram substituídos por sensores nacionais e o conjunto navegador e sensores serão aprimorados até atingir a performance compatível com o sistema anterior.

equipamentos com tecnologia inercial de qualidade internacional.

1 Introdução

O presente trabalho apresenta a estratégia adotada pelo Ipqm no desenvolvimento de um sistema Inercial de longo termo para navios de superfície.

Hoje o sistema inercial usado pela MB é a MK29 Mod 1 fabricado pela Sperry com tecnologia “gimbal” e sensores da década de 60. Tal sistema foi de grande sucesso usado por inúmeras Marinhas. Entretanto, este sistema tornou-se obsoleto e foi descontinuado pelo fabricante o que elevou o custo de manutenção.

A Marinha necessita de centrais inerciais operativas e a substituição das atuais, pelos modelos MK39 ou MK49, sugeridas pelo fabricante, com tecnologia “gimbal/strapdown” e giroscópios tipo laser, terá um custo muito alto uma vez que, são muitos navios e cada um parte com duas a bordo.

As barreiras a importação imposta pelos países que produzem sistemas e sensores inerciais são cada vez maiores e foram rigidamente fixadas em 0,5 deg/h de random drift para giroscópios e está em discussão a adoção dos valores de 1 a 0,5 mg de bias para acelerômetros no recente encontro do MCTR realizado em outubro de 2004 em Seul, o que dificulta a produção de

2 Histórico

O desenvolvimento de sistemas inerciais na marinha é realizado pelo IPQM e o de sensores inerciais pelo CTMSP. O IPQM iniciou com o projeto denominado SISNI. Neste primeiro projeto foi desenvolvido um protótipo com tecnologia gimbal tendo a equipe adquirido importantes conhecimentos nas áreas de mecânica fina, montagem eletromecânica, circuitos analógicos de eletrônica associada aos sensores inerciais, resolvers e acionamento de servo motores. Este protótipo encontra-se com sua parte mecânica construída e pronta para embarque, a eletrônica associada aos sensores desenvolvida, o controle analógico dos gimbals, comandado pelos giros, integrados e funcionando, tendo sido realizados os primeiros testes de estabilização do elemento estável no simulador de movimentos.

A seguir o desenvolvimento foi focado para sistemas com tecnologia strapdown. A princípio foi utilizado um bloco inercial com seus sensores de um desenvolvimento descontinuado pelo CTA, o que permitiu à equipe do Ipqm viabilizar a

confeção das primeiras malhas de torqueamento dos giros, da eletrônica associada aos sensores e do digitalizador do tipo voltagem/frequência, bem como dos algoritmos de alinhamento, estabilização, navegação e procedimentos de testes do sistema e sensores. Com os bons resultados obtidos, guardadas as devidas restrições, foram viabilizados recursos para desenvolver um sistema completo de navegação inercial laboratorial com apoio de empresas. Este projeto foi denominado URRA e durante o seu desenvolvimento o IPqM investiu na capacitação dos seus laboratórios montando uma estação de testes de acelerômetro (ETA) e uma estação de testes de giroscópio (ETG). O protótipo da central desenvolvida em parceria serviu como base para um novo projeto. Este trabalho incorpora todas as soluções e experiências adquiridas e emprega giroscópios e acelerômetros em desenvolvimento no país.

a Unidade Inercial (UI) onde encontra-se os sensores e a eletrônica a eles associada e a Unidade de Processamento (UP) que além da IHM é onde os algoritmos são executados.

3 Especificações do Projeto

3.1 Tempos de Alinhamento:

- Tempo de alinhamento em base fixa: menor que 20 minutos;
- Tempo de alinhamento em base móvel: menor que 40 minutos.

3.2 Faixas de Medidas Angulares:

- Roll: ± 90 graus;
- Pitch: ± 80 graus;
- Heading: ± 360 graus.

3.3 Faixas de Velocidades Angulares:

- Roll: ± 20 graus/s;
- Pitch: ± 15 graus/s;
- Heading: ± 5 graus/s.

3.4 Faixa de Temperatura:

De 50 a 65 °C ± 0.01 °C

4 Arquitetura de Sistema

A Figura 1 apresenta o diagrama em blocos do sistema, composto basicamente de duas unidades:

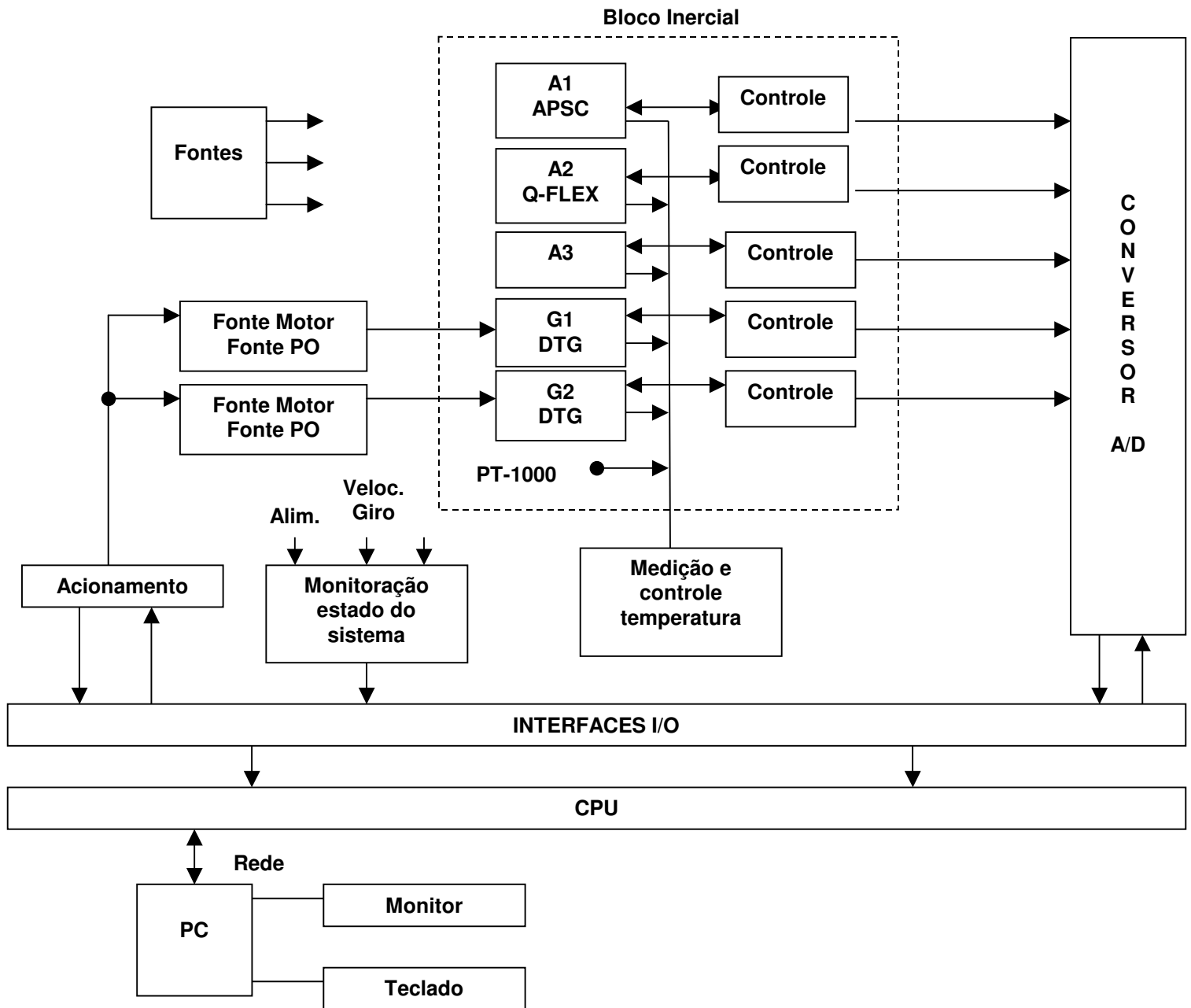


Fig. 1 – Diagrama em Blocos do Sistema

A UP foi implementada através de um computador PC comercial com as seguintes características:

- CPU Pentium IV 2.4 GHz
- Memória 512 Mb
- Placa de rede Ethernet
- Monitor 15"
- Disco 40Gb

Sua especificação baseou-se na necessidade de uma máquina que tivesse capacidade de processamento compatível com os algoritmos de estabilização e navegação e ainda pudesse servir como unidade de desenvolvimento dos softwares.

A UI, cujo diagrama unifilar é apresentado na figura 2, teve em todo o seu desenvolvimento a utilização de técnicas de tolerância a falhas devido ao seu funcionamento ser assistido e face ao alto preço dos sensores.

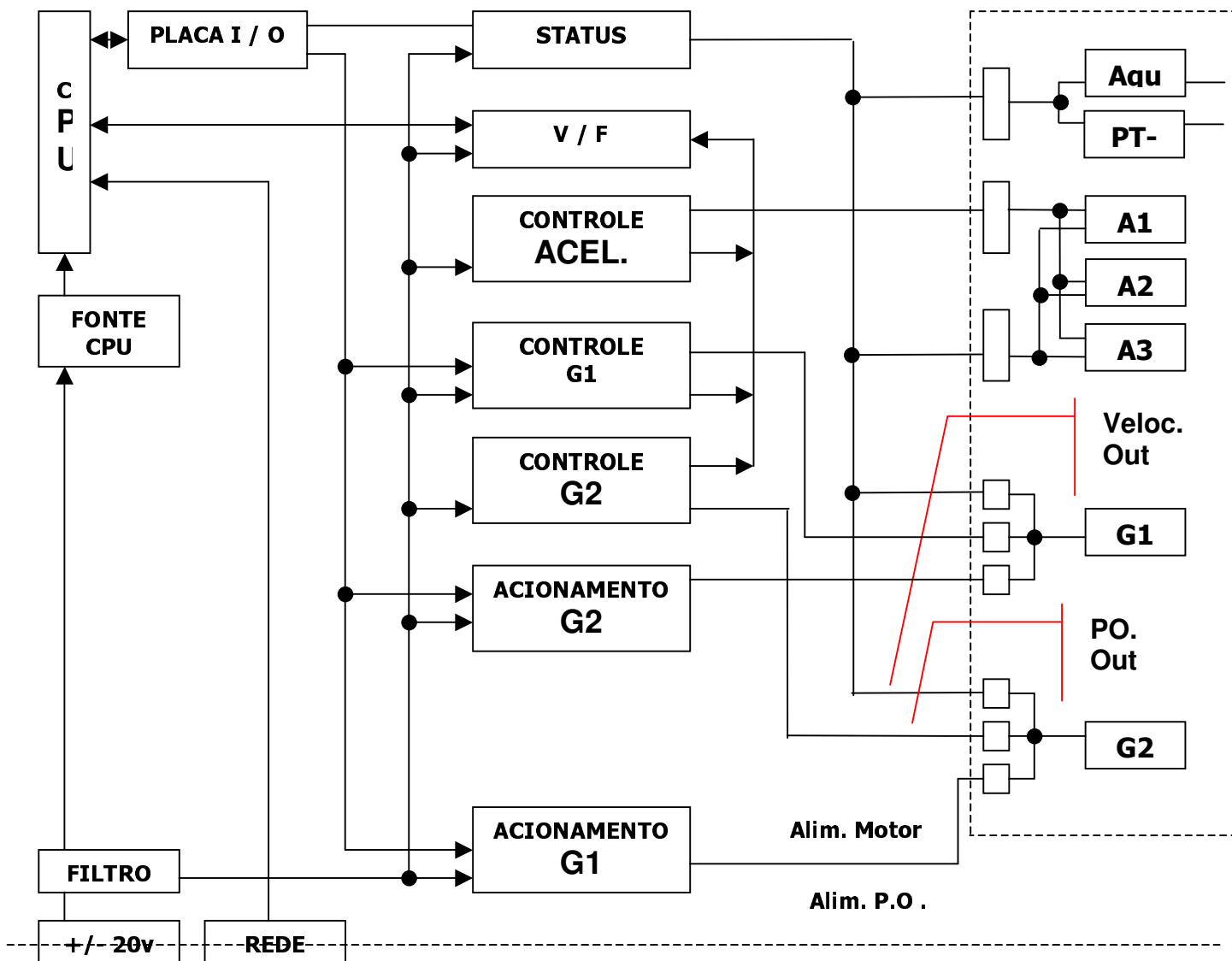


Fig. 2 – Diagrama Unifilar

Os itens a seguir apresentam a descrição de cada parte do sistema.

- Sensores – Giroscópios DTG e Acelerômetro APSC
- CPU – A CPU utilizada foi do tipo PC-104, que além de dimensões reduzidas, possui alto MTBF, resistência a choques e variações de temperatura.
- Placa I/O – A Placa I/O serve de interface entre a CPU e os circuitos eletrônicos dedicados desenvolvidos para o sistema.
- Placa Acionamento Giro – O sistema possui duas Placas de Acionamento Giro, sendo cada

uma responsável pela alimentação de cada giroscópio. A placa é totalmente programável sendo que além de fornecer tensão trifásica para a alimentação do motor na frequência de sintonia do giro ela fornece também tensão de alimentação para os Pickoffs.

- Placa Controle Giro – A placa de controle de torqueamento dos giroscópios é analógica, constituída de um PID em série com
 - Filtros notch
 - Filtros PB sintonizados,
 - Filtros de retorno que eliminam o ruído gerado pelo torqueador.

A saída desta placa é por meio de um amplificador de transcondutância sendo a corrente convertida em tensão por um shunt de precisão em série com a bobina do torqueador.

- Placa de Controle do Acelerômetro – No atual estágio de desenvolvimento do acelerômetro, a sua malha de controle não se encontra integrada com o sensor, e é montada externamente; a figura 3 apresenta o diagrama de controle do acelerômetro constituído basicamente de:

- Circuitos de alimentação do sensor óptico
- Amplificador de instrumentação
- Controlador PI
- Avanço de fase
- Ganho ajustável
- Amplificador de potência
- Shunt de precisão

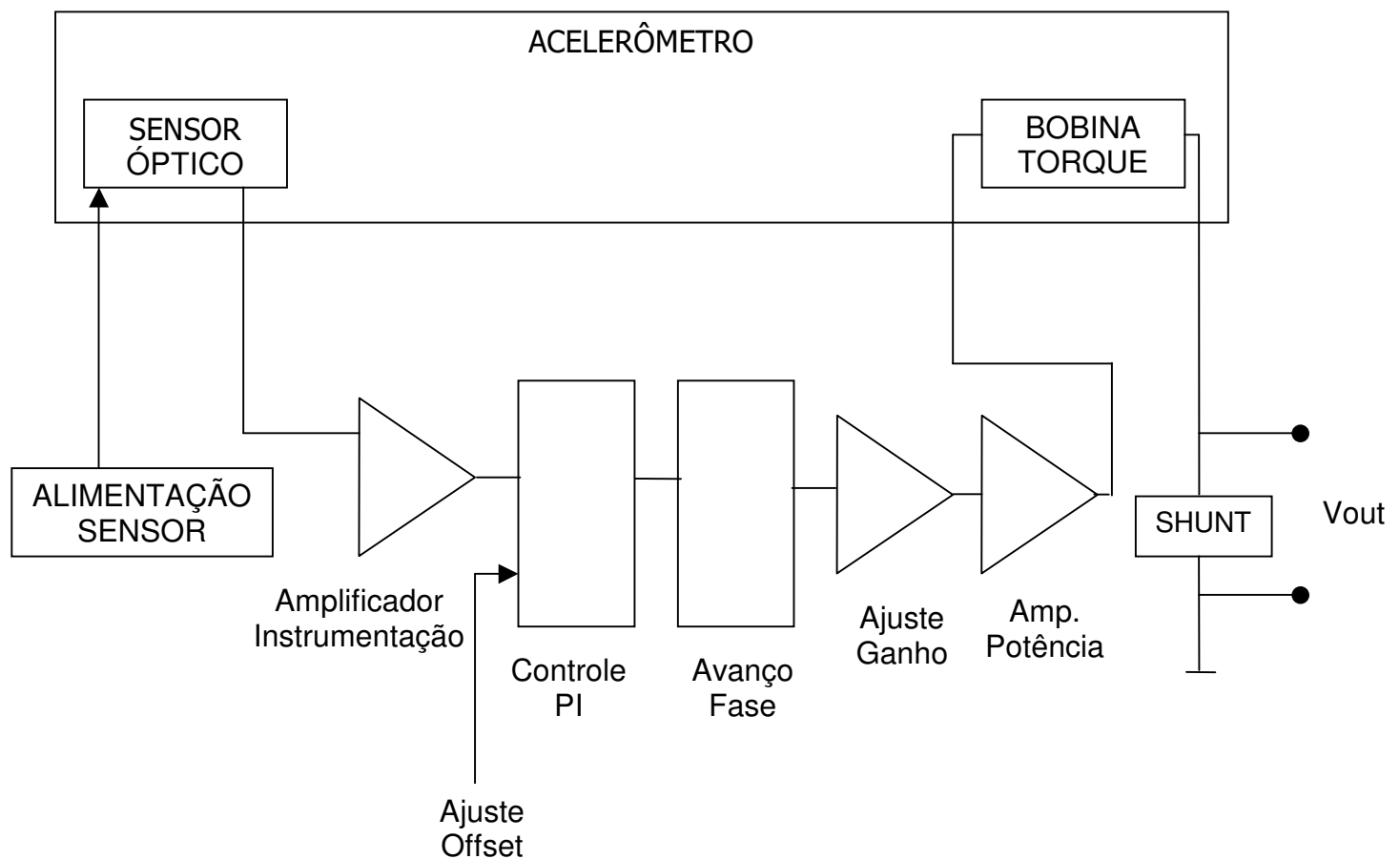


Fig. 3 – Diagrama Acelerômetro

- Placa Conversora Analógica/ Digital – Foi implementada usando a metodologia voltagem/frequência (V/F) devido a vantagem de possuir um contador que evita a perda de informação, pois o dado

perdido em uma leitura é recuperado na leitura seguinte. O desenvolvimento desse conversor apresentou um desafio que foi de conseguir uma alta resolução dentro de um grande intervalo que vai

desde a velocidade angular da Terra na ordem de deg/h a taxa máxima de variação durante a operação na ordem de 100 seg/Seg. A figura 4 mostra o diagrama do V/F constituído basicamente de:

- Conversor V/F Analogic Device
- Contadores de 32 bits com latch
- Microcontrolador tipo PIC16F877

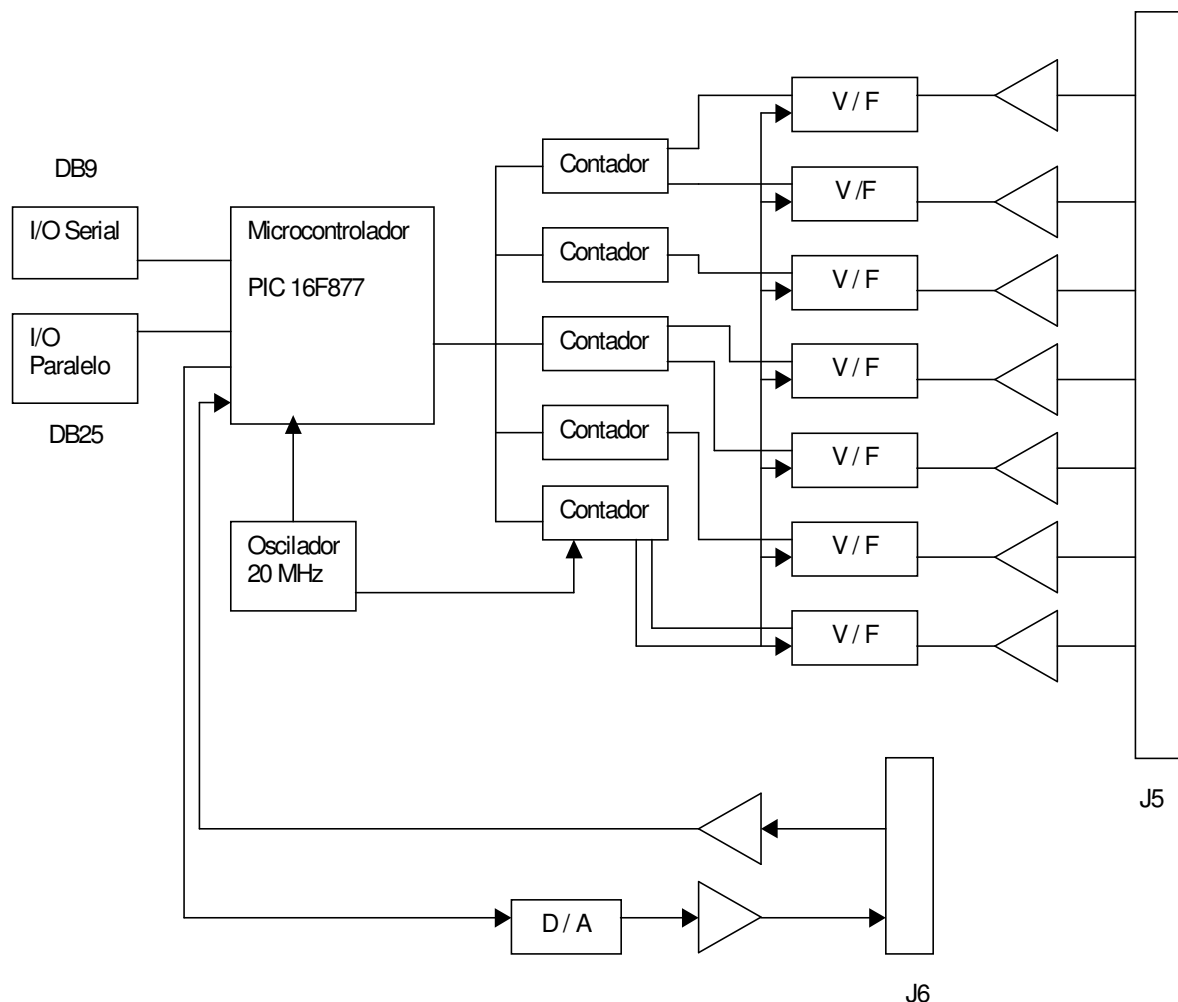


Fig. 4 – Diagrama V/F

5 Conclusão

Podemos apontar como consequência do conhecimento adquirido e passado para a especificação deste projeto os seguintes itens:

- As especificações estão em consonância com as necessidades da Marinha
- Os projetos dos circuitos eletrônicos incorporam as necessidades para atingir qualidade inercial.
- Os softwares apresentam o desempenho especificado tendo sido verificado pelas

simulações por meio de leitura de arquivos de dados levantados no laboratório com o hardware em malha fechada.

- As tolerâncias mecânicas especificadas no projeto do bloco inercial não produzem erros de desalinhamento acima dos bias dos giros.
- O hardware como implementado tem se mostrado adequado para a atual fase de desenvolvimento verificado pelos ensaios dos circuitos prontos e na simulação dos projetos em fase de confecção.