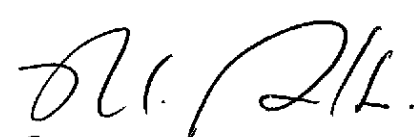
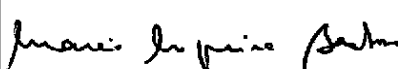


1. Publicação nº <i>INPE-2796-PRE/358</i>	2. Versão	3. Data <i>Julho, 1983</i>	5. Distribuição ☐ Interna ☒ Externa ☐ Restrita
4. Origem <i>DTL/DST</i>	Programa <i>ETCOMS/ESTER 2</i>		
6. Palavras chaves - selecionadas pelo(s) autor(es) <i>SINTETIZADOR</i> <i>MICROONDAS</i>			
7. C.D.U.: <i>621.3.029.6:621.374.4</i>			
8. Título <i>SINTETIZADORES DE FREQUÊNCIAS DE MICROONDAS DE BAIXO RUÍDO DE FASE</i>		10. Páginas: <i>30</i>	
		11. Última página: <i>23</i>	
9. Autoria <i>Mário de Souza Barretti</i> <i>Paulo Adabo</i>		12. Revisada por  <i>Osmar Branco da Silva</i>	
Assinatura responsável 		13. Autorizada por  <i>Nelson de Jesus Parada</i> <i>Diretor Geral</i>	
14. Resumo/Notas <i>Sistemas de comunicação por satélite geralmente requerem a utilização de sintetizadores de microondas com baixo ruído de fase, alta estabilidade de frequência e baixo nível de espúrios. Este trabalho descreve o projeto e construção de um sintetizador na faixa de 4745 MHz a 5380 MHz com incremento de frequência igual a 5 MHz. O sinal é sintetizado a partir de um VCO à cavidade que pode ser sintonizado na faixa de 1186,25 MHz a 1345 MHz, o qual é misturado com um sinal em 1,14 GHz, obtido de um VCXO em 95 MHz. Tanto o VCXO como o VCO à cavidade estão sincronizados em fase com um mesmo sinal de referência. Os dois sinais são misturados para permitir que a divisão seja efetuada na faixa de VHF, o que é bem mais simples. Finalmente a saída do VCO à cavidade é multiplicada por 4, gerando assim a faixa de frequências especificada acima.</i>			
15. Observações <i>Submetido para apresentação na 35ª Reunião Anual da SBPC, de 06 a 13 de julho de 1983, Belém/PA.</i>			

ABSTRACT

Satellite communication systems generally require the use of a low noise microwave synthesizer with high frequency stability and low spurious level. This work describes the design and construction of a synthesizer over the range 4745 MHz to 5380 MHz, with steps of 5 MHz. The signal is synthesized from a cavity VCO tunable over the range 1186.25 MHz to 1345 MHz. Both the VCXO and the cavity VCO are phase-locked with the same reference signal. The two signals are mixed to allow the division in the VHF band, that is simpler. Finally the cavity VCO output is multiplied by 4, generating the frequency band specified above.

•
• •

SUMÁRIO

	<u>Pág.</u>
LISTA DE FIGURAS	v
1. <u>INTRODUÇÃO</u>	1
2. <u>CONSIDERAÇÕES DE PROJETO</u>	3
2.1 - Malha de alta frequência.....	4
2.2 - Malha de 95 MHz	9
2.2.1 - Descrição e projeto do VCXO	9
2.2.2 - Divisor por 38	19
2.2.3 - Comparador de fase e filtro de malha	19
3. <u>RESULTADOS E CONCLUSÕES</u>	19
REFERÊNCIAS BIBLIOGRÁFICAS	22

•
• •

LISTA DE FIGURAS

	<u>Pág.</u>
1 - Sintetizador com PLL	1
2 - Sintetizador de microondas	2
3 - Diagrama de blocos do sintetizador de microondas	3
4 - Esquema elétrico do misturador e do amplificador de FI	5
5 - Diagrama de bloco do divisor programável	6
6 - Esquema elétrico do divisor DV_1 e do divisor programável	7
7 - Filtro de malha	8
8 - Circuito elétrico do comparador de fase e do filtro de malha.	9
9 - Esquema elétrico do VCXO	10
10 - Representação do VCXO na forma de quadripolos	12
11 - Esquema elétrico final do VCXO de 95 MHz	16
12 - Curva experimental de frequência x tensão para o VCXO centrado em 95,000 MHz	18
13 - Espectro do sinal sintetizado na frequência de 4745 MHz na es cala horizontal de 100 kHz/div	20
14 - Espectro do sinal sintetizado na frequência de 4745 MHz na es cala horizontal de 50 kHz/div	20
15 - Espectro do sinal sintetizado antes do multiplicador por 4...	21
16 - Ruído próximo à portadora (escala horizontal de 1 kHz/div)...	21

1. INTRODUÇÃO

A síntese de frequências é a geração de uma ou de várias frequências diferentes a partir de um ou de vários osciladores.

Existem várias técnicas de construção de sintetizadores (Manassewitsch, 1976), mas a mais utilizada, que será assunto deste trabalho, é a síntese de frequências através de um PLL ("phase-locked-loop"). Um sintetizador com PLL consiste basicamente em um oscilador controlado por tensão (VCO - voltage-controlled oscillators), um divisor de frequências programável, um comparador de fase e um filtro passa-baixas. O diagrama de blocos de um sintetizador com PLL é apresentado na Figura 1. A frequência de saída do VCO é dividida pelo divisor programável e comparada com um oscilador de referência com alta estabilidade e baixo ruído de fase. O sinal de erro gerado na saída do comparador, depois de convenientemente filtrado, controla o VCO de tal maneira que a frequência de saída torna-se igual a:

$$f_s = N \cdot f_R. \quad (1)$$

Portanto, variando o valor de N, no divisor programável, consegue-se qualquer frequência múltipla da frequência de referência.

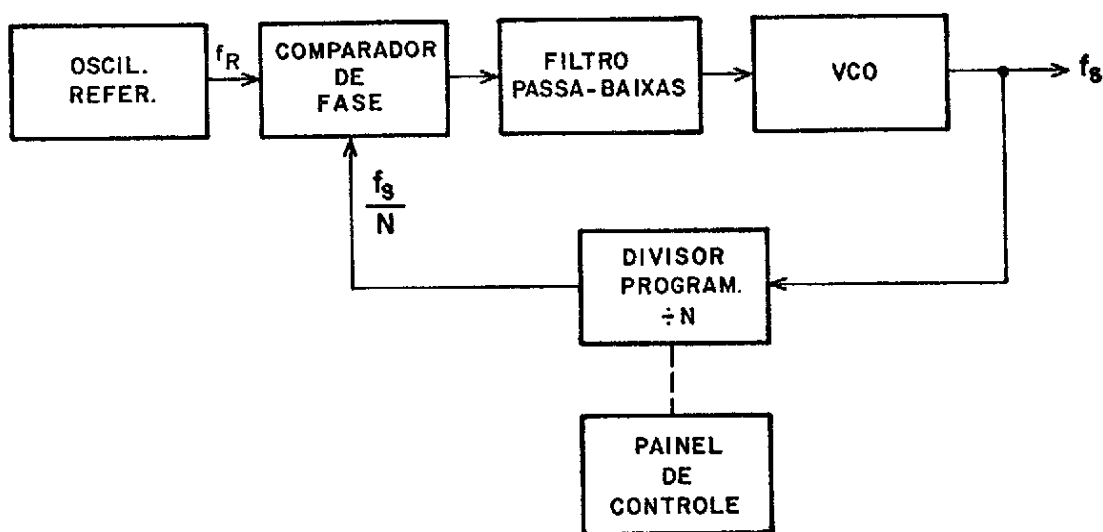


Fig. 1 - Sintetizador com PLL.

Dependendo da frequência de saída, o divisor programável torna-se difícil de ser implementado, principalmente para as frequências na faixa de microondas. Quando isso acontece, é necessária a utilização de misturadores na malha do sintetizador.

Para os sintetizadores de microondas, costuma-se utilizar o esquema mostrado na Figura 2. Neste caso, a saída de alta frequência é transposta para uma faixa de frequência mais baixa, de tal maneira que o divisor possa operar sem problemas. Geralmente a frequência de saída é transladada para a faixa de frequência de VHF.

Para o sintetizador mostrado na Figura 2, tem-se que quando ele se encontra amarrado em fase ("em lock"), a frequência de saída é igual a :

$$f_s = N \cdot f_{R1} + f_{R2}. \quad (2)$$

Com isso o menor incremento de frequência é igual ao valor da frequência f_{R1} .

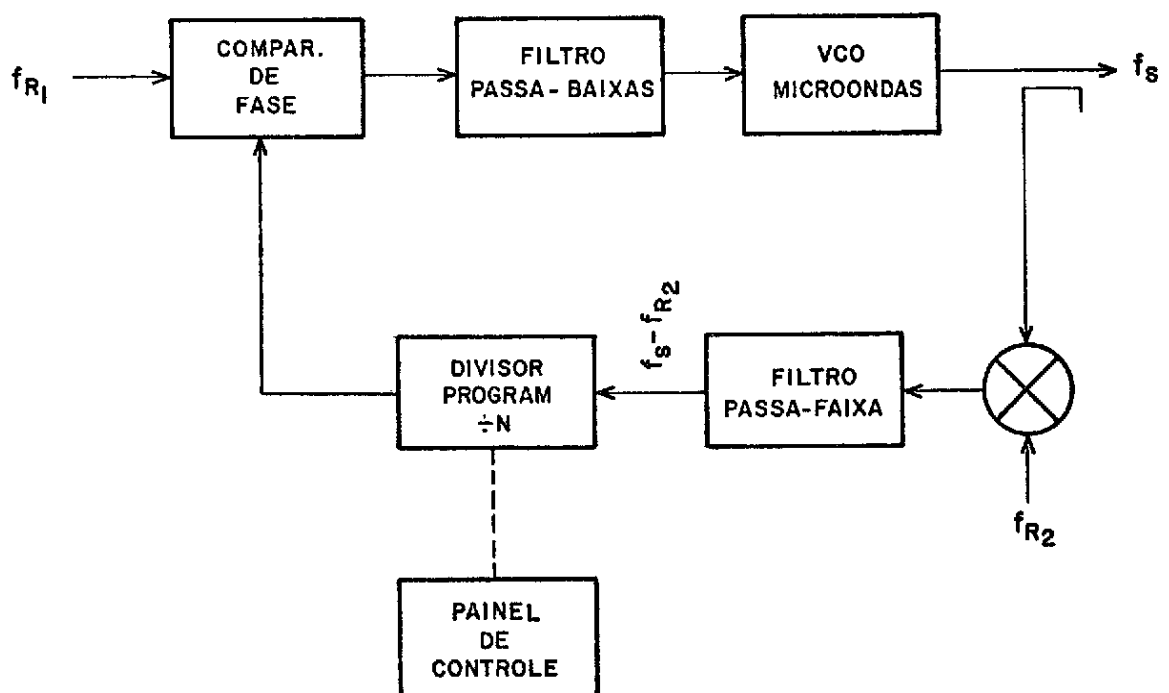


Fig. 2 - Sintetizador de microondas.

2. CONSIDERAÇÕES DE PROJETO

O diagrama de blocos proposto para o sintetizador de microondas é apresentado na Figura 3. Neste sintetizador a frequência de saída varia desde 4745 MHz até 5380 MHz com incremento de 5 MHz.

A seguir, faz-se uma descrição dos blocos envolvidos no projeto da malha de 95 MHz e da malha de alta frequência.

O VCO à cavidade e os multiplicadores de alta frequência não serão abordados neste trabalho, mas publicados posteriormente,

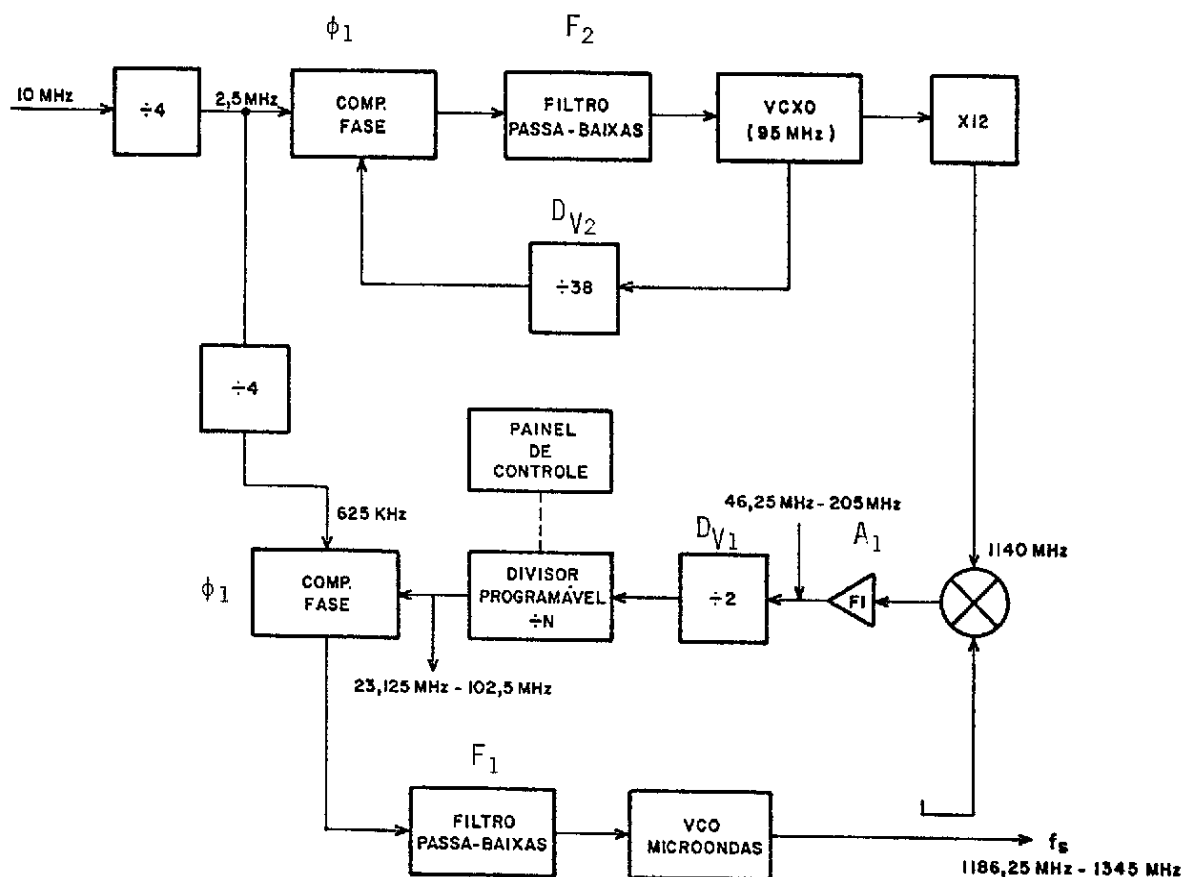


Fig. 3 - Diagrama de blocos do sintetizador de microondas.

2.1 - MALHA DE ALTA FREQUÊNCIA

A malha de alta frequência sincroniza o VCO à cavidade com a referência do sintetizador. Esta malha é constituída do misturador MX_1 , do amplificador A_1 , do divisor DV_1 , do divisor programável N, do comparador de fase ϕ_1 , do filtro passa-baixas F_1 e do VCO de microondas (ver Figura 3).

O misturador MX_1 foi construído a partir de um circuito comercial TFM 15 da "Mini-Circuits". Como amplificador de FI foi utilizado o circuito integrado MWA 120 da Motorola. O esquema elétrico do misturador MX_1 e do amplificador A_1 é mostrado na Figura 4.

O divisor DV_1 divide por 2 o sinal proveniente do amplificador de FI, a fim de que o divisor programável opere numa frequência menor.

O divisor programável tem a capacidade de dividir desde o valor 37 até 164. Como a frequência de entrada varia de 23,125 MHz a 102,5 MHz, faz-se necessária a utilização de um pré-divisor de alta velocidade antes dos circuitos utilizados no projeto. Como o valor da divisão deve variar apenas uma unidade por ocasião da mudança de um canal para outro adjacente, recorre-se à utilização de um circuito pré-divisor com dois módulos de divisão (Adabo, 1983).

O diagrama de blocos do divisor programável é apresentado na Figura 5. Neste divisor foi utilizado um pré-divisor com módulos de divisão 5 e 6 (SP8740). Quando o sinal de controle do módulo de divisão for igual a "1", ele divide por 5 e quando for igual a "0", por 6. Com isto o divisor fica constituído de três contadores módulo 5 e o valor da divisão é dada por:

$$D = 25B_1 + 5B_0 + A, \quad (3)$$

onde A, B_0 e B_1 são contadores módulo 5. Com isto, pode-se obter os valores programados desde o valor 37 até 164, que são os valores requeridos.

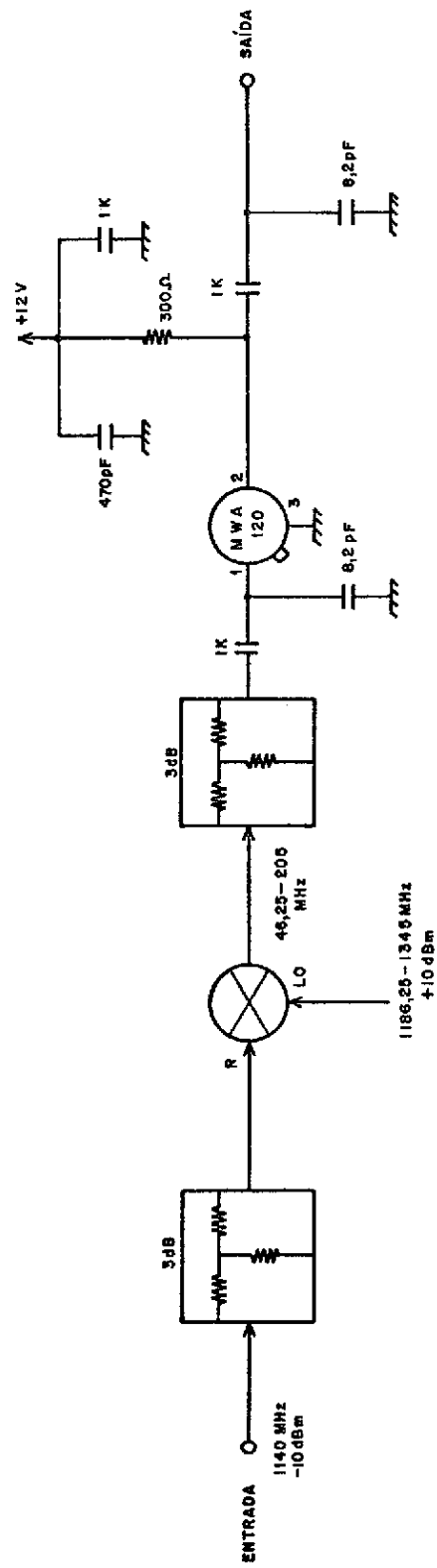


Fig. 4 - Esquema elétrico do misturador e do amplificador de FI.

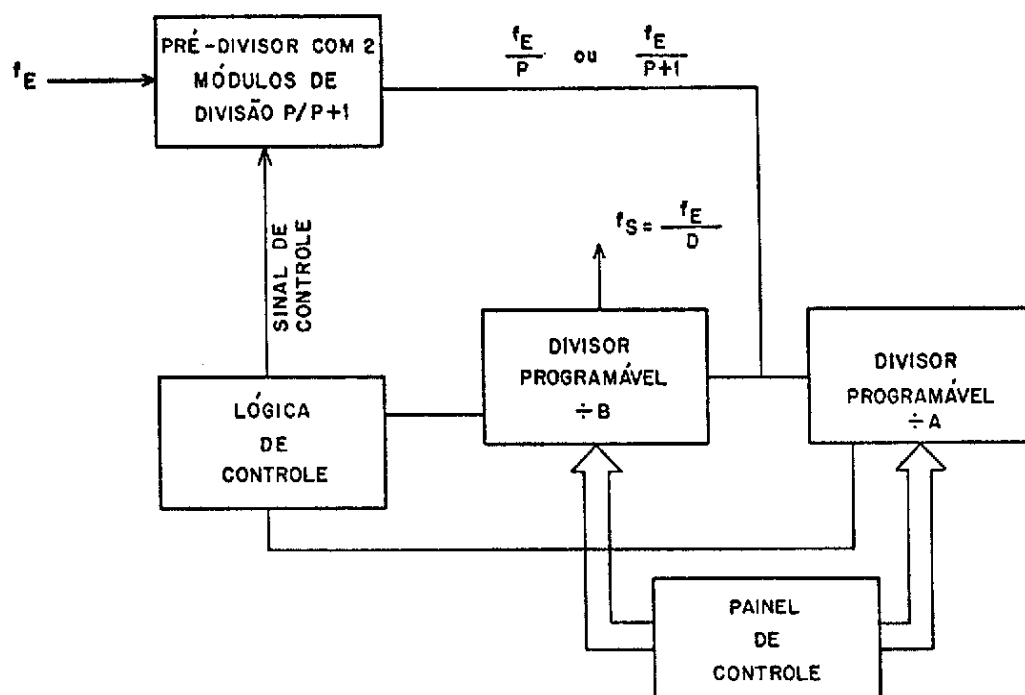


Fig. 5 - Diagrama de bloco do divisor programável.

O circuito elétrico do divisor programável e do divisor DV_1 é apresentado na Figura 6.

O comparador de fase utilizado na malha de alta frequência é o circuito integrado MC4044. Este circuito foi utilizado porque possui internamente, além do comparador de fase, um discriminador de frequências e um amplificador que é utilizado no projeto do filtro ativo de malha. O esquema do filtro é mostrado na Figura 7 e sua função de transferência é dada por:

$$F(s) = - \frac{1}{\tau_1} \left(\frac{1 + \tau_2 s}{s} \right), \quad (4)$$

onde $\tau_1 = R_1 C$ e $\tau_2 = R_2 C$.

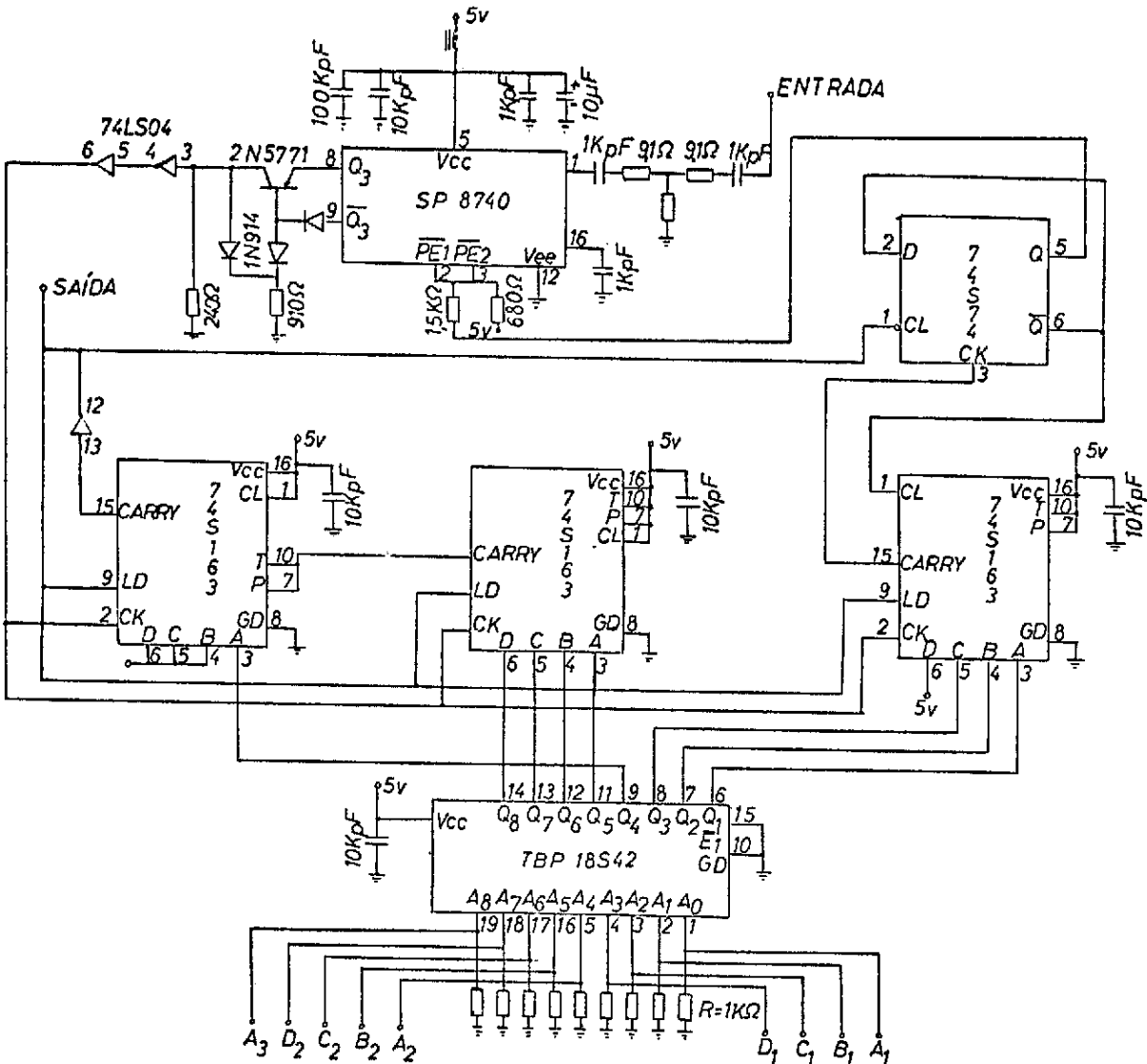


Fig. 6 - Esquema elétrico do divisor D_{V1} e do divisor programável.

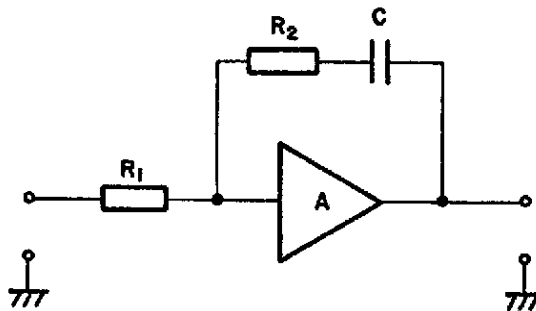


Fig. 7 - Filtro de malha.

As constantes de tempo τ_1 e τ_2 podem ser calculadas através das equações (Gardner, 1979):

$$\tau_1 = \frac{K_\phi K_{VCO}}{N\omega_n^2} \quad (5)$$

e

$$\tau_2 = \frac{2\xi}{\omega_n} \quad (6)$$

onde K_ϕ é o ganho do comparador de fase, K_{VCO} é o ganho do oscilador controlado por tensão (VCO), ω_n é a frequência natural da malha e ξ é o fator de amortecimento da malha. O circuito elétrico do comparador de fase e do filtro da malha é mostrado na Figura 8.

O transistor BF180 tem a finalidade de aumentar a impedância de entrada do amplificador utilizado no filtro de malha.

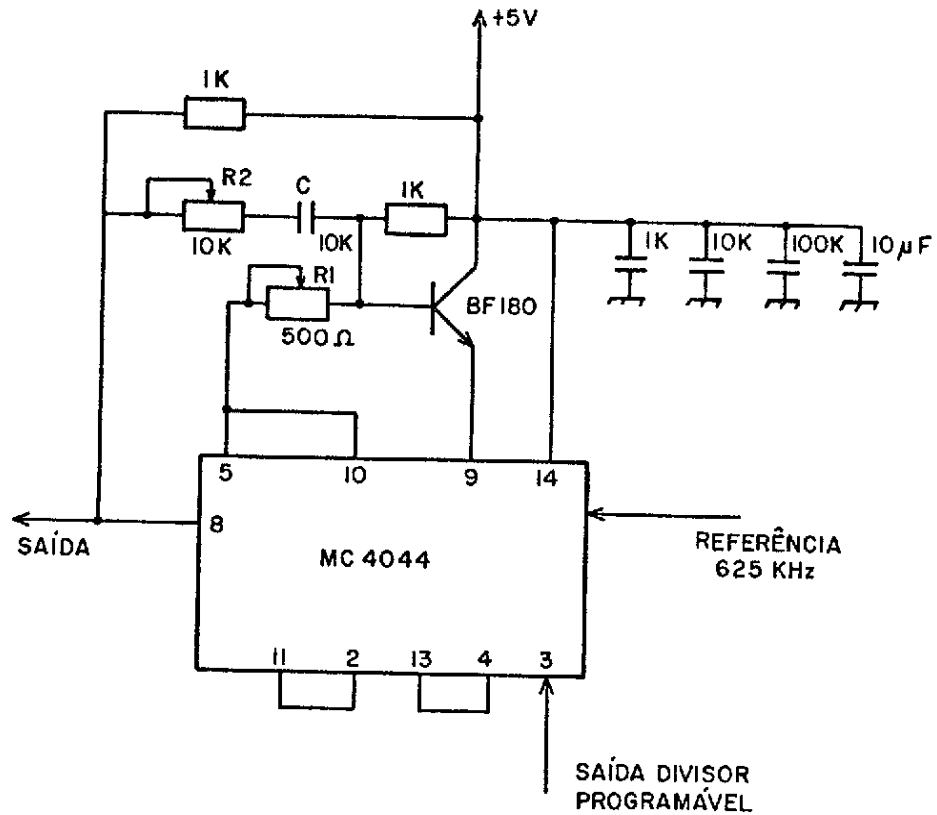


Fig. 8 - Circuito elétrico do comparador de fase e do filtro de ma lha.

2.2 - MALHA DE 95 MHz

A malha de 95 MHz é constituída pelo filtro passa-baixas F_2 , pelo comparador de fase ϕ_2 e pelo divisor por 38 DV_2 (veja Figura 3). Esta malha sincroniza um VCXO centrado em 95 MHz com o sinal de referência do sintetizador. O sinal sincronizado passa por um multiplicador por 12, gerando um sinal convenientemente estável na frequência de 1,14 GHz.

2.2.1 - DESCRIÇÃO E PROJETO DO VCXO

O VCXO utilizado é basicamente um oscilador Colpitts. O esquema elétrico é mostrado na Figura 9.

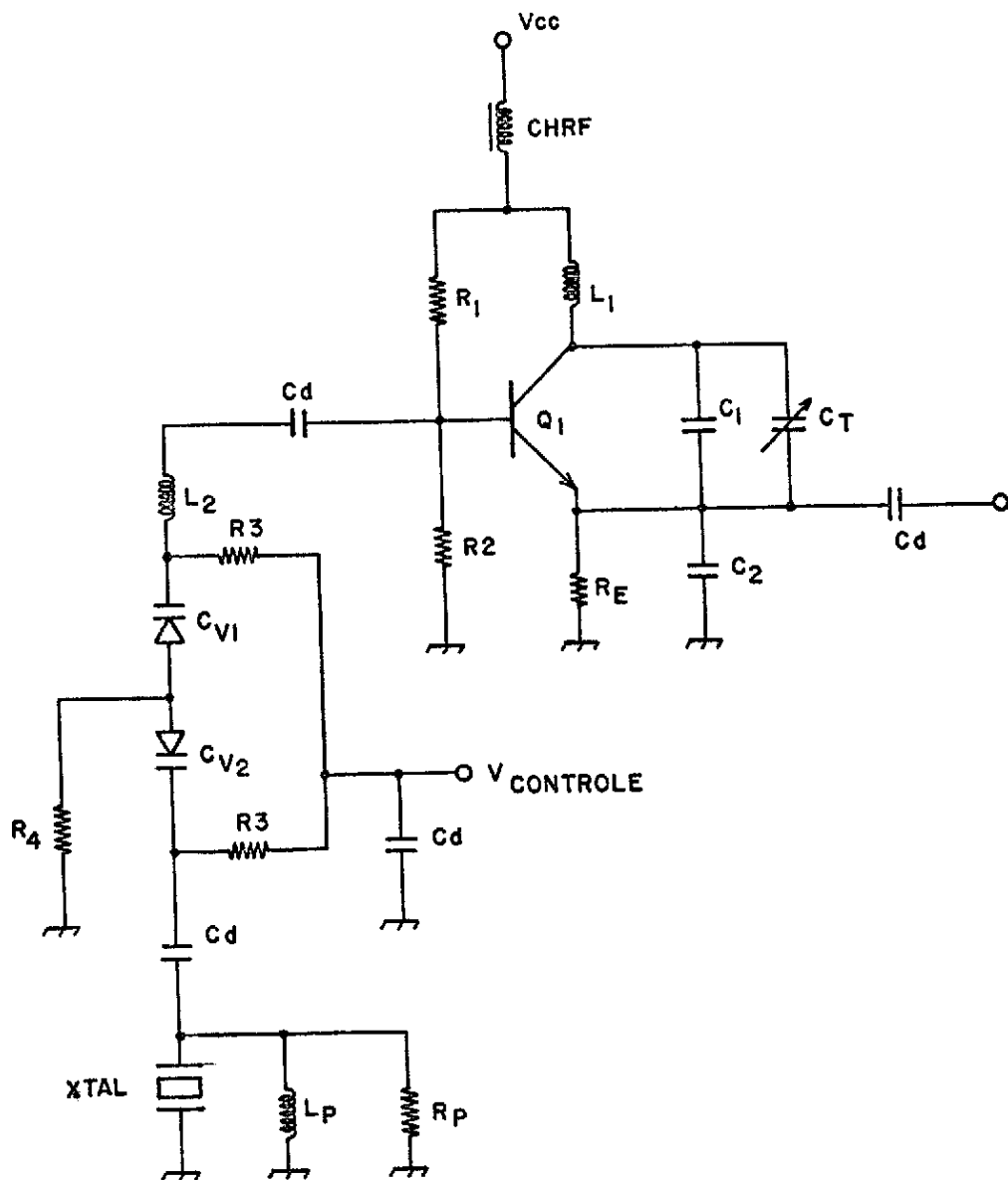


Fig. 9 - Esquema eletrônico do VCXO.

A oscilação ocorre quando a base do transistor Q_1 é aterrada. Isto acontece na ressonância série do circuito ligado entre a base de Q_1 e o terra.

O controle de frequência é feito pelo ressoador formado pelo indutor L_2 e os "varactores" C_{V1} e C_{V2} colocados em série com o cristal. Para uma tensão quiescente de controle V_0 , a impedância do ressoador é nula e esse conjunto ressoa na frequência de ressonância série

do cristal. Conforme a tensão de controle é variada acima ou abaixo de V_0 , a reatância com que o ressoador carrega o cristal é capacitiva ou indutiva. Quando a reatância for capacitiva, o conjunto ressoa numa frequência acima da ressonância série do cristal. Quando a reatância for indutiva, o conjunto ressoa numa frequência abaixo da ressonância série do cristal.

A combinação em série de dois "varactores" é utilizada para aumentar a excursão de frequência do VCXO (Barretti et alii, 1983).

O circuito, formado por L_1 e o divisor capacitivo C_1 e C_2 , realimenta o transistor Q_1 , e seus valores são tais que permitem que a realimentação seja positiva (ganho maior do que 1 e defasagem nula entre o sinal de saída e o de entrada).

A bobina L_p , colocada em paralelo com o cristal, elimina as oscilações devidas à capacitância parasita do cristal C_0 e também lineariza a curva de frequência versus tensão de controle do VCXO (Barretti et alii, 1983).

O resistor R_p , colocado em paralelo com o cristal, elimina as oscilações parasitas em frequências abaixo da ressonância série do cristal.

O circuito da Figura 9 pode ser visualizado como uma associação de três quadripolos. O cristal mais o circuito de controle causam uma realimentação série no transistor Q_1 , e o circuito formado por L_1 , C_1 e C_2 causam uma realimentação paralela no conjunto cristal mais circuito de controle. Na Figura 10 representa-se esta associação.

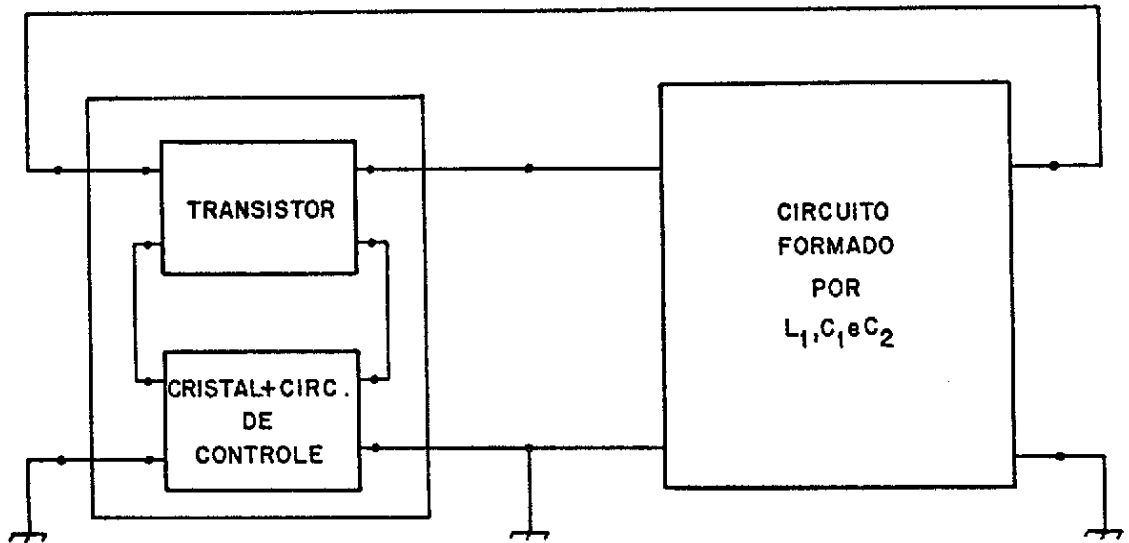


Fig. 10 - Representação do VCXO na forma de quadripolos.

Para que a variação da frequência seja uma função linear da tensão de controle aplicada, são válidas as seguintes expressões de projeto (Barretti et alii, 1983):

$$R_T = \frac{36}{R_{in} (g'_{fb})^2}, \quad (7)$$

$$R_{iN} = \frac{1}{g'_{ib}}, \quad (8)$$

$$\frac{X_{L1}}{X_2} = - \sqrt{\frac{R_T}{R_{iN}}}, \quad (9)$$

$$X_1 = \frac{1}{\omega C_1} = \frac{b'_{ib}}{g'_{ib}} R_T \left(\frac{X_2}{X_{L1}} \right) - \frac{b'_{fb}}{3g'_{ib}} R_t, \quad (10)$$

$$X_2 = \frac{1}{\omega C_2} = \frac{-X_1}{\frac{X_{L1}}{X_2} + 1}, \quad (11)$$

$$X_{L1} = \omega L_1 = - (X_1 + X_2), \quad (12)$$

$$K_o = \frac{\omega_2 - \omega_1}{V_2 - V_1}, \quad (13)$$

$$C_{V(-4)} = \frac{-9}{16K_o} \left(\frac{1}{\omega L_x} \right) \left(\frac{1}{\sqrt{(V_o + \phi)(4 + \phi)}} \right), \quad (14)$$

$$L_3 = \frac{3}{\omega^2 C_{V(-4)}} \left(\frac{V_o + \phi}{4 + \phi} \right)^{1/2}, \quad (15)$$

$$L_2 = \frac{L_3}{\left[\omega^2 L_3 C_{V(-4)} \sqrt{\frac{(4 + \phi)}{(V_o + \phi)}} \right] - 1}, \quad (16)$$

$$L_o = \frac{1}{\omega^2 C_o}, \quad (17)$$

$$L'_p = \frac{L_3 L_o}{L_3 + L_o}, \quad (18)$$

onde:

$\omega = \omega_o$ é a frequência de ressonância série do cristal em rad/s.

K_o é o ganho do VCXO em rad/(s.v).

- $C_{V(-4)}$ é a capacitância equivalente à associação série dos "varactores" C_{V_1} e C_{V_2} (veja Figura 9).
- $\phi = 0,7V$ é o potencial de contato dos "varactores".
- g'_{ib}, b'_{ib} são as partes real e imaginária da admitância de entrada equivalente à associação dos quadripolos representativos do transistor e do cristal mais o circuito de controle, na frequência ω_0 .
- g'_{fb}, b'_{fb} são as partes real e imaginária da admitância de transferência direta equivalente à associação dos quadripolos representativos do transistor e do cristal mais o circuito de controle, na frequência ω_0 .
- L_X é a indutância do cristal em Henries.
- R_T é a resistência de carga entre coletor e terra para que haja máxima transferência de potência em ohms.
- V_0 é a tensão quiescente dos "varactores" definida como o valor da tensão de controle na frequência central do VCX0.

As expressões acima supõem um ganho de 3 na malha de realimentação.

O valor de R_p é ajustado em laboratório.

Os resistores R_3 e R_4 (veja Figura 9) servem para polarizar os "varactores", e os capacitores C_d são capacitores de desacoplamento.

O VCX0 contém duas saídas, sendo uma para o multiplicador por 12 e outra para o divisor DV_2 (veja Figura 3).

O cristal utilizado ressoa na frequência de 95 MHz. Seus parâmetros foram medidos e são:

$$L_X = 5,6 \text{ mH.}$$

$$C_X = 0,0005 \text{ pF.}$$

$$C_o = 9 \text{ pF.}$$

$$R_e = 40\Omega.$$

O transistor escolhido é o 2N 5179 da Motorola. Seus parâmetros em base comum na frequência de 95 MHz para um $V_{CE} = 6V$ e $I_c = 1,5 \text{ mA}$ são:

$$y_{ib} = 40 \times 10^{-3} - j 2,75 \times 10^{-3} \text{ mhos.}$$

$$y_{rb} = - j 0,75 \times 10^{-3} \text{ mhos.}$$

$$y_{fb} = - 40 \times 10^{-3} + j 6,5 \times 10^{-3} \text{ mhos.}$$

$$y_{ob} = j 1,0 \times 10^{-3} \text{ mhos.}$$

Tendo o valor da resistência do cristal R_e e dos parâmetros do transistor, pode-se achar os parâmetros y' equivalentes à associação série do transistor e da rede composta pelo cristal e pelo circuito de controle. Tais valores são:

$$y'_{ib} = 38 \times 10^{-3} - j 8,5 \times 10^{-3} \text{ mhos.}$$

$$y'_{rb} = - 9,65 \times 10^{-5} - j 1,134 \times 10^{-3} \text{ mhos.}$$

$$y'_{fb} = - 37,96 \times 10^{-3} + j 12,174 \times 10^{-3} \text{ mhos.}$$

$$y'_{ob} = 1,355 \times 10^{-4} + j 1,378 \times 10^{-3} \text{ mhos.}$$

O VCX0 é especificado para ter uma variação de $\pm 2,5 \text{ kHz}$ numa variação de 0 a 5 [V] na tensão de controle.

Usando-se as Equações 7 até 18 segue-se que:

$$V_o = - 2,5 [V].$$

$$R_T = 949,37 [\Omega].$$

$$C_1 = 25,3 [pF].$$

$$C_2 = 127,13 [pF].$$

$$L_1 = 132,7 [nH].$$

$$K_o = - 6,283 [Hz/v].$$

$$C_{(-4)} = 6,9 [pF].$$

$$L_3 = 1 [\mu H].$$

$$L_2 = 500 [nH].$$

$$L_o = 312 [nH].$$

$$L_p = 238 [nH].$$

Em vista do valor obtido para $C_{(-4)}$, usa-se um "varactor" BB105G da IBRAPE que apresenta um valor de $C_{(-4)}$ de 10 pF. Assim, o valor correspondente à associação série de dois desses "varactores" é 5 pF.

Para isolar corretamente o VCXO da carga, foi utilizado um atenuador em PI e um amplificador em cada uma de suas saídas S_1 e S_2 .

O esquema elétrico final é mostrado na Figura 11.

Verifica-se na Figura 11 uma discrepância entre os valores dos capacitores calculados e os utilizados no circuito tanque. Isto se deve ao fato de que os capacitores comerciais variam seus valores de acordo com a frequência de operação. A solução é, então, medir cada componente na frequência de projeto.

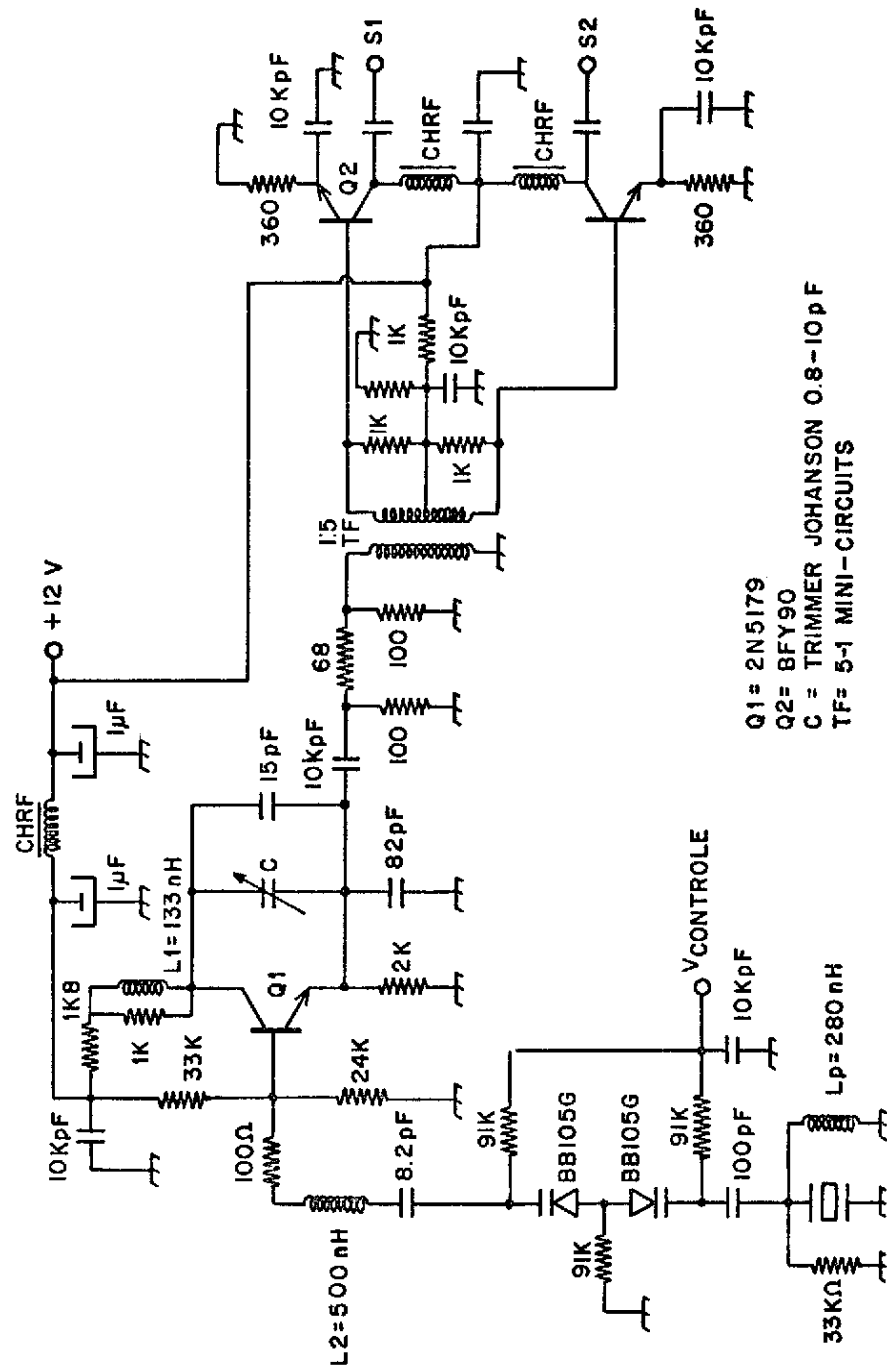


Fig. 11 - Esquema elétrico final do VCXO de 95 MHz.

O capacitor comercial de 8,2 pF, colocado em série com os "varactores", compensa as capacitâncias parasitas inerentes à montagem em circuito impresso que foi utilizada.

Os valores das bobinas utilizadas são bem próximas dos valores teóricos.

Na Figura 12 mostra-se uma curva de desempenho do VCXO.

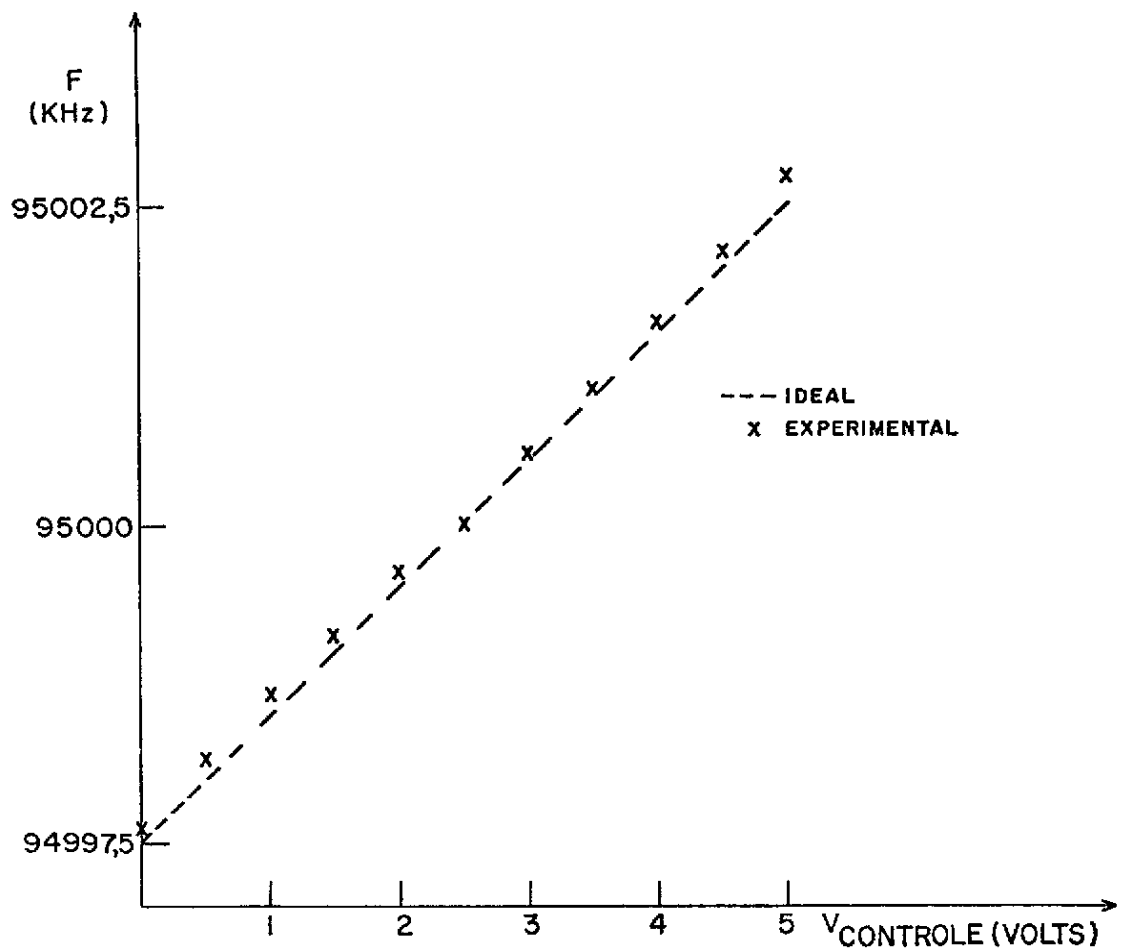


Fig. 12 - Curva experimental de frequência x tensão para o VCXO centrado em 95,000 MHz.

2.2.2 - DIVISOR POR 38

Este divisor é o mesmo utilizado na malha de alta frequência, sendo programado para dividir somente por 38. Com isto, o circuito não requer a utilização da memória TBP18542, mostrado na Figura 6.

2.2.3 - COMPARADOR DE FASE E FILTRO DE MALHA

O comparador de fase ϕ_2 também é o mesmo utilizado anteriormente na malha de alta frequência (MC4044). O filtro de malha possui as mesmas características já descritas na Seção 2.1.

3. RESULTADOS E CONCLUSÕES

O sintetizador construído cobre a faixa de 4745 MHz a 5380 MHz com incremento de 5 MHz, totalizando assim 128 canais. As fotografias mostradas nas Figuras 13, 14, 15 e 16 ilustram os resultados obtidos até o presente para o primeiro canal em diversas escalas.

Na Figura 15 apresenta-se o resultado do canal sintetizado antes de ser multiplicado por 4. Pode-se observar através desta fotografia e da mostrada na Figura 14 que há uma degradação no ruído de fase de, aproximadamente, 12 dB devido à multiplicação.

Na Figura 14 apresenta-se o ruído de fase próximo à portadora.

Observou-se também que neste tipo de sintetizador, a fixação do parafuso utilizado na cavidade do VCO é bastante crítica. Este parafuso deve estar bem fixado para que eventuais vibrações não causem modulação na saída do sintetizador.

Acredita-se que, embora ainda em desenvolvimento, os resultados obtidos até o presente sejam bastante satisfatórios. Sugerem-se para o futuro pesquisas no sentido de melhorar ainda mais o ruído de fase.

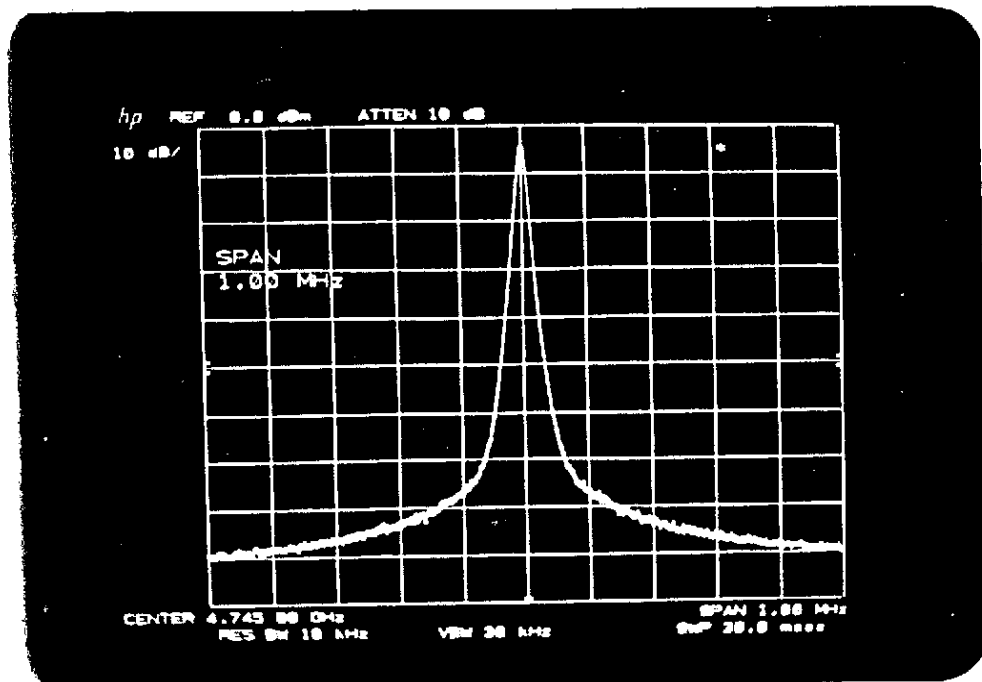


Fig. 13 - Espectro do sinal sintetizado na frequência de 4745 MHz na escala horizontal de 100 KHz/div.

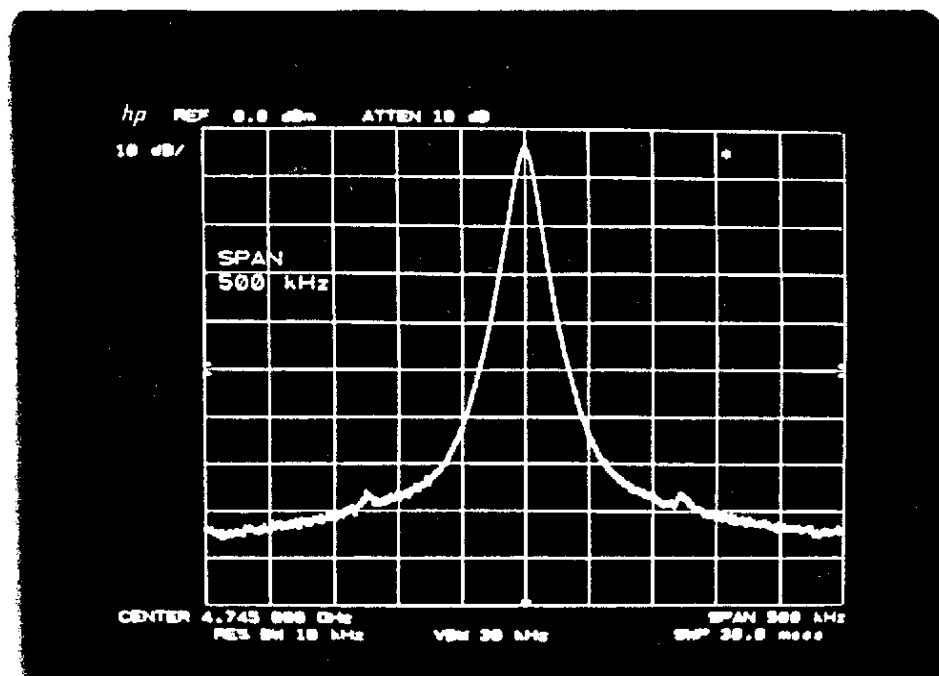


Fig. 14 - Espectro do sinal sintetizado na frequência de 4745 MHz na escala horizontal de 50 KHz/div.

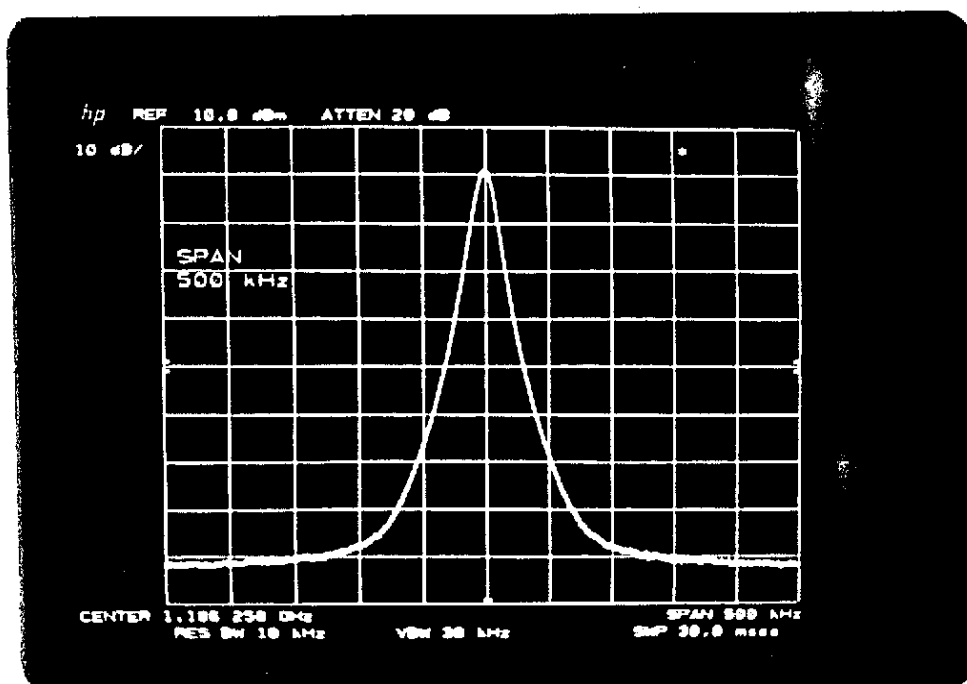


Fig. 15 - Espectro do sinal sintetizado antes do multiplicador por 4.

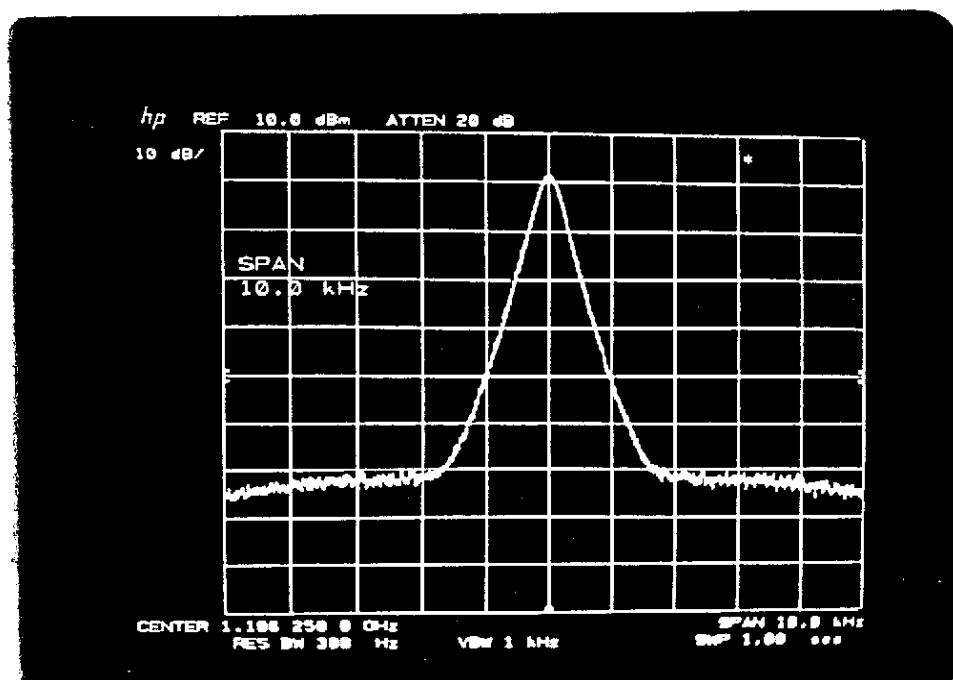


Fig. 16 - Ruído próximo à portadora (escala horizontal de 1 KHz/div).

REFERÊNCIAS BIBLIOGRÁFICAS

- ADABO, P. *Divisores programáveis de frequências de alta velocidade do tipo "pulse swallowing"*. São José dos Campos, INPE, abr. 1983. (INPE-2695-PRE/292).
- BARRETTI, M.S.; GALVÃO, B.M.S.C.; KOGAKE, R.M.; MOSNA, R.M. *Osciladores a cristal controlado por tensão e compensados em temperatura*. São José dos Campos, INPE. No prelo.
- GARDNER, F.M. *Phaselock techniques*. 2. ed. New York, John Wiley, 1979.
- MANASSEWITSCH, V. *Frequency synthesizers theory and design*. New York, John Wiley, 1976.