

-I

1. Classificação <i>INPE-COM. 3/RPI</i> <i>C.D.U.: 681.327</i>		2. Período	4. Distribuição interna <input checked="" type="checkbox"/> externa <input type="checkbox"/>
3. Palavras Chaves (selecionadas pelo autor) <i>PROGRAMADOR DE MEMÓRIA</i> <i>MEMÓRIA ELETRICAMENTE ALTERÁVEL</i> <i>PROGRAMAÇÃO PALAVRA POR PALAVRA</i> <i>OPERAÇÃO MANUAL OU AUTOMÁTICA</i>			
5. Relatório nº <i>INPE-2016-RPI/044</i>	6. Data <i>Março de 1981.</i>	7. Revisado por <i>EWB</i> <i>Eduardo W. Bergamini</i>	
8. Título e Sub-Título <i>PROGRAMADOR DE MEMÓRIAS EAROM NCM 7050</i>		9. Autorizado por <i>Parada</i> <i>Nelson de Jesus Parada</i> <i>Diretor</i>	
10. Setor <i>DEE/DEL</i>	Código	11. Nº de cópias <i>02</i>	
12. Autoria <i>Marcos Antonio Cardoso Cruz</i>		14. Nº de páginas <i>50</i>	
13. Assinatura Responsável <i>Marcos Antonio Cardoso Cruz</i>		15. Preço	
16. Sumário/Notas <i>Este relatório descreve a implementação de um programador para memória não volátil e eletricamente alterável (EAROM), que tem a capacidade de alterar eletricamente palavra por palavra da memória. O programador de EAROM também permite apagar, eletricamente, toda a memória. Este programador de EAROM permite a programação de memórias NCM 7050 (256x4 bits) da Nitron. Sua operação pode ser feita manualmente, ou automaticamente, através do microcomputador ASTRO S/2.</i>			
17. Observações			

ÍNDICE

ABSTRACT	<i>iv</i>
LISTA DE FIGURAS	<i>v</i>
LISTA DE TABELAS	<i>vi</i>
1. INTRODUÇÃO	1
2. DESCRIÇÃO DO PROGRAMADOR	2
2.1 - Controle de escrita	3
2.2 - Controle de leitura e apagamento	7
2.3 - Controle de endereçamento e dados	14
2.4 - Interface do controle de endereçamento e dados	17
2.5 - Painel	21
3. FONTES DE ALIMENTAÇÃO	22
4. MONTAGEM E LISTAS DE MATERIAL	25
5. OPERAÇÃO DO PROGRAMADOR	42
BIBLIOGRAFIA	45

ABSTRACT

This note describes the implementation of a programmer for non-volatile, electrically alterable memory (EAROM), with the capability of electrically altering word by word of the memory. The EAROM programmer also permits the electrical erasure of the full memory. This EAROM programmer supports the programming of Nitron's NCM 7050 (256x4 bits) memory. Its operation can be done manually, or automatically, by means of the ASTRO S/2 microcomputer.

LISTA DE FIGURAS

1 - Formas de Onda da Escrita	4
2 - Diagrama de estado do controle de Escrita	5
3 - Mapas das funções LOAD e CLEAR	7
4 - Diagrama de blocos do Controle de Escrita	8
5 - Diagramas de Estados do Controle de Leitura e Apagamento .	9
6 - Formas de Onda do Controle de Leitura	10
7 - Formas de Onda do Controle de Apagamento	10
8 - Controle de Endereçamento e Dados	15
9 - Diagrama de blocos da Interface Programador/Microcomputa dor	19
10 - Diagrama de blocos do Painel	22
11 - Fontes de Alimentação	24
12 - Montagem do Programador	25

LISTA DE TABELAS

1	- Funções da Memória NCM 7050	1
2	- Funções do Controle de Escrita	5
3	- Funções do Controle de Leitura	11
4	- Funções do Controle de Apagamento	11
5	- Realização do Controle de Leitura	12
6	- Realização do Controle de Apagamento	13
7	- Seleção do Modo de Operação	14
B	- Funções do Controle de Endereçamento e Dados	17
9	- Conjunto de instruções da Interface	18
10	- Listagem do Conector J-1	20
11	- Listagem dos sinais do Painel (Conector P5)	26
12	- Listagem dos sinais do Controle de Leitura e Apagamento (Co nector P4)	27
13	- Listagem dos sinais do Controle de Escrita (Conector P3) ..	28
14	- Listagem dos sinais do Controle de Endereçamento e Dados (Conector P2)	29
15	- Listagem dos sinais da Interface Programador/Microcomputa dor (Conector P1)	30
16	- Listagem do "Back-Plane"	32
17	- Relação de material da Placa P1	36
18	- Relação de material da Placa P2	37
19	- Relação de material da Placa P3	38
20	- Relação de material da Placa P4	39
21	- Relação de material da Placa P5	40
22	- Relação de material das Fontes de Alimentação	41

1. INTRODUÇÃO

As memórias do tipo EAROM (Electrically Alterable Read Only Memory) são memórias não voláteis, cuja programação pode ser alterada eletricamente, sendo possível reprogramar palavra por palavra sem destruir o conteúdo das demais posições, o que já não é possível com uma memória do tipo EPROM.

O programador de EAROM foi projetado para programar memórias NCM 7050 da Nitron. Esta memória possui uma organização de 256 x 4 bits, com entrada e saída separadas, sendo compatível com as lógicas CMOS e TTL.

Esta memória possui 4 linhas de comando que controlam os possíveis modos de operação, descritos na Tabela 1.

TABELA 1

FUNÇÕES DA MEMÓRIA NCM 7050

LINHAS DE CONTROLE				FUNÇÃO	SAÍDAS	DADOS DE ENTRADA E ENDEREÇO
\overline{CS}	MCI	MC2	CA			
1	X	X	0	STANDBY	Z	HABILITADOS
1	X	X	1	STANDBY	Z	SEGURADOS
0	0	0	0	WRITE SETUP	Z	HABILITADOS
0	0	0	1	WRITE BLOCK	Z	SEGURADOS
0	0	1	0	ERASE BLOCK SETUP	Z	HABILITADOS
0	0	1	1	ERASE BLOCK	Z	SEGURADOS
0	1	0	0	ERASE CHIP SETUP	Z	HABILITADOS
0	1	0	1	ERASE CHIP	Z	SEGURADOS
0	1	1	0	READ SETUP	Z	HABILITADOS
0	1	1	1	READ	ATIVADA	SEGURADOS

1 - Nível alto	MC2 - Mode Control 2
0 - Nível baixo	CA - Chip Access
\overline{CS} - Chip Select	X - DON'T CARE
MC1 - Mode Control 1	Z - TRI-STATE

Internamente a memória NCM 7050 é organizada numa matriz de 64 linhas por 16 colunas, sendo que o acesso é feito por linha. Cada linha é chamada de bloco, e assim cada bloco contém 4 palavras. Ao se endereçar uma palavra, o bloco correspondente é copiado numa "latch" interna, a partir da qual se tem acesso à palavra selecionada. No caso de leitura, a palavra selecionada é conectada aos pinos de saída. Na escrita, o conteúdo da palavra selecionada é atualizado com os dados de entrada e a seguir o bloco é reescrito na matriz.

Além da leitura e escrita, é possível apagar todas as posições da memória numa única vez, sendo que neste modo de operação todos os bits vão para nível alto.

Outra característica da NCM 7050 é a sua compatibilidade com as lógicas CMOS e TTL, selecionável através da tensão de alimentação dos "buffers" de saída (5 volts para TTL e 15 volts para CMOS).

Esta memória opera com três fontes de alimentação:

VSS = + 15V \pm 1V
VDD = - 15V \pm 1V
VCC = + 4,5V até VSS

Para garantir a preservação dos dados durante a operação de liga/desliga das fontes de alimentação, o chip deve ser mantido no modo STANDBY durante as transições da fonte de alimentação VDD.

2. DESCRIÇÃO DO PROGRAMADOR

O programador foi implementado de modo a executar as funções de escrita e leitura de uma palavra e o apagamento do circuito integrado, podendo ser operado no modo MANUAL ou no modo AUTOMÁTICO.

No modo MANUAL, as funções bem como os parâmetros necessários (endereço e/ou dados) são passados através do painel frontal do programador.

No modo AUTOMÁTICO, o programador de memória recebe instruções do microcomputador (no caso particular, o ASTRO S/2), necessitando de um programa para a conversação com o mesmo.

O programador é constituído de cinco partes:

- CONTROLE DE ESCRITA
- CONTROLE DE LEITURA E APAGAMENTO
- CONTROLE DE ENDEREÇAMENTO E DADOS
- INTERFACE PROGRAMADOR/MICROCOMPUTADOR
- PAINEL

A seguir veremos com detalhes cada uma das partes do programador: a sua função e o seu circuito.

2.1 - CONTROLE DE ESCRITA

Para executar a programação de uma palavra devemos fazer com que a memória passe por uma série de estados até o dado ser gravado internamente. A sequência para a escrita é a seguinte:

- READ SETUP - prepara a leitura do bloco na matriz interna da memória.
- READ BLOCK - carrega o bloco na "latch" interna, já alterando a palavra a ser escrita.
- ERASE BLOCK - apaga o bloco que está gravado na matriz.
- ERASE BLOCK SETUP - garante o apagamento correto na matriz.
- WRITE SETUP - prepara a escrita do bloco na matriz.

WRITE BLOCK - escreve o bloco, já modificado, na matriz.

WRITE SETUP - garante a escrita correta na matriz.

Na Figura 1 temos as formas de onda necessárias para realizar a escrita de uma posição da memória.

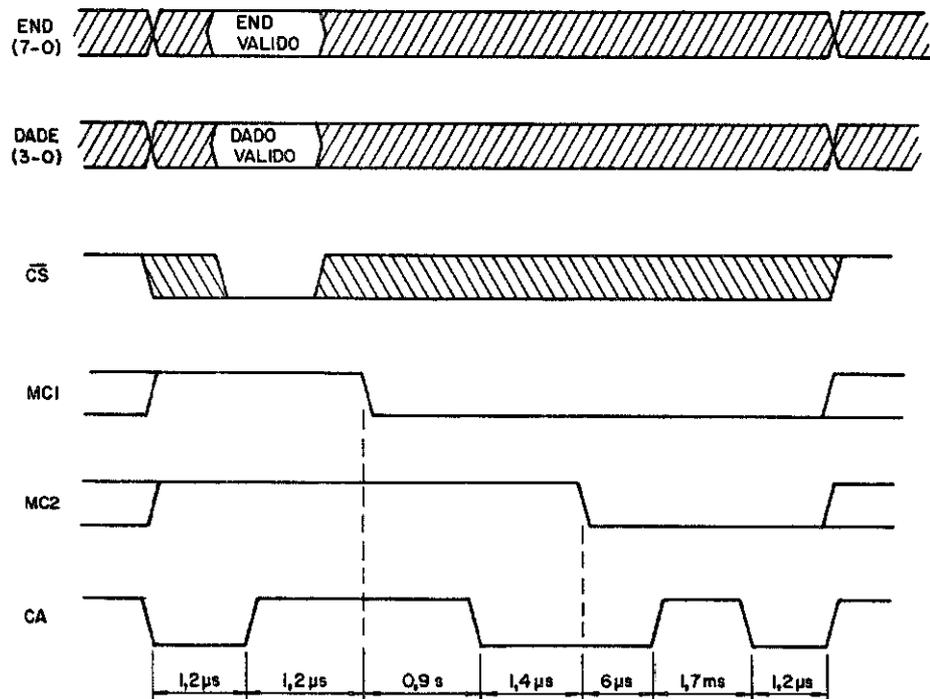


Fig. 1 - Formas de Onda da Escrita.

Para realizar o ciclo de escrita, precisamos de um circuito sequencial de 14 estados, implementado com um contador binário de 4 bits, cujo diagrama é visto na Figura 2.

Para se implementar os tempos necessários dentro da sequência de escrita, utilizou-se monoestáveis que são gatilhados num estado S, e cuja saída é testada no estado seguinte S+1. Enquanto não tiver decorrido o tempo necessário, o controle permanece no estado S+1 (estado de espera) através de um "LOAD", no contador, do estado atual.

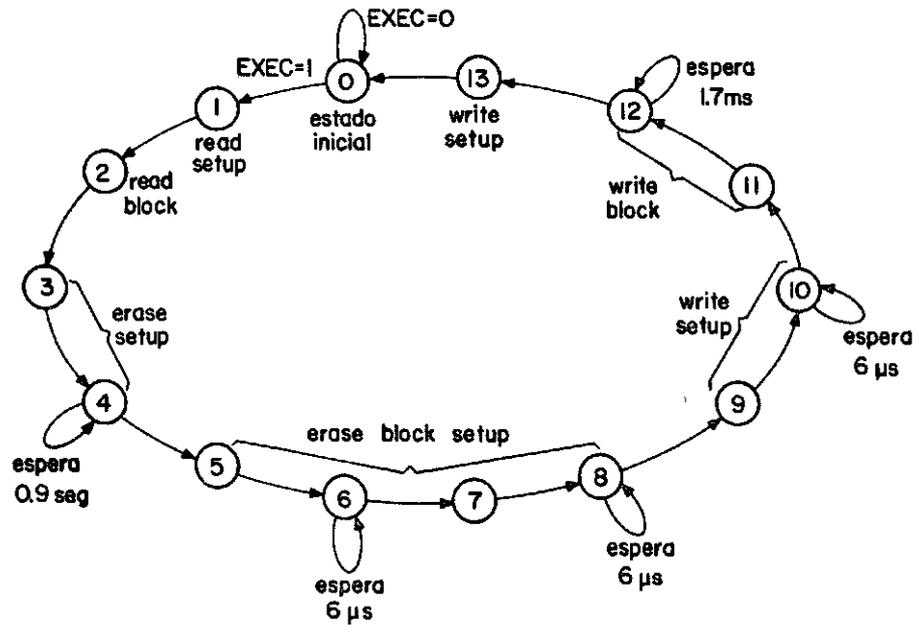


Fig. 2 - Diagrama de estado do Controle de Escrita.

Na Tabela 2 temos a descrição das funções realizadas pelo controle em cada estado do circuito.

TABELA 2

FUNÇÕES DO CONTROLE DE ESCRITA

FGHI	ESTADO	\overline{CSE}	MC1E	MC2E	CAE	OUTRAS FUNÇÕES
0000	0	1	X	X	1	testa EXECUTE
0001	1	0	1	1	0	
0010	2	0	1	1	1	
0011	3	0	0	1	1	Gatilha Monoestável 1
0100	4	0	0	1	1	
0101	5	0	0	1	0	Gatilha Monoestável 2
0110	6	0	0	1	0	
0111	7	0	0	1	0	Gatilha Monoestável 2
1000	8	0	0	1	0	
1001	9	0	0	0	0	Gatilha Monoestável 2

continua

continuação da Tabela 2.

FGHI	ESTADO	\overline{CSE}	MC1E	MC2E	CAE	OUTRAS FUNÇÕES
1010	10	0	0	0	0	Gatilha Monoestável 3
1011	11	0	0	0	1	
1100	12	0	0	0	1	
1101	13	0	0	0	0	Zera F/F EXECUTE

Monoestável 1 = 0,9s

Monoestável 2 = 6us

Monoestável 3 = 1,7ms

Para implementar 14 estados, necessitamos de 4 variáveis de estados, que chamaremos de F, G, H e I em ordem decrescente de significatividade. Através da simplificação (mapas de Karnaugh) das funções descritas na Tabela 2, obtemos as seguintes expressões lógicas:

$$\overline{CSE} = \overline{F.G.H.I}$$

$$MC1E = \overline{F.G.H} + \overline{F.G.I}$$

$$MC2E = \overline{F.(G.H.I)}$$

$$CAE = \overline{F.G.I} + \overline{G.H.I} + \overline{G.H.I}$$

Os pulsos para gatilhar os monoestáveis são gerados por:

$$GM1 = \overline{F.G.H.I}$$

$$GM2 = \overline{F.G.I} + \overline{F.G.H.I}$$

$$GM3 = F.H.I$$

Além destas, temos que gerar duas funções: NLOAD, que carrega o contador com o estado atual, permitindo que se faça loops de espera e NCLE que zera o flip-flop EXECUTE quando o programador acabar de escrever uma palavra na memória. Os respectivos mapas podem ser vistos na Figura 3.

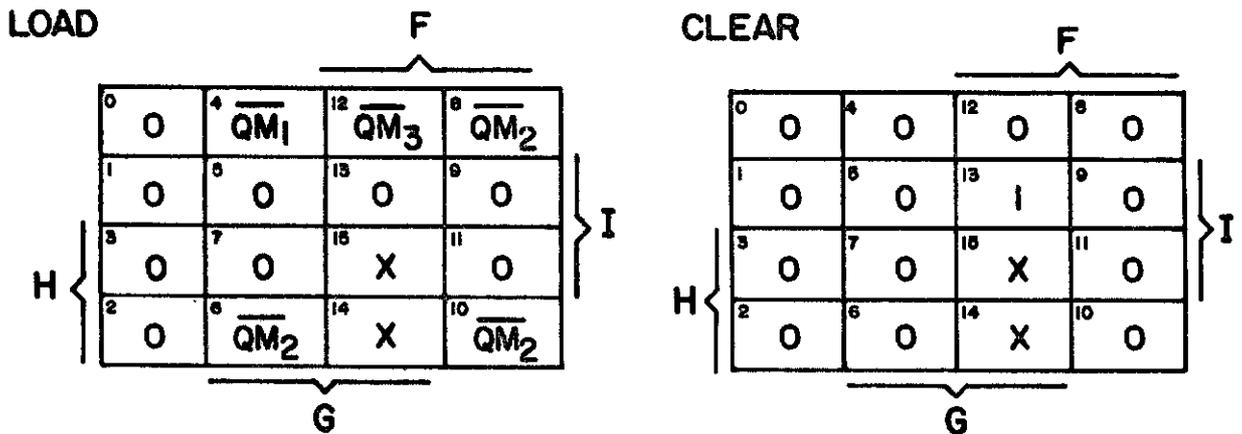


Fig. 3 - Mapas das funções LOAD e CLEAR.

As funções NLOAD (inversa de LOAD) e NCLE (inversa de CLEAR) resultantes são:

$$NLOAD = (\overline{F.G.H.I}.\overline{QM}_1) . [(G.H.I + F.H.I + F.G.I) . QM_2] . (F.G.I.\overline{QM}_3)$$

$$NCLE = \overline{FGI}$$

Na Figura 4 podemos ver o diagrama de bloco do Controle de Escrita, sendo que o circuito elétrico é mostrado no desenho nº 791000 - fl. 1.

2.2 - CONTROLE DE LEITURA E APAGAMENTO

A sequência de estados pela qual a memória deve passar a fim de que uma operação de leitura de uma palavra seja efetuada é a seguinte:

- READ SETUP - prepara a memória para executar uma leitura.
- READ BLOCK - lê um bloco da matriz para a "latch" e envia para saída.

No caso de apagamento de toda a memória, devemos ter:

- ERASE CHIP SETUP - prepara a memória para apagamento
- ERASE CHIP - apaga eletricamente todas as posições da memória.
- ERASE CHIP SETUP - garante o apagamento da memória.

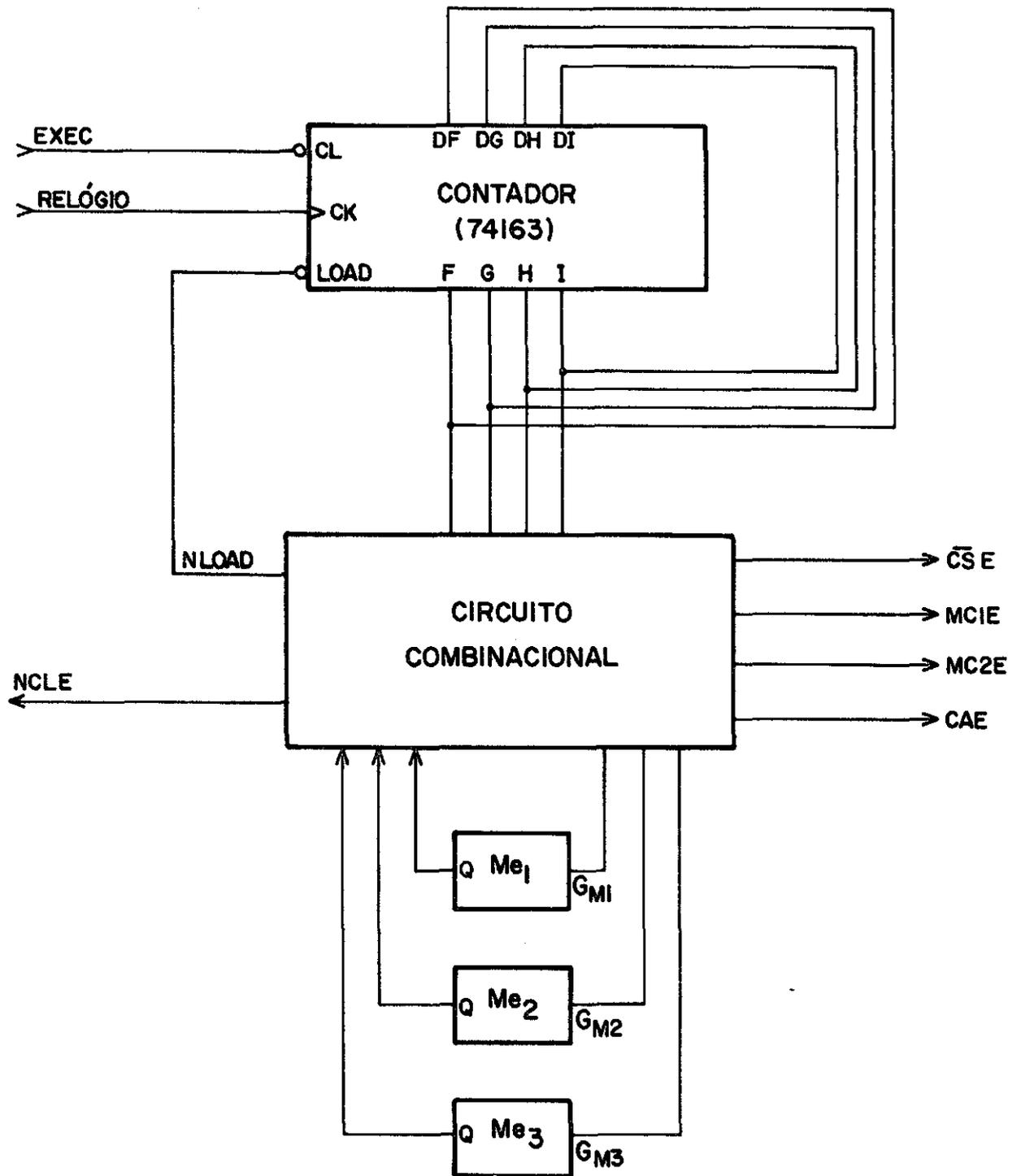


Fig. 4 - Diagrama de blocos do Controle de Escrita.

Os diagramas de estados correspondentes à leitura e apagamento são vistos na Figura 5.

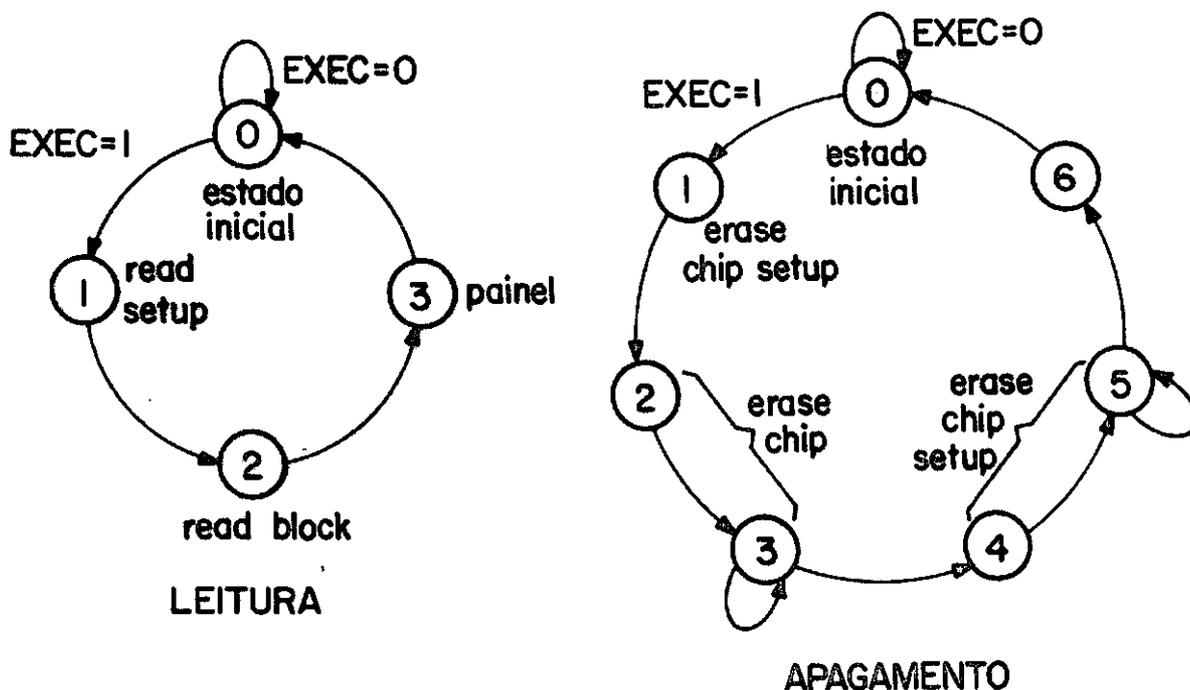


Fig. 5 - Diagramas de Estados do Controle de Leitura e de Apagamento.

As formas de onda para o Controle de Leitura é mostrado na Figura 6 enquanto que na Figura 7 vemos as do Controle da Apagamento.

Na implementação do circuito de leitura precisamos de 2 variáveis de estado, A e B sendo A mais significativa que B, e para circuito de apagamento necessitamos de 3 variáveis de estado, C D E, em ordem decrescente de significatividade.

As Tabelas 3 e 4 descrevem as funções que devem ser realizadas pelos circuitos durante a execução da operação.

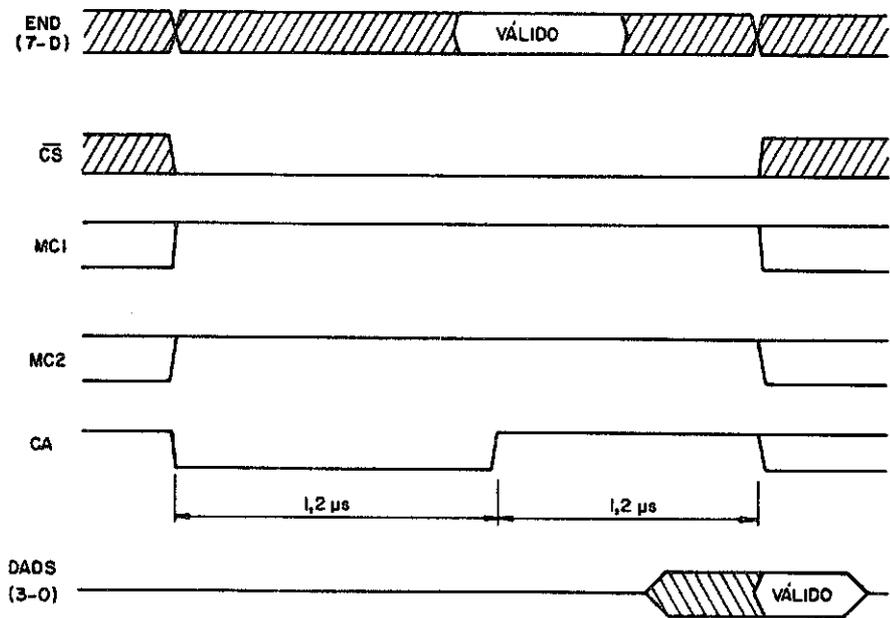


Fig. 6 - Formas de Onda do Controle de Leitura.

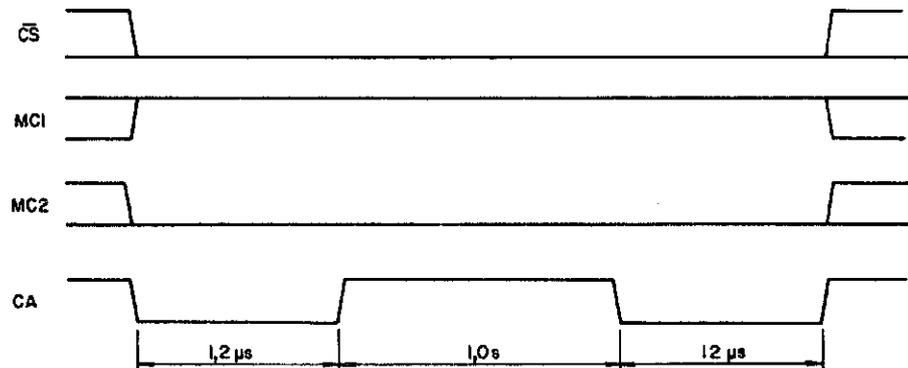


Fig. 7 - Formas de Onda do Controle de Apagamento.

TABELA 3

FUNÇÕES DO CONTROLE DE LEITURA

A B	ESTADO	\overline{CS}	MCI	MC2	CA	OUTRAS FUNÇÕES
0 0	0	1	X	X	1	carrega dados saída zera F/F EXEC
0 1	1	0	1	1	0	
1 0	2	0	1	1	1	
1 1	3	0	1	1	0	

TABELA 4

FUNÇÕES DO CONTROLE DE APAGAMENTO

C D E	ESTADO	\overline{CS}	MC1	MC2	CA	OUTRAS FUNÇÕES
0 0 0	0	1	X	X	1	Gatilha Monoestável 4
0 0 1	1	0	1	0	0	
0 1 0	2	0	1	0	1	
0 1 1	3	0	1	0	1	
1 0 0	4	0	1	0	1	Gatilha Monoestável 5
1 0 1	5	0	1	0	0	Zera F/F EXEC
1 1 0	6	0	1	0	0	

Monoestável 4 = 1.0s

Monoestável 5 = 13us

Para o circuito de Leitura temos:

$$\overline{CSL} = \overline{A.B}$$

$$MC1L = 1$$

$$MC2L = 1$$

$$CAL = \overline{B}$$

$$CRDS = A.B$$

$$NCLL = \overline{A.B}$$

onde CRDS é o pulso de carga registro de Dados de Saída e NCLL é o sinal de CLEAR do flip-flop EXEC quando se estiver fazendo uma leitura. O circuito do controle de leitura foi realizado utilizando 2 flip-flops JK, resultando na seguinte tabela (Tabela 5).

TABELA 5

REALIZAÇÃO DO CONTROLE DE LEITURA

ESTADO ATUAL		PRÓXIMO ESTADO		EXEC			
				0		1	
A	B	EXEC		JA	\overline{KA}	JB	\overline{KB}
		0	1				
0	0	0	0	0	X	0	X
0	1	-	1	1	X	X	X
1	0	-	1	X	1	X	X
1	1	-	0	X	0	X	X

Da tabela acima temos que:

$$JA = B$$

$$JB = EXEC$$

$$\overline{KA} = \overline{B}$$

$$\overline{KB} = 0$$

O circuito do Controle de Apagamento foi implementado utilizando-se 3 flip-flops JK, conforme se vê na Tabela 6. As funções realizadas por este circuito são:

$$\overline{CSA} = \overline{C.D.E}$$

$$GM_4 = \overline{C.D.E}$$

$$MC1A = 1$$

$$GM_5 = C \overline{D} \overline{E}$$

$$MC2A = 0$$

$$NCLA = \overline{C.D}$$

$$CAA = \overline{C.E} + D.E$$

onde $GM_{4,5}$ são os pulsos de gatilho dos monoestáveis 4 e 5 respectivamente e NCLA é o sinal de "clear" do F/F EXEC

TABELA 6

REALIZAÇÃO DO CONTROLE DE APAGAMENTO

ESTADO ATUAL			PRÓXIMO ESTADO							
C	D	E	EXEC = 0	EXEC = 1	JC	$\overline{K}C$	JD	$\overline{K}D$	JE	$\overline{K}E$
0	0	0	0 0 0	0 0 1	0	X	0	X	EXEC	X
0	0	1	-	0 1 0	0	X	1	X	X	0
0	1	0	-	0 1 1	0	X	X	1	1	X
0	1	1	-	011/100	$\overline{Q}M_4$	X	X	$Q\overline{M}_4$	X	$Q\overline{M}_4$
1	0	0	-	1 0 1	X	1	0	X	1	X
1	0	1	-	101/110	X	1	$\overline{Q}M_5$	X	X	$Q\overline{M}_5$
1	1	0	-	0 0 0	X	0	X	0	0	X

Da tabela acima, resulta que

$$JC = D.E.\overline{Q}M_4$$

$$\overline{K}C = \overline{D}$$

$$JD = \overline{C}.E + E.\overline{Q}M_4$$

$$\overline{K}D = \overline{C}.(E + QM_4)$$

$$JE = (\overline{C} + \overline{D}).EXEC$$

$$\overline{K}E = (C + D).(QM_4 + \overline{D}).(QM_5 + \overline{C})$$

A execução de qualquer uma operação começa quando a saída Q do flip-flop EXEC vai para nível alto. Paralelamente todos os três controles geram os respectivos sinais para executarem a sua função programada, mas apenas um conjunto destes sinais, correspondendo a uma dada operação, é selecionado para atuar sobre a memória. Na Tabela 7 temos a descrição dos sinais selecionados, dependendo da operação que foi programada.

TABELA 7

SELEÇÃO DO MODO DE OPERAÇÃO

SINAL DE CONTROLE		SINAL SELECIONADO					FUNÇÃO REALIZADA
APG	L/E	\overline{CS}	MC1	MC2	CA	NCL	
0	0	\overline{CSA}	MC1A	MC2A	CAA	NCLA	APAGAR
0	1	\overline{CSA}	MC1A	MC2A	CAA	NCLA	APAGAR
1	0	\overline{CSE}	MC1E	MC2E	CAE	NCLE	ESCREVER
1	1	\overline{CSL}	MC1L	MC2L	CAL	NCLL	LER

Os sinais de controle APG (apagar) e L/E (Ler ou Escrever) são selecionados pelas chaves APG e LER/ESC do painel, quando o programador estiver no modo MANUAL ou através dos sinais APM e L/EM, vindos da interface Programador/Microcomputador, quando se estiver operando no modo AUTOMÁTICO.

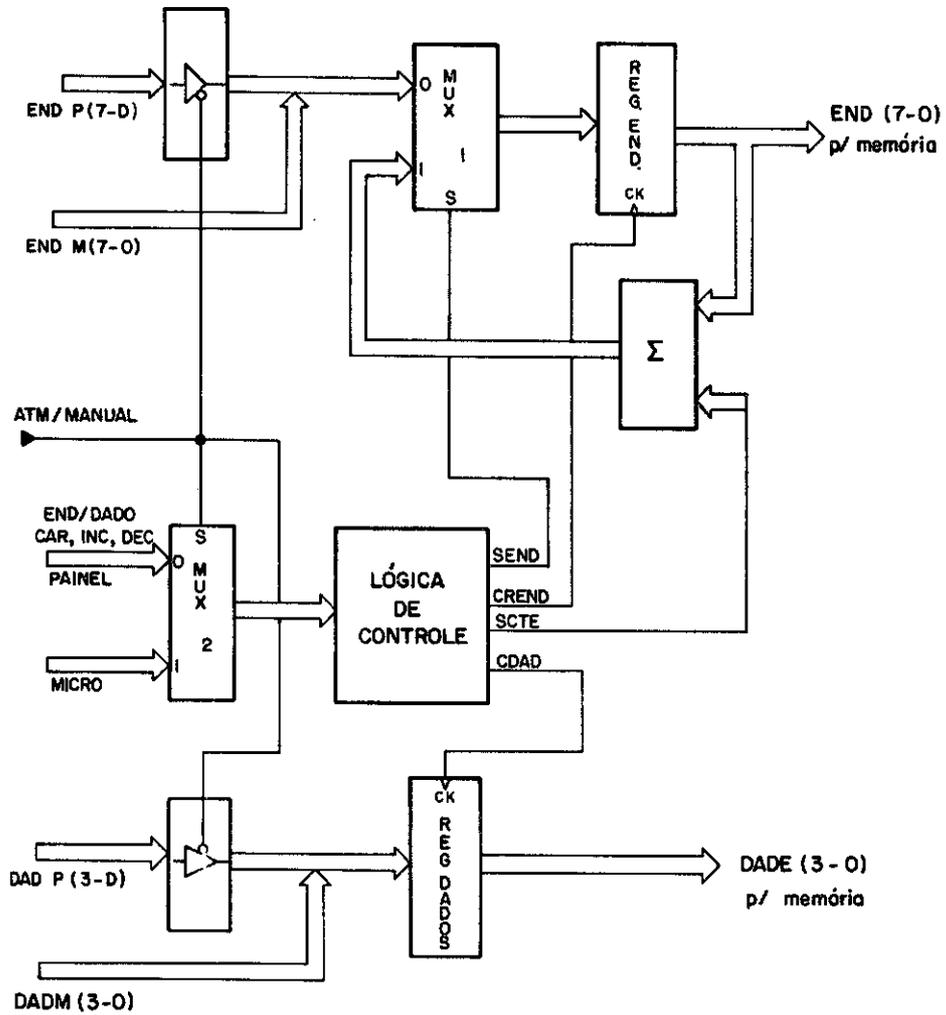
O circuito elétrico correspondente pode ser visto no desenho nº 791000 fl. 2.

2.3 - CONTROLE DE ENDEREÇAMENTO E DADOS

Esta parte descreve as funções do programador para: carregar, incrementar ou decrementar o registro de endereço, carregar o registro de entrada de dados a ser gravado.

No modo MANUAL, as chaves de dados, endereço, CARrega, INCrementa, DECrementa, ENDereço/DADO ficam habilitadas, enquanto que no modo AUTOMÁTICO os sinais correspondentes são fornecidos pela interface com o microcomputador.

Na figura B temos um diagrama de blocos do controle de endereçamento e dados, cujo funcionamento é detalhado a seguir.



- SEND → Seleciona Endereço
- CREND → Carrega Registro de endereço
- SCTE → Seleciona Constante
- CDAD → Carrega Registro de Entrada de Dados

Fig. 8 - Controle de Endereçamento e Dados.

Para carregar o registro de endereço, o MUX 1 seleciona o endereço vindo ou do painel ou da interface com o micro desde que a linha END/DADO esteja em nível alto. Ao ser gerado um pulso de CARrega, a lógica de controle fornece um pulso de CREND que irá armazenar o endereço selecionado no Registro de Endereço.

Para incrementar o endereço, basta gerar um pulso na linha INCREMENTA. A lógica de controle seleciona a constante 1 (00H com carry = 1) para ser somada com o endereço atual, ativa o MUX 1 de modo a selecionar o endereço vindo do somador e gera um pulso de CREND para armazenar o novo endereço.

Para decrementar o endereço, a operação é análoga, só com uma diferença na constante selecionada que é -1 (FFH com carry = 0, que corresponde à representação de -1 em complemento de dois).

Para carregar o registro de dados, é preciso que a linha END/DADO esteja no nível baixo e que gere um pulso de CAR. Em resposta, a lógica de controle gera um pulso CDAD (Carrega Dado) que irá armazenar os dados vindos ou do painel ou da interface.

A seleção dos dados e sinais de controle é feita através da linha ATM/MANUAL, que atua sobre as portas "tri-state" dos barramentos de endereço e de dados vindos do painel ou da interface e também sobre o MUX 2 que seleciona os sinais de controle ou do painel ou da interface.

A Tabela 8 resume as funções realizadas por esta parte do programador.

Maiores detalhes podem ser vistos no desenho nº 791000 fl. 3.

TABELA 8

FUNÇÕES DO CONTROLE DE ENDEREÇAMENTO E DADOS

END/DADO	CAR	INC	DEC	FUNÇÃO
X	1	1	1	Nenhuma operação
1	┐	1	1	Carrega Endereço
0	┐	1	1	Carrega Dado
X	1	┐	1	Incrementa Endereço
X	1	1	┐	Decrementa Endereço

2.4 - INTERFACE PROGRAMADOR/MICROCOMPUTADOR

O microcomputador ASTRO S/2 possui uma interface com programadores com as seguintes características:

- barramento de dados, bidirecional, com 8 linhas
- barramento de Instrução, com 8 linhas
- um sinal de ESCRITA PARA PROGRAMADOR (\overline{EPS}) indicando que os dados dos barramentos de dados e de instrução estão válidos.
- um sinal de LEITURA DO PROGRAMADOR (\overline{LPS}) que permite a leitura do barramento de dado pelo microcomputador.

Dado as características desta interface, foi montada no programador uma interface programador/microcomputador que permitisse a execução das mesmas operações que são feitas através do painel, só que sob controle de um programa residente no ASTRO S/2. Para isto, a interface executa um conjunto de 9 instruções, fornecidas pelo micro, que pode ser visto na Tabela 9.

Na Figura 9, temos um diagrama de blocos da interface, descrita a seguir:

TABELA 9

CONJUNTO DE INSTRUÇÕES DA INTERFACE

	I ₃ I ₂ I ₁ I ₀	MNEMÔNICO	DESCRIÇÃO
0	0 0 0 0	APR	Apagar a Memória
1	0 0 0 1	EXC	Execute uma Operação
2	0 0 1 0	LER	Ler dado na Memória
3	0 0 1 1	ESC	Escrever dado na Memória
4	0 1 0 0	CRD	Carregar Dados de Entrada
5	0 1 0 1	CRE	Carregar Endereço
6	0 1 1 0	INC	Incrementar Endereço
7	0 1 1 1	DEC	Decrementar Endereço
8	1 0 0 0	LST	Ler Dado e Status via Micro

As instruções CRD e CRE necessitam de parâmetros, que são enviados ao programador através do barramento de dado. As instruções APR, LER, ESC não geram nenhuma ação sobre a memória, necessitando de uma instrução EXEC a fim de serem realizadas. Entretanto as instruções INC e DEC, bem como CRD e CRE são executadas assim que sejam enviadas.

A única instrução que retorna parâmetro para o computador é a LST. Nas 4 linhas menos significativas do barramento retorna o último dado lido na memória, sendo que nas 4 linhas mais significativas retornam o status com a seguinte configuração:

DADS 4 - MODO - Em 0 indica que o programador está no modo automático.
em nível 1 significa que o programador se encontra no modo manual.

DADS 5 - LER/ESC - Em 0 significa que a última instrução enviada foi ESCrever.
Em 1 temos que a última instrução enviada foi LER.

DADS 6 - APG - Em 0 temos que a última instrução enviada foi Apagar a memória. Esta instrução tem precedência só

bre LER/ESC. Normalmente esta linha permanece em 1 (não apagar).

DADS 7 - EXC - Quando em 0, indica que o programador está pronto para executar uma nova instrução. Em nível 1, indica que o programador encontra-se executando uma instrução descrita pelo bits 5 e 6 acima.

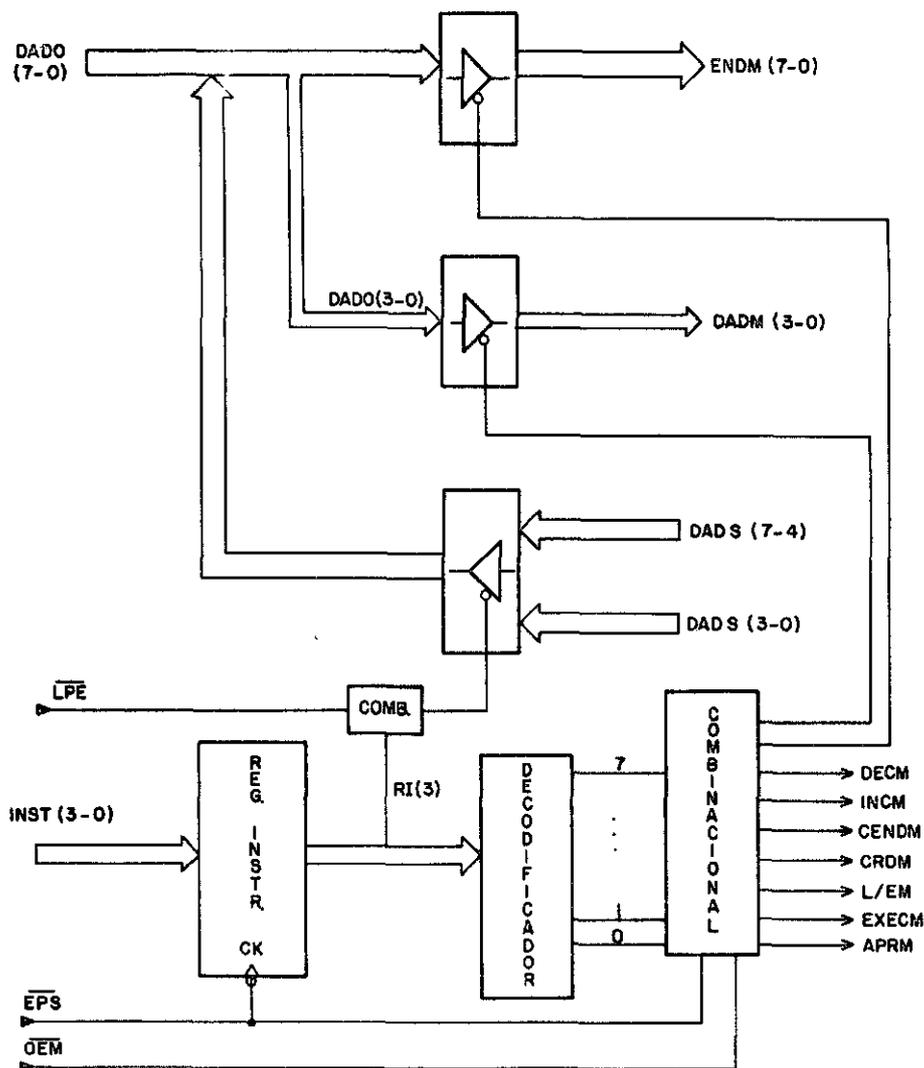


Fig. 9 - Diagrama de blocos da Interface Programador/Microcomputador.

O Registro de Instrução RI (3-0) é carregado com o código da instrução a ser executada. Após ser decodificada, a instrução combinada com o pulso de \overline{EPS} irá gerar o sinal correspondente para a execução dessa instrução por parte do programador.

O circuito elétrico desta parte pode ser visto com maiores detalhes no desenho nº 791000 fl.4.

A interconexão entre o programador e o microcomputador é feita através do conector J-1, tipo RS232C - 25 pinos, no painel posterior e cuja pinagem é dada a seguir (Tabela 10).

TABELA 10

LISTAGEM DO CONECTOR J-1

PINO	SINAL	ORIGEM	DESTINO	DESCRIÇÃO
1	DADO 7	P/M	M/P	DADO (7-0) = barramento de dados (bidirecional)
2	DADO 6	P/M	M/P	
3	DADO 5	P/M	M/P	
4	DADO 4	P/M	M/P	
5	DADO 3	P/M	M/P	
6	DADO 2	P/M	M/P	
7	DADO 1	P/M	M/P	
8	DADO 0	P/M	M/P	
10	\overline{LPE}	M	P	LER PORTE DE ENTRADA
11	\overline{EPS}	M	P	ESCREVER PORTE DE SAÍDA
18	INST 3	M	P	INST (3-0) = barramento de instrução
19	INST 2	M	P	
20	INST 1	M	P	
21	INST 0	M	P	
23	TERRA	-	-	Referência 0V
24	+5V	P	M	Referência +5V

P → Programador

M → Microcomputador

2.5 - PAINEL

O painel é constituído das chaves de dados e de endereço; além das chaves e botões de pressão de controle e de mostradores de 7 segmentos para o endereço, dado de entrada e dado de saída.

As chaves e suas funções são as seguintes:

- END (7-0) - 8 chaves - Seleciona o endereço da palavra que se quer acessar.
- DADO (3-0) - 4 chaves - Seleciona os dados para serem gravados, sendo que os mesmos devem ser carregados no registro de dados de entrada através de uma operação carregada dados.
- ATM/MANUAL - 1 chave - Seleciona o modo de funcionamento do programador. Na posição ATM, o programador recebe instruções do micro, enquanto que em MANUAL as instruções são passadas pelo painel.
- LER/ESC - 1 chave - Indica se a operação a ser feita é leitura ou escrita, desde que a chave APG está desabilitada.
- APG - 1 chave - Esta chave tem precedência sobre LER/ESC, e quando ativa determina um apagamento da memória.
- END/DADO - 1 chave - Na posição END, possibilita carregar o registro de endereço, enquanto que em DADO o registro de dados de entrada é habilitado para ser carregado.
- CAR - 1 botão de pressão - Quando acionado, carrega dados ou no registro de endereço ou de dados de entrada dependendo da chave END/DADO.
- INC - 1 botão de pressão - Ao ser acionado, o registro de endereço é incrementado de uma posição.
- DEC - 1 botão de pressão - Quando acionado, o registro de endereço é decrementado de uma posição.
- 15V - 1 chave + 1 LED - Esta chave é usada para a alimentação VDD da memória. Quando a tensão estiver ligada, o LED correspondente acenderá.

Na Figura 10 temos um diagrama de blocos do painel. Os "buffers" coletor aberto 7407 fazem a conversão dos níveis TTL para

CMOS. A saída de dados da memória é compatível com TTL diretamente, não necessitando de conversão de lógica.

No desenho nº 791000 fl.5 podemos ver o circuito correspondente do painel.

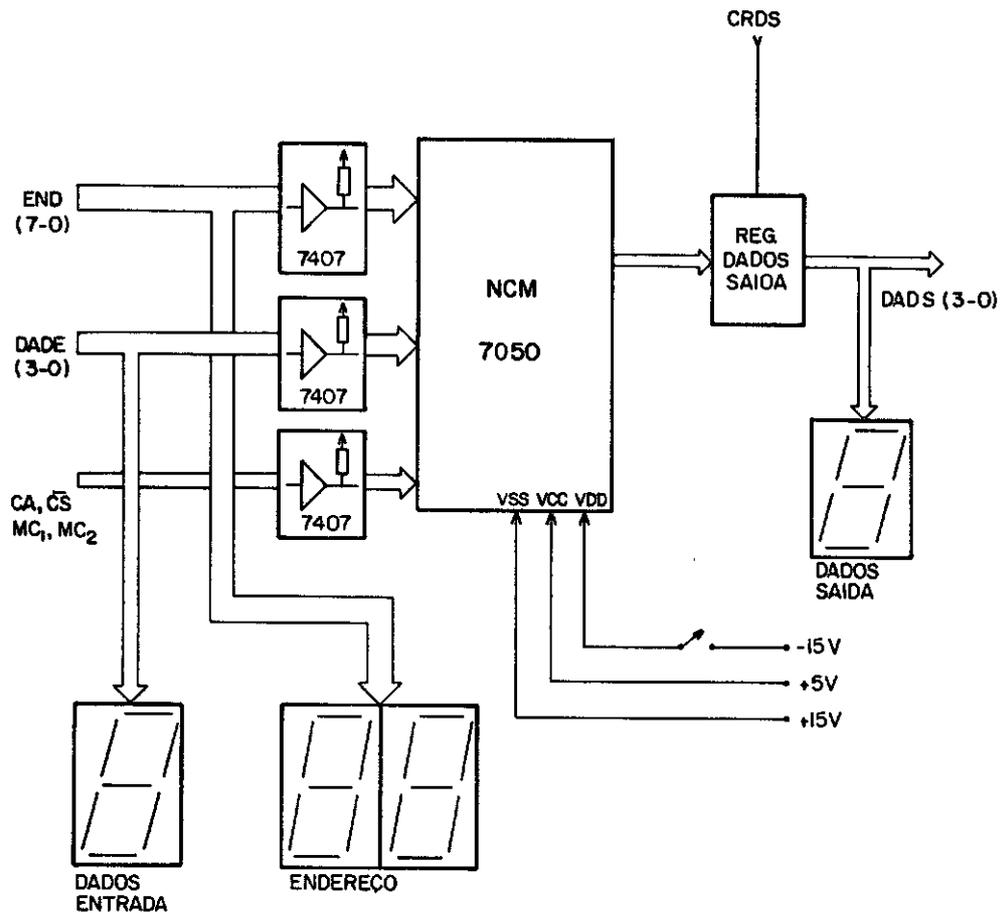


Fig. 10 - Diagrama de blocos do Painel.

3 - FONTES DE ALIMENTAÇÃO

No programador de EAROM necessitamos de três fontes: +15V, +5V e -15V. Como este programador foi montado na mesma caixa com o programador de P-ROM, preferiu-se fazer as fontes para ambos, visto que as chaves de endereço e dados são compartilhadas por ambos programadores e deste modo não teríamos problemas com o terra (referência 0V).

O programador de P-ROM utiliza duas fontes de alimentação: +21V e +5V, o que resulta nas seguintes especificações:

+21V - 250 mA
+15V - 200 mA
+5V - 2,5 A
-15V - 200 mA

As fontes de +15V e -15V são feitas com reguladores de tensão integrados das séries 78XX e 79XX respectivamente.

A fonte de +21V é feita com o regulador integrado LM723 sendo utilizado um transistor para fornecer corrente.

Quando a fonte de +5V que necessita de muita corrente, foi implementada com um regulador 7805 para dar a referência e um "*driver*" com transistores de potência para fornecer corrente.

Na Figura 11 temos o esquema elétrico das fontes de alimentação (Desenho nº 791000 fl.6).

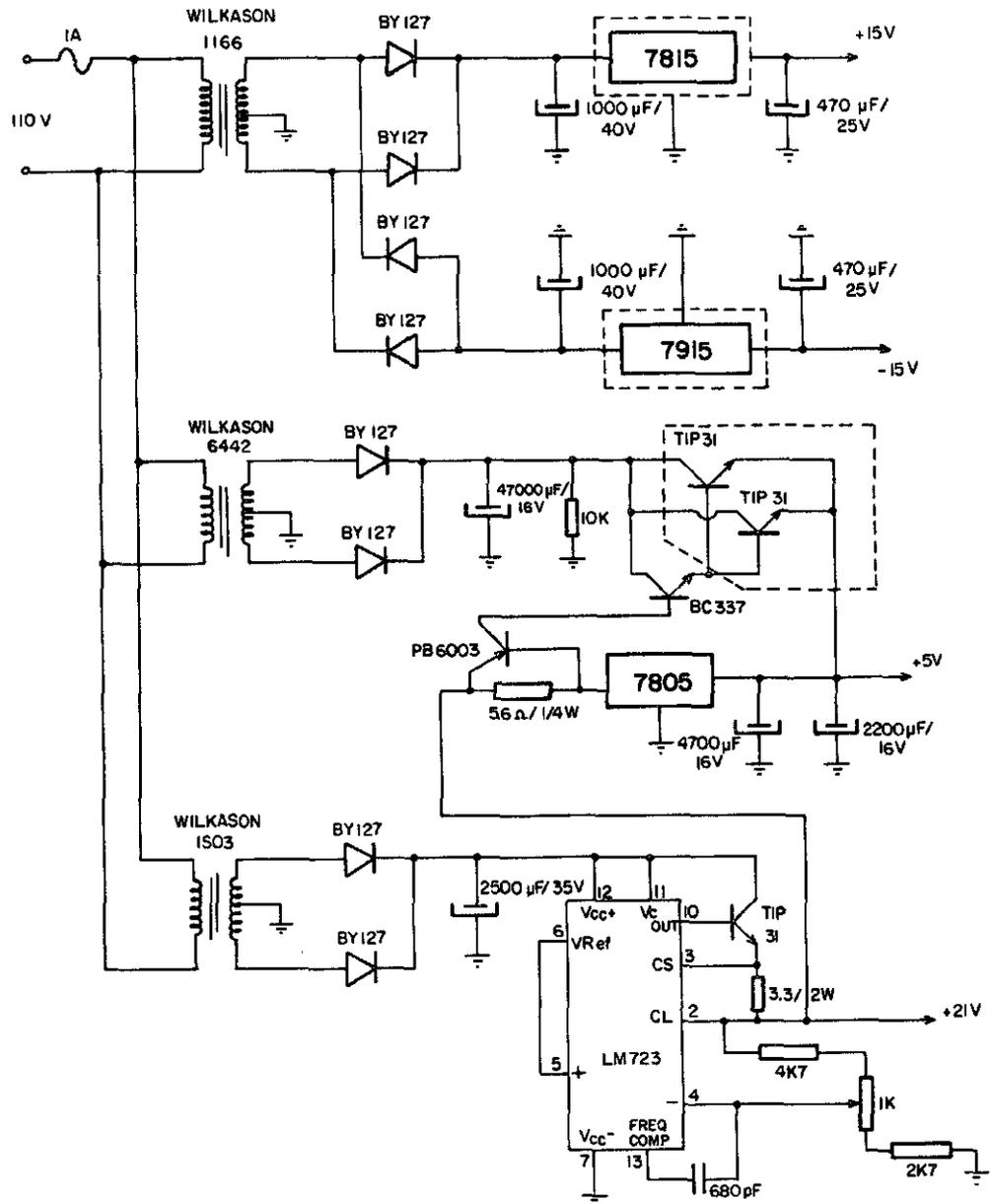


Fig. 11 - Fontes de Alimentação.

4 - MONTAGEM E LISTAS DE MATERIAL

O programador foi montado em 5 placas de wire-wrap, de meia altura e um conector de 22 pinos, padronizada pelo Grupo de Sistemas Digitais, distribuídas da seguinte forma:

- Placa P1 - Interface Programador/Microcomputador
- Placa P2 - Controle de Endereçamento e Dado
- Placa P3 - Controle de Escrita
- Placa P4 - Controle de Leitura e Apagamento
- Placa P5 - Painel

A placa do painel é fixada na tampa frontal da caixa enquanto que as demais estão distribuídas segundo a Figura 12.

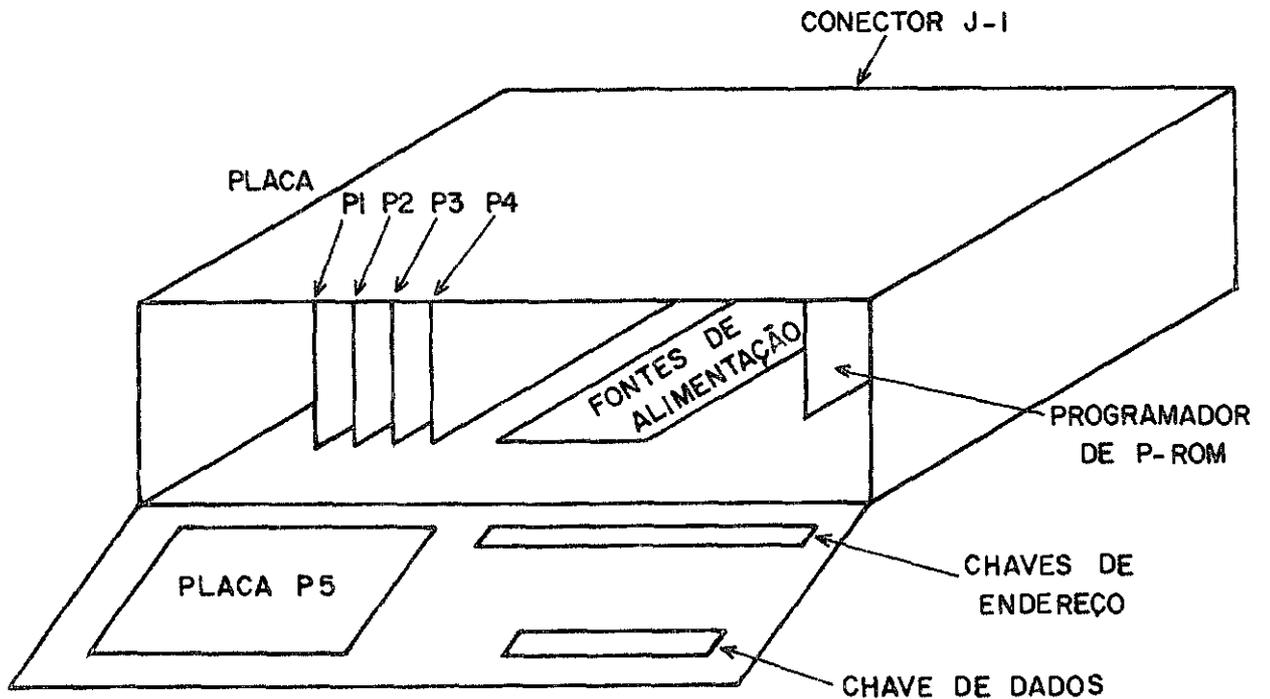


Fig. 12 - Montagem do Programador.

As placas utilizadas no programador são interligadas através de um "back-plane" por meio de conectores lineares de 22 pares de pinos, sendo que os mesmos são rotulados por uma letra e um número. A letra do rótulo indica a face da placa, ou seja se for A significa ser um pino do lado dos componentes enquanto que a letra B se refere a um pino do lado da fiação. A número subsequente à letra está compreendido no intervalo de 1 a 22 inclusive.

Nas Tabelas de 11 a 15 temos as listagens dos sinais das placas utilizada, com ressalva da placa do painel que por se localizar no painel frontal não utiliza conector, contendo apenas 29 pinos (rotulados de A1 a A14 e de B1 a B15).

TABELA 11

LISTAGEM DOS SINAIS DO PAINEL (CONECTOR P5)

PINO	SINAL	E/S	DESCRIÇÃO
A1	END 2	E	Endereço (2)
A2	END 3	E	" (3)
A3	END 4	E	" (4)
A4	END 5	E	" (5)
A5	END 6	E	" (6)
A6	END 7	E	" (7)
A7	DADE 0	E	Dado de Entrada (0)
A8	DADE 1	E	" " " (1)
A9	DADE 2	E	" " " (2)
A10	DADE 3	E	" " " (3)
A11	END 0	E	Endereço (0)
A12	END 1	E	" (1)
A13	MC 2	E	Controle da Memória
A14	MC 1	E	" " "
B1	CA	E	" " "
B2	\overline{CS}	E	" " "

continua

continuação da Tabela 11

PINO	SINAL	E/S	DESCRIÇÃO
B3	EXECBP	S	Botão de Pressão EXEC
B4	DADS 3	S	Dado de Saída (3)
B5	DADS 2	S	" " " (2)
B6	CRDS	E	Carrega Reg. Dado Saída
B7	DADS 1	S	Dado de Saída (1)
B8	DADS 0	S	" " "
B9	INCP	S	Incrementa Painel
B10	DECP	S	Decrementa Painel
B11	CARP	S	Carrega Painel
B12	EXECP	S	Execute Painel
B13	CARBP	E	Botão de Pressão CAR
B14	DECBP	E	" " " DEC
B15	EXECBP	E	" " " EXEC

TABELA 12

LISTAGEM DOS SINAIS DO CONTROLE DE LEITURA E APAGAMENTO (CONECTOR P4)

PINO	SINAL	E/S	DESCRIÇÃO
A1	L/EP	E	Ler/Escriver Painel
A2	AT/M	E	Automático/Manual
A3	EXECP	E	Execute Painel
A4	APP	E	Apagar Painel
A5	MC2E	E	MC2 Escrita
A6	MC1E	E	MC1 Escrita
A7	NCLE	E	NCL Escrita
A8	CRDS	S	Carrega Reg. Dados de Saída
A9	CSE	E	CS Escrita
A10	CAE	E	CA Escrita
A11	REL	S	Relógio
A12	INIC	E	Inicialização

(continua)

continuação da Tabela 12.

PINO	SINAL	E/S	DESCRIÇÃO
B1	L/EM	E	Ler/Escriver Microcomputador
B2	EXECM	E	Execute "
B3	APM	E	Apagar "
B4	OEM	S	Habilita Interface
B5	CS	S	CS Memória
B6	CA	S	CA Memória
B7	MC2	S	MC2 "
B8	MC1	S	MC1 "
B9	EXEC	S	Execute

TABELA 13

LISTAGEM DOS SINAIS DO CONTROLE DE ESCRITA (CONECTOR P3)

PINO	SINAL	E/S	DESCRIÇÃO
A1	DADP 3	E	Dado Painel (3)
A2	DADP 2	E	" " (2)
A3	DADP 1	E	" " (1)
A4	DADP 0	E	" " (0)
A5	AT/M	E	Automático/Manual
A6	DADM 3	E	Dado Microcomputador (3)
A7	DADM 2	E	" " (2)
A9	DADM 1	E	" " (1)
A10	DADM 0	E	" " (0)
A8	CDAD	E	Carrega Dados de Entrada
A11	REL	E	Relógio
A12	EXEC	E	Execute
B1	MC1E	S	MC1 Escreve
B2	MC2E	S	MC2 "
B3	DADE 3	S	Dado Entrada (3)

(continua)

continuação da Tabela 13.

PINO	SINAL	E/S	DESCRIÇÃO
B4	DADE 2	S	Dado Entrada (2)
B5	CAE	S	CA Escreve
B6	DADE 1	S	Dado Entrada (1)
B7	DADE 0	S	" " (0)
B8	CSE	S	CS Escreve
B9	ÑCLE	S	NCL Escreve

TABELA 14

LISTAGEM DOS SINAIS DO CONTROLE DE ENDEREÇAMENTO E DADOS (CONECTOR P2)

PINO	SINAL	E/S	DESCRIÇÃO
A1	ENDP 3	E	Endereço Painel (3)
A2	ENDP 2	E	" " (2)
A3	ENDP 1	E	" " (1)
A4	ENDP 0	E	" " (0)
A5	AT/M	E	Automático/Manual
A6	ENDP 7	E	Endereço Painel (7)
A7	ENDP 6	E	" " (6)
A8	ENDP 5	E	" " (5)
A9	ENDP 4	E	" " (4)
A10	INCP	E	Incrementa Painel
A11	INCM	E	" Micro
A12	DECP	E	Decrementa Painel
A13	DECM	E	" Micro
A14	CENDM	E	Carrega Endereço Micro
A15	CDADM	E	Carrega Dados Micro
A16	END/DADO	E	Endereço/Dado
A17	CARP	E	Carrega Painel

(continua)

continuação da Tabela 14.

PINO	SINAL	E/S	DESCRIÇÃO
B1	ENDM 3	E	Endereço Micro (3)
B2	ENDM 2	E	" " (2)
B3	ENDM 1	E	" " (1)
B4	ENDM 0	E	" " (0)
B5	ENDM 7	E	" " (7)
B6	ENDM 6	E	" " (6)
B7	ENDM 5	E	" " (5)
B8	ENDM 4	E	" " (4)
B9	CDAD	S	Carrega Dados de Entrada
B10	END 7	S	Endereço Memória (7)
B11	END 6	S	" " (6)
B12	END 5	S	" " (5)
B13	END 4	S	" " (4)
B14	END 3	S	" " (3)
B15	END 2	S	" " (2)
B16	END 1	S	" " (1)
B17	END 0	S	" " (0)

TABELA 15

LISTAGEM DOS SINAIS DA INTERFACE PROGRAMADOR/
MICROCOMPUTADOR (CONECTOR P1)

PINO	SINAL	E/S	DESCRIÇÃO
A1	BDAD 7	E	Barramento de Dado (7)
A2	" 6	E	" " " (6)
A3	" 5	E	" " " (5)
A4	" 4	E	" " " (4)
A5	" 3	E	" " " (3)

(continua)

continuação da Tabela 15.

PINO	SINAL	E/S	DESCRIÇÃO
A6	BDAD 2	E	Barramento de Dado (2)
A7	" 1	E	" " " (1)
A8	" 0	E	" " " (0)
A9	DADS 0	E	Dado de Saída (0)
A10	" 1	E	" " " (1)
A11	" 2	E	" " " (2)
A12	" 3	E	" " " (3)
A13	INST 3	E	Instrução (3)
A14	" 2	E	" (2)
A15	" 1	E	" (1)
A16	" 0	E	" (0)
A17	LPE	E	Ler Porte de Entrada
A18	EPS	E	Escreve Porte de Saída
A19	OEM	E	Habilita Interface
B1	ENDM 0	S	Endereço Micro (0)
B2	" 1	S	" " (1)
B3	" 2	S	" " (2)
B4	" 3	S	" " (3)
B5	" 4	S	" " (4)
B6	" 5	S	" " (5)
B7	" 6	S	" " (6)
B8	" 7	S	" " (7)
B9	DADM 3	S	Dado Micro (3)
B10	" 2	S	" " (2)
B11	" 1	S	" " (1)
B12	" 0	S	" " (0)
B13	APM	S	Apagar Micro
B14	EXECM	S	Execute Micro
B15	L//M	S	Ler/Escrever Micro
B16	CDADM	S	Carrega Dado Micro

(continua)

continuação da Tabela 15.

PINO	SINAL	E/S	DESCRIÇÃO
B17	CENDM	S	Carrega Endereço Micro
B18	INCM	S	Incrementa Micro
B19	DECM	S	Decrementa Micro
A20	EXEC	E	Execute Status

A ligação do "back-plane" é descrita na Tabela 16, sendo que cada sinal é identificado pelo rótulo do pino seguido do número da placa, por exemplo A15-P1 identifica o pino A15 do conector P1 referente à placa P1.

TABELA 16

LISTAGEM DO "BACK-PLANE"

SINAL	ORIGEM	DESTINO
L/EP	Painel	A1-P4
AT/M	Painel	A2-P4 / A5-P3 / A5-P2
EXECP	B12-P5	A3-P4
APP	Painel	A4-P4
MC2E	B2-P3	A5-P4
MC1E	B1-P3	A6-P4
NCLE	B9-P3	A7-P4
CRDS	A8-P4	B6-P5
CSE	B8-P3	A9-P4
CAE	B5-P3	A10-P4
REL	A11-P4	A11-P3
INIC	A12-P4	
L/EM	B15-P1	B1-P4
EXECP	B14-P1	B2-P4

(continua)

continuação da Tabela 16.

SINAL	ORIGEM	DESTINO
APM	B13-P1	B3-P4
OEM	B4-P4	A19-P1
CS	B5-P4	B2-P5
CA	B6-P4	B1-P5
MC2	B7-P4	A13-P5
MC1	B8-P4	A14-P5
EXEC	B9-P4	A12-P3 / A20-P1
DADP 3	Painel	A1-P3
DADP 2	Painel	A2-P3
DADP 1	Painel	A3-P3
DADP 0	Painel	A4-P3
DADM 3	B9-P1	A6-P3
DADM 2	B10-P1	A7-P3
DADM 1	B11-P1	A9-P3
DADM 0	B12-P1	A10-P3
CDAD	B9-P2	A8-P3
DADE 3	B3-P3	A10-P5
DADE 2	B4-P3	A9-P5
DADE 1	B6-P3	A8-P5
DADE D	B7-P3	A7-P5
ENDP 0	Painel	A4-P2
" 1	"	A3-P2
" 2	"	A2-P2
" 3	"	A1-P2
" 4	"	A9-P2
" 5	"	A8-P2
" 6	"	A7-P2
" 7	"	A6-P2
INCP	B9-P5	A10-P2
INCM	B1B-P1	A11-P2

(continua)

continuação da Tabela 16.

SINAL	ORIGEM	DESTINO
DECP	B10-P5	A12-P2
DECM	B19-P1	A13-P2
CENDM	B17-P1	A14-P2
CDADM	B16-P1	A15-P2
END/DADO	Painel	A16-P2
CARP	B11-P5	A17-P2
ENDM 0	B1-P1	B4-P2
" 1	B2-P1	B3-P2
" 2	B3-P1	B2-P2
" 3	B4-P1	B1-P2
" 4	B5-P1	B8-P2
" 5	B6-P1	B7-P2
" 6	B7-P1	B6-P2
" 7	B8-P1	B5-P2
END 7	B10-P2	A6-P5
" 6	B11-P2	A5-P5
" 5	B12-P2	A4-P5
" 4	B13-P2	A3-P5
" 3	B14-P2	A2-P5
" 2	B15-P2	A1-P5
" 1	B16-P2	A12-P5
" 0	B17-P2	A11-P5
BDAD 7	A1-P1	≠1-J1
" 6	A2-P1	≠2-J1
" 5	A3-P1	≠3-J1
" 4	A4-P1	≠4-J1
" 3	A5-P1	≠5-J1
" 2	A6-P1	≠6-J1
" 1	A7-P1	≠7-J1
" 0	A8-P1	≠8-J1

(continua)

continuação da Tabela 16.

SINAL	ORIGEM	DESTINO
DADS 0	B8-P5	A9-P1
" 1	B7-P5	A10-P1
" 2	B5-P5	A11-P1
" 3	B4-P5	A12-P1
INST 3	A13-P1	##18-J1
" 2	A14-P1	##19-J1
" 1	A15-P1	##20-J1
" 0	A16-P1	##21-J1
LPE	A17-P1	##10-J1
EPS	A18-P1	##11-J1
+5V	A22-P1	##24-J1
TERRA	B22-P1	##23-J1

A alimentação das placas é feita através do "back-plane" sendo que os pinos A22 e A21 de cada conector são ligados à fonte de +5V (VCC) enquanto que os pinos B22 e B21 de cada conector são reservados para terra (\emptyset V referência). Além disto os pinos de VCC são interligados entre si, o mesmo acontecendo com o terra.

Também são fornecidas as listagens de material, destacando a posição de cada componente na placa, sendo que para sua localização utiliza-se um sistema de coordenadas com as colunas rotuladas de A a E e as linhas numeradas de 1 a 61. Por exemplo, o CI B20 indica que o mesmo se encontra na coluna B e que o pino nº 1 do CI está na linha 20.

No caso de componentes discretos, como resistores, capacitores, etc..., estes são localizados dentro do sistema de coordenadas através do contato ("lead") que tenha o menor número. Assim um resistor colocado entre as posições E40 e E43 será identificado como estando na posição E40.

Para melhorar o plano de terra são colocados alguns capacitores de desacoplamento entre a alimentação e o terra, com valores de 100KpF ou 47KpF. Também é usado um capacitor eletrolítico entre a alimentação e o terra, com valor em torno de 100 μ F.

Nota - Os desenhos referenciados neste relatório encontram-se arquivados no Grupo de Sistemas Digitais e Analógicos do INPE.

TABELA 17

RELAÇÃO DE MATERIAL DA PLACA P1

POSIÇÃO	COMPONENTE	DESCRIÇÃO
A30	7400	QUAD - NÃO E - 2 entradas
A41	74S138	Decodificador 3 para 8 linhas
A52	7404	HEX - Inversor
B30	74175	QUAD - Flip-flop D com clear
B41	7402	QUAD - NÃO OU - 2 entradas
B52	74175	QUAD - Flip-flop D com clear
C30	7402	QUAD - NÃO OU - 2 entradas
C41	74125	QUAD - Buffer 3 STATE não inversor
C52	74125	" " " " "
D30	74125	" " " " "
D41	74125	" " " " "
D52	74125	" " " " "
E30	7404	HEX - Inversor
E41	74125	QUAD - Buffer 3 STATE não inversor
E52	74125	" " " " "
(8)	100KpF	Capacitor de desacoplamento
(1)	100 μ F/6,4V	Capacitor p/ VCC

TABELA 18

RELAÇÃO DE MATERIAL DA PLACA P2

POSIÇÃO	COMPONENTE	DESCRIÇÃO
A30	74121	Monoestável não Regatilhável
A41	7483	Somador Completo de 4 bits
A52	7400	QUAD - NÃO E - 2 entradas
B30	74109	DUAL - Flip-flop JK com CLEAR e PRESET
B41	74157	QUAD - Multiplexador 2 para 1
B52	7414	HEX - Inversor Schmitt-trigger
C52	74157	QUAD - Multiplexador 2 para 1
D30	7414	HEX - Inversor Schmitt-trigger
D41	7483	Somador Completo de 4 bits
D52	74125	QUAD - Buffer 3 STATE não inversor
E27	Am25LS2520	OCT - Flip-flop D com CLEAR, EI e OE
E41	74157	QUAD - Multiplexador 2 para 1
E52	74125	QUAD - Buffer 3 STATE não inversor
A31	100pF	Capacitor de Disco
A48	7K5	Resistor 1/4 W
A54	1K	Resistor 1/8 W
(10)	100KpF	Capacitor de desacoplamento
(1)	100µF/6,4V	Capacitor para VCC

TABELA 19

RELAÇÃO DE MATERIAL DA PLACA P3

POSIÇÃO	COMPONENTE	DESCRIÇÃO
A30	LM 556	DUAL - Timmer
A41	7410	TRIP - NÃO E - 3 entradas
A52	7420	DUAL - NÃO E - 4 entradas
B30	7404	HEX - Inversor
B41	74121	Monoestável não Regatilhável
B52	7410	TRIP - NÃO E - 3 entradas
C30	7420	DUAL - NÃO E - 4 entradas
C41	7404	HEX - Inversor
C52	74163	Contador Binário 4 bits com CLEAR e LOAD sinc.
D30	7410	TRIP - NÃO E - 3 entradas
D41	7410	" " "
D52	74157	QUAD Multiplexador 2 para 1 linha
E30	7410	TRIP - NÃO E - 3 entradas
E41	7400	QUAD - NÃO E - 2 entradas
E52	74125	QUAD - Buffer 3 STATE não inversor
A23	52K	Resistor 1/8 W
A27	1K	Resistor 1/8 W
A30	22KpF	Capacitor Poliéster
A37	68K	Resistor 1/8 W
A44	10µF/25V	Capacitor Eletrolítico
A51	1000pF	Capacitor de disco
A61	10K	Resistor 1/8 W
(10)	100KpF	Capacitor de desacoplamento
(1)	100µF/6,4V	Capacitor de VCC

TABELA 20

RELAÇÃO DE MATERIAL DA PLACA P4

POSIÇÃO	COMPONENTE	DESCRIÇÃO
A30	74109	DUAL - Flip-flop J \bar{K} com CLEAR e PRESET
A41	74109	" " " " " "
A52	74109	" " " " " "
B30	7400	QUAD - NÃO E - 2 entradas
B41	74109	DUAL - Flip-flop J \bar{K} com CLEAR e PRESET
B52	74153	DUAL Multiplexador 4 para 1 linha
C30	7414	HEX - Inversor Schmitt-trigger
C41	7427	TRIP - NÃO OU - 3 entradas
C52	74153	DUAL Multiplexador 4 para 1 linha
D19	7402	QUAD - NÃO OU - 2 entradas
D30	7410	TRIP - NÃO E - 3 entradas
D41	7400	QUAD - NÃO E - 2 entradas
D52	74153	DUAL Multiplexador 4 para 1 linha
E19	7400	QUAD - NÃO E - 2 entradas
E30	LM 556	DUAL - Timmer
E41	7402	QUAD - NÃO OU - 2 entradas
E52	74125	QUAD - Buffer 3 STATE não inversor
A19	1K	Resistor 1/8 W
A25	200 Ω	Resistor 1/4 W
A31	1000pF	Capacitor de disco
A37	1K	Resistor 1/8 W
C25	470pF	Capacitor de disco
C26	100 Ω	Resistor 1/8 W
E20	10 μ F/25V	Capacitor eletrolítico
E27	82K	Resistor 1/8 W
E26	12K	Resistor 1/4 W
E43	1000pF	Capacitor de disco
E49	1K	Resistor 1/8 W

(continua)

continuação da Tabela 20.

POSIÇÃO	COMPONENTE	DESCRIÇÃO
E55	1K	Resistor 1/8 W
(9)	100KpF	Capacitor de desacoplamento
(1)	100 μ F/6,4V	Capacitor de VCC

TABELA 21

RELAÇÃO DE MATERIAL DA PLACA P5

POSIÇÃO	COMPONENTE	DESCRIÇÃO
A5	FND357	Mostrador de 7 segmentos
A12	FND357	" " " "
A24	FND357	" " " "
A36	FND357	" " " "
A46	SOQUETE	SOQUETE 24 pinos
A50	10K	Resistor 1/8 W
A52	10K	" 1/8 W
A54	10K	" 1/8 W
A56	10K	" 1/8 W
A61	4K7	" 1/8 W
B1	9368	Decodificador p/ Mostrador 7 seg.
B12	9368	" " " "
B23	411R-002-102	Rede de Resistores (13) 1K
B32	7404	HEX - Inversores
B42	74175	QUAD - Flip-flop D c/ CLEAR
B53	7407	HEX - Buffer 0.C não inversor
C1	9368	Decodificador p/ Mostrador 7 seg.
C12	9368	" " " "
C23	411R-002-102	Rede de Resistores (13) 1K

(continua)

continuação da Tabela 21.

POSIÇÃO	COMPONENTES	DESCRIÇÃO
C32	7414	HEX - Inversor Schmitt-trigger
C42	7407	HEX - Buffer O.C não inversor
C53	7407	" " " " "
D20	1K	Resistor 1/8 W
D24	1K	" "
D35	1K	" "
D39	1K	" "
(9)	47KpF/100Kpf	Capacitor de desacoplamento
(2)	47µF/10V	" de VCC
(4)	Botão Pressão	Botão de Pressão
(4)	Chaves	Chave de 2 posições
(1)	Microchave	Chave de 2 posições
(12)	Chaves	Chave de 2 posições *

*OBS.: Estas chaves são compartilhadas por ambos programadores de PROM e EAROM.

TABELA 22

RELAÇÃO DE MATERIAL DAS FONTES DE ALIMENTAÇÃO

POSIÇÃO	COMPONENTE	DESCRIÇÃO
FUS	1A	Fusível
TR1	W 1166	Transformador Wilkason
TR2	W 6442	" "
TR3	W 1503	" "
D1 - D8	BY 127	Diodo Retificador
C1 - C2	1000µF/40V	Capacitor eletrolítico
C3 - C4	470µF/25V	" "

(continua)

continuação da Tabela 22.

POSIÇÃO	COMPONENTE	DESCRIÇÃO
C5	4.700 μ F/16V	Capacitor eletrolítico
C6	2.500 μ F/35V	" "
C7	470 μ F/16V	" "
C8	2.200 μ F/16V	" "
C9	680pF	Capacitor disco
R1	10K	Resistor 1
R2	5,6 Ω - 1/4W	Resistor de carvão 1/4 W
R3	3,3 Ω - 2 W	" " " 2 W
R4	4K7	Resistor " " 1/8 W
R5	2K7	" " " 1/8 W
P1	1K	Potenciômetro
TR1-TR3	TIP 31	Transistor de potência NPN
TR4	BC 337	" driver NPN
TR5	PB 6003	" de sinal PNP
CI1	7815	Regulador de tensão positiva
CI2	7915	" " " negativa
CI3	7805	" " " positiva
CI4	LM 723	" " " "

5 - OPERAÇÃO DO PROGRAMADOR

Para utilizar o programador, recomenda-se o seguinte procedimento a fim de se evitar qualquer problema:

- Antes de ligar o programador, colocar cuidadosamente a memória no soquete do programador, observando a pinagem correta (o pino 1 está assinalado com um asterisco).
- Colocar o programador no modo de leitura manual (chave AUTOM/MANUAL na posição manual, chave APG desativada, chave LER/ESC em LER).

- Verificar se a micro-chave da fonte -15V está desligada (posição D).
- Verificar se a rede local é 110 volts (o programador opera S O M E N T E em 110 volts).
- Ligar o programador na rede.
- Caso os mostradores do painel não acendam, verifique o fusível montado no painel posterior.
- Estando o painel aceso, ligar a fonte de -15V (microchave no painel na posição L).
- Se a programação for via microcomputador, mudar a chave AUTOM/MANUAL para AUTOM.
- Executar a programação da memória.

Terminando a programação, antes de desligar o programador, observar a seguinte sequência:

- Desligar a fonte de -15V (microchave na posição D).
- Desligar o programador da rede.
- Retirar cuidadosamente a memória do soquete programador.

Além destes cuidados com o programador na hora de ligar e desligar, deve-se observar as seguintes regras para uma boa programação:

- Quando se estiver operando no modo MANUAL:
Após carregar o endereço e o dado corretamente, selecionar a chave LER/ESC para ESC e pressionar o botão EXEC. A programação da memória é lenta (em torno de 1 segundo) durante a qual nenhuma chave ou botão do painel deve ser ativado.
Sempre que se gravar uma posição, recomenda-se fazer uma leitura para certificar-se de que a operação foi normal (este procedimento é feito automaticamente quando se opera através do microcomputador).

O apagamento da memória também é lento (em torno de 1 seg.) de vendo-se aguardar este tempo antes de se alterar qualquer chave do painel.

- No modo automático, não se deve mudar a chave AUTOM/MANUAL an tes de se receber uma mensagem do microcomputador avisando o fim da última operação executada.

REFERÊNCIAS BIBLIOGRÁFICAS

ADVANCED MICRO DEVICES. *Schottky and low-power schottky data book*.
2 ed. 1977, Sunnyvale, CA.

NITRON. *NCM 7050 -1024 bit electrically alterable non-volatile MNOS
memory; advance information*. Cuperting, Ca, 1976.

SIGNETICS. *Signetics analog manual*. Sunnyvale, Ca, 1976.

TEXAS INSTRUMENT. *The optoelectronics data book for design engineers*.
4 ed. Dallas, Tx., 1976.

TEXAS INSTRUMENT. *The TTL data book for design engineers*. 2 ed. Dallas
Tx., 1976.