




1. Publicação nº <i>INPE-3488-RTR/072</i>	2. Versão	3. Data <i>Abril, 1985</i>	5. Distribuição <input type="checkbox"/> Interna <input type="checkbox"/> Externa <input checked="" type="checkbox"/> Restrita
4. Origem <i>DCA/DEA</i>	Programa <i>SISMAG</i>		
6. Palavras chaves - selecionadas pelo(s) autor(es) <i>MICROPROGRAMAÇÃO</i> <i>UNIDADE DE CONTROLE MICROPROGRAMADA</i> <i>ESPECTRÔMETRO ACUSTO-ÓTICO</i>			
7. C.D.U.:			
8. Título <i>UAM - UNIDADE ACUMULADORA MICROPROGRAMADA:</i> <i>MANUAL DO EQUIPAMENTO</i>		10. Páginas: <i>166</i>	
		11. Última página: <i>J: 7</i>	
9. Autoria <i>Almir Cavalcanti Lemos Filho</i>		12. Revisada por  <i>Leon Tonneux</i>	
Assinatura ^{p/} responsável 		13. Autorizada por  <i>Marco Antônio Raupp</i> <i>Diretor Geral</i>	
14. Resumo/Notas <i>Este manual contém os detalhes de instalação, a descrição funcional e a documentação complementar (esquemas elétricos. Listas de Material, etc) da UAM-Unidade Acumuladora Microprogramada utilizada no espectrômetro acusto-ótico do Radiobservatório do Itapetinga (INPE-Atibaia).</i>			
15. Observações			

ABSTRACT

This manual contains the installation details, the functional description and the complementary documentation (electrical schemes, part lists, etc) of the UAM - Microprogrammed Accumulator Unit. The UAM is an equipment installed in the acoustooptic spectrometer at the Radioobservatorio do Itapetinga (INPE/Atibaia).

SUMÁRIO

	<u>Pág.</u>
LISTA DE FIGURAS	v
LISTA DE TABELAS	vii
<u>CAPÍTULO 1 - INTRODUÇÃO</u>	1
<u>CAPÍTULO 2 - INSTALAÇÃO</u>	3
2.1 - Alimentação	3
2.2 - Ajustes	3
2.3 - Fixação do número de dados analógicos NDA	6
<u>CAPÍTULO 3 - DESCRIÇÃO FUNCIONAL</u>	7
3.1 - Descrição funcional do painel	7
3.2 - Descrição funcional da placa A	10
3.2.1 - Interface com o painel	10
3.2.2 - Interface com o "port" A	20
3.3 - Descrição funcional da placa B	21
3.3.1 - Interface com o "port" B	21
3.4 - Descrição funcional da placa C	29
3.4.1 - Bloco de memória B	34
3.4.2 - Controle do acesso ao bloco de memória B	35
3.5 - Descrição funcional da placa D	37
3.5.1 - Gerador de endereço da memória A	42
3.5.2 - Bloco de memória A	42
3.5.3 - Saída da resposta do canal A	43
3.5.4 - Contador de varreduras	43
3.6 - Descrição funcional da placa E	44
3.6.1 - Relógio 2.5 MHz	50
3.6.2 - Gerador de "RESET"	50
3.6.3 - Entrada de dados e comandos do canal A	50
3.6.4 - Controle do canal A	52
3.6.5 - Saída da resposta do canal A	53
3.7 - Descrição funcional da placa F	53
3.7.1 - Interface com a fonte de sinal analógico	59

	<u>Pág.</u>
3.7.2 - Conversor A/D 60	60
3.8 - Microprograma 61	61
3.8.1 - "FLAGS" para decisão 61	61
3.8.2 - Palavra de microcontrole e microoperações 61	61
<u>CAPÍTULO 4 - DOCUMENTAÇÃO COMPLEMENTAR</u> 73	73
APÊNDICE A - DIAGRAMA DE BLOCOS GERAL DA UAM	
APÊNDICE B - DESENHOS E TABELAS REFERENTES A PLACA A DA UAM	
APÊNDICE C - DESENHOS E TABELAS REFERENTES A PLACA B DA UAM	
APÊNDICE D - DESENHOS E TABELAS REFERENTES A PLACA C DA UAM	
APÊNDICE E - DESENHOS E TABELAS REFERENTES A PLACA D DA UAM	
APÊNDICE F - DESENHOS E TABELAS REFERENTES A PLACA E DA UAM	
APÊNDICE G - DESENHOS E TABELAS REFERENTES A PLACA F DA UAM	
APÊNDICE H - DESENHOS E TABELAS REFERENTES AO PAINEL DA UAM	
APÊNDICE I - DESENHOS E TABELAS REFERENTES A CAIXA E AO PLANO TRASEIRO DA UAM	
APÊNDICE J - ESPECIFICAÇÕES TÉCNICAS DO CONVERSOR A/D	

LISTA DE FIGURAS

	<u>Pág.</u>
1.1 - Rádiodbservatório do Itapetinga	2
2.1 - "DIP-Switches" relacionadas com a fixação de NDA	6
3.1 - Envio multiplexado dos bits mostrados nos displays COMAN DO/PARÂMETRO e RESPOSTA	8
3.2 - Busca multiplexada dos bits das chaves 15-00 do painel	9
3.3 - Formas de onda da interface com o painel	18
3.4 - Mapeamento do bloco de memória B	34
3.5 - Formatos dos comandos de acesso ao conteúdo do bloco de me mória B pelo canal B	35
3.6 - Sequência de operações realizadas pelo controle do acesso ao bloco de memória B	36
3.7 - Mapeamento do bloco de memória A	43
3.8 - Formatos dos comandos para o canal A da UAM	51
3.9 - Formas de onda da busca de uma microinstrução na memória de microcontrole	52
3.10 - Formas de onda para a geração do sinal START	59
3.11 - Formas de onda da recepção dos dados analógicos	60
3.12 - Palavra de microcontrole	64

LISTA DE TABELAS

	<u>Pág.</u>
3.1 - Sinais nos pinos dos conectores da placa A da UAM	11
3.2 - Geração dos sinais \overline{LOCA} e \overline{LOCB}	19
3.3 - Geração do sinal \overline{ESP}	20
3.4 - Sinais nos pinos dos conectores da placa B da UAM	23
3.5 - Sinais nos pinos dos conectores da placa C da UAM	30
3.6 - Sinais nos pinos dos conectores da placa D da UAM	38
3.7 - Sinais nos pinos dos conectores da placa E da UAM	45
3.8 - Sinais nos pinos dos conectores da placa F da UAM	54
3.9 - Campo 1: Microoperações de controle do sequenciador	65
3.10 - Campo 2: Microoperações de controle dos blocos de memória .	66
3.11 - Campo 3: Microoperações de controle dos contadores de <u>ende</u> reço e varredura	67
3.12 - Campo 4: Microoperações de controle da resposta do canal A	68
3.13 - Campo 5: Microoperações de controle do "RESET"	69
3.14 - Campo 6: Microoperações de controle do somador/subtrator ..	70
3.15 - Campo 7: Microoperações de controle do conversor A/D	71
3.16 - Campo 8: Microoperações de controle dos barramentos DR e DW	72

CAPÍTULO 1

INTRODUÇÃO

O processo de observação com o espectrômetro acusto-óptico (Figura 1.1) desenvolvido pela Divisão de Rádio Astronomia do Departamento de Astrofísica (DAS/DRA) do INPE, para o Radiobservatório do Itapetinga (INPE/Atibaia), requer a conversão para 12 bits e o armazenamento do resultado obtido de um sinal analógico a taxa de, no mínimo, 200 kHz. Devido à pequena memória do computador e, principalmente, à alta taxa de amostragem do sistema, torna-se necessário o emprego de uma unidade acumuladora como um equipamento periférico especializado em adquirir, totalizar e armazenar os dados gerados pelo detector e transferir, posteriormente, os resultados líquidos assim obtidos para o computador. Com essa finalidade, foram projetados pela Divisão de Engenharia de Computadores do Departamento de Engenharia de Computação em Aplicações Espaciais (DCA/DEA) do INPE dois equipamentos:

- 1) Unidade Acumuladora Microprogramada (UAM) e
- 2) Interface TTL¹/±12V para o "Microcircuit" dos Computadores HP-1000 da Hewlett-Packard.

Esses equipamentos foram construídos pelo DAS/DRA.

¹ *Transistor - Transistor Logic (TTL)*

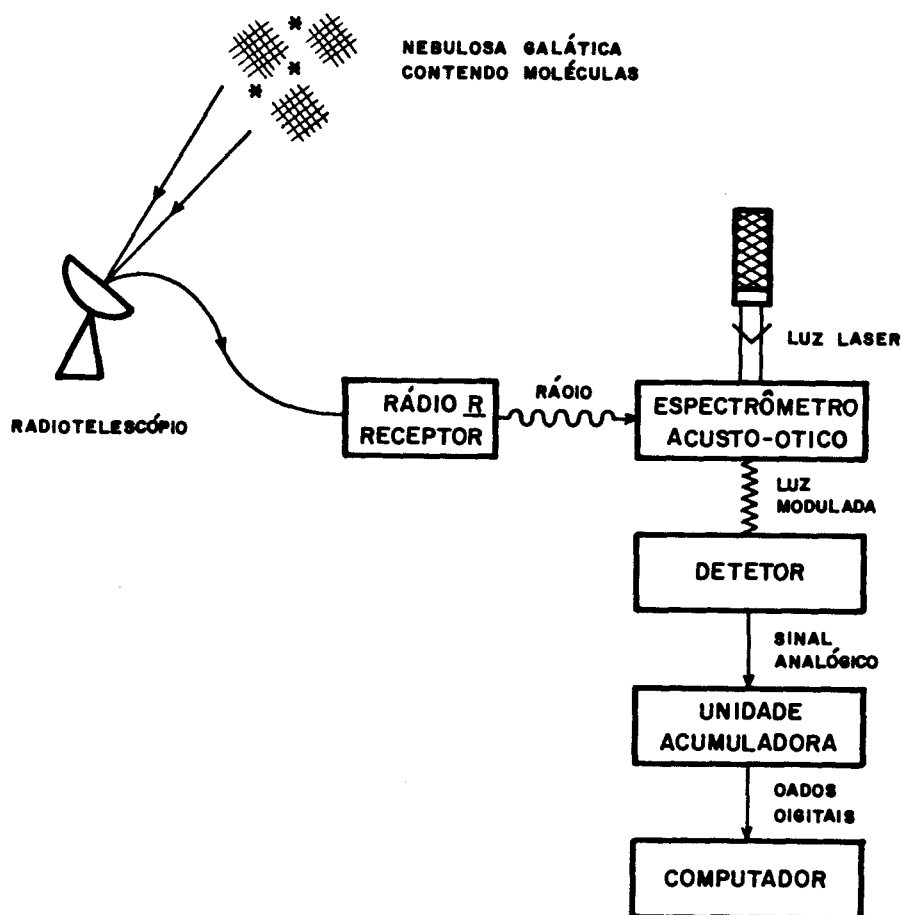


Fig. 1.1 - Rádiorbservatório do Itapetinga.

Este manual contém, além dos detalhes de instalação, a descrição funcional e a documentação complementar da UAM. A descrição geral do seu funcionamento com a listagem de suas especificações e os detalhes ligados a operação do equipamento encontram-se em manual próprio: UAM - MANUAL DE OPERAÇÃO (no prelo).

A Interface TTL/ $\pm 12V$ será abordada em outro manual a ser publicado.

CAPÍTULO 2

INSTALAÇÃO

Neste capítulo são descritos os ajustes e procedimentos para a instalação da UAM. Para um perfeito entendimento exposto neste capítulo é necessária a leitura anterior do manual UAM - MANUAL DE OPERAÇÃO (no prelo); onde se encontram informações, tais como os formatos dos comandos da UAM, como operar a UAM pelo painel, etc.

2.1 - ALIMENTAÇÃO

De acordo com a folha 3 do Desenho I.2 - SDA - 830264 (Apêndice I), deve-se conectar as fontes:

+12,0 V, $\pm 10\%$, 500 mA;

-12,0 V, $\pm 10\%$, 500 mA;

+20,0 V, $\pm 10\%$, 500 mA;

-20,0 V, $\pm 10\%$, 200 mA;

+5,0 V, $\pm 5\%$, 6 A.

2.2 - AJUSTES

Os ajustes existentes no equipamento são os seguintes:

1) Ajuste da largura do pulso de resposta \overline{DVFA} , como se segue:

a) Colocar a UAM no modo local de funcionamento.

b) Enviar, via painel, dois comandos RESET para o canal A.

- c) Colocar a chave CH1 da placa E na posição "para cima".
 - d) Enviar, via painel, um comando LERA/D para o canal A. A UAM passará a executar repetitivamente este comando.
 - e) Ajustar o potenciômetro P1 da placa A, de forma a obter um trem de pulsos positivos, com largura de dois microssegundos no pino 4 do circuito integrado N10 da placa A.
 - f) Recolocar a chave CH1 da placa E na posição "para baixo".
 - g) Enviar, via painel, dois comandos RESET para o canal A.
- 2) Ajuste da largura do pulso de resposta DVFB, como se segue:
- a) Retirar o circuito integrado I70 (74LS14) da placa B com as fontes que alimentam a UAM desligadas. A seguir, energizar os circuitos da UAM.
 - b) Inserir um trem de pulsos positivos com características elétricas TTL, largura de 200 nanossegundos e período de 10 microssegundos no pino 12 do soquete do circuito integrado I70 da placa B.
 - c) Ajustar o potenciômetro P1 da placa B, de forma a obter um trem de pulsos positivos, com largura de dois microssegundos no pino 4 do circuito integrado N10 da placa B.
 - d) Recolocar o circuito integrado I70 com as fontes desligadas.
- 3) Ajuste do atraso entre os pulsos CKVD e os pulsos do sinal ENCODE aplicado ao conversor A/D, como se segue:
- a) Colocar a UAM no modo local de funcionamento.
 - b) Enviar, via painel, dois comandos RESET para o canal A.
 - c) Colocar a chave CH1 da placa E na posição "para cima".

- d) Enviar, via painel, um comando SOME ou SUBTR para o canal A da UAM, com a fonte do sinal VIDEO conectada a UAM energizada.
 - e) Neste estágio, a UAM estará realizando varreduras consecutivas do sinal VIDEO, indefinidamente. Ajustar o potenciômetro P1 da placa F, de forma a obter pulsos positivos no sinal ENCODE do A/D (pino 3 do circuito integrado P70 da placa F), com atraso compatível com os pulsos do sinal CKVD. Isso deve ser feito para obter o início da conversão analógica-digital do sinal VIDEO no instante correto.
 - f) Recolocar a chave CH1 da placa E na posição "para baixo".
 - g) Enviar, via painel, dois comandos RESET para o canal A.
- 4) Calibração do conversor A/D, como se segue:
- a) Colocar a UAM no modo local de funcionamento.
 - b) Conectar uma onda quadrada com frequência máxima de 400 kHz e com características elétricas TTL no conector BNC1 da placa F (sinal CKVD). Aterrizar o sinal do conector BNC2 também da placa F (sinal BLK).
 - c) Enviar, via painel, dois comandos RESET para o canal A.
 - d) Com o auxílio do comando SOME (com 64 varreduras para integrar o ruído do sinal usado na calibração) e aplicando as tensões e procedimentos especificados para a calibração do conversor A/D MAS-1202 (operação bipolar) da Analog Devices (ver Apêndice J) no conector BNC4 (sinal VIDEO), ajustar o ganho do A/D com o potenciômetro P2 da placa F e o "offset" do A/D com o potenciômetro P3 também da placa F.

2.3 - FIXAÇÃO DO NÚMERO DE DADOS ANALÓGICOS NDA

O número NDA é determinado pelas "DIP-switches" L28 e L42 da placa D (Figura 2.1) com a seguinte equação:

$$NDA = \sum_{i=1}^{11} (CH_i \times 2^{i-1}) + 1,$$

onde $CH_i = 1$ se a chave i estiver na posição "OPEN" e 0, caso contrário.

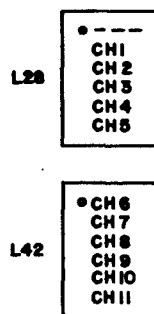


Fig. 2.1 - "DIP-Switches" relacionadas com a fixação de NDA.

Por exemplo, para fixar $NDA = 1728$ basta observar que $1728 = 1 \times 2^{10} + 1 \times 2^9 + 0 \times 2^8 + 1 \times 2^7 + 0 \times 2^6 + 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 1$. Assim, apenas as chaves CH_{11} , CH_{10} , CH_8 , CH_6 , CH_5 , CH_4 , CH_3 , CH_2 e CH_1 devem estar na posição "OPEN". Por outro lado, é fácil verificar que para fixar $NDA = 2048$ é necessário que todas as 11 chaves estejam na posição "OPEN".

CAPÍTULO 3

DESCRIÇÃO FUNCIONAL

Neste capítulo é feita a descrição funcional do "hardware" e "firmware" da UAM, placa por placa.

Os desenhos referenciados neste capítulo encontram-se nos Apêndices de A a G. Para uma melhor compreensão das interligações entre os vários blocos funcionais, recomenda-se que a leitura seja feita observando o diagrama de blocos geral da UAM (Desenho A.1 - SDA-830200 no Apêndice A).

3.1 - DESCRIÇÃO FUNCIONAL DO PAINEL

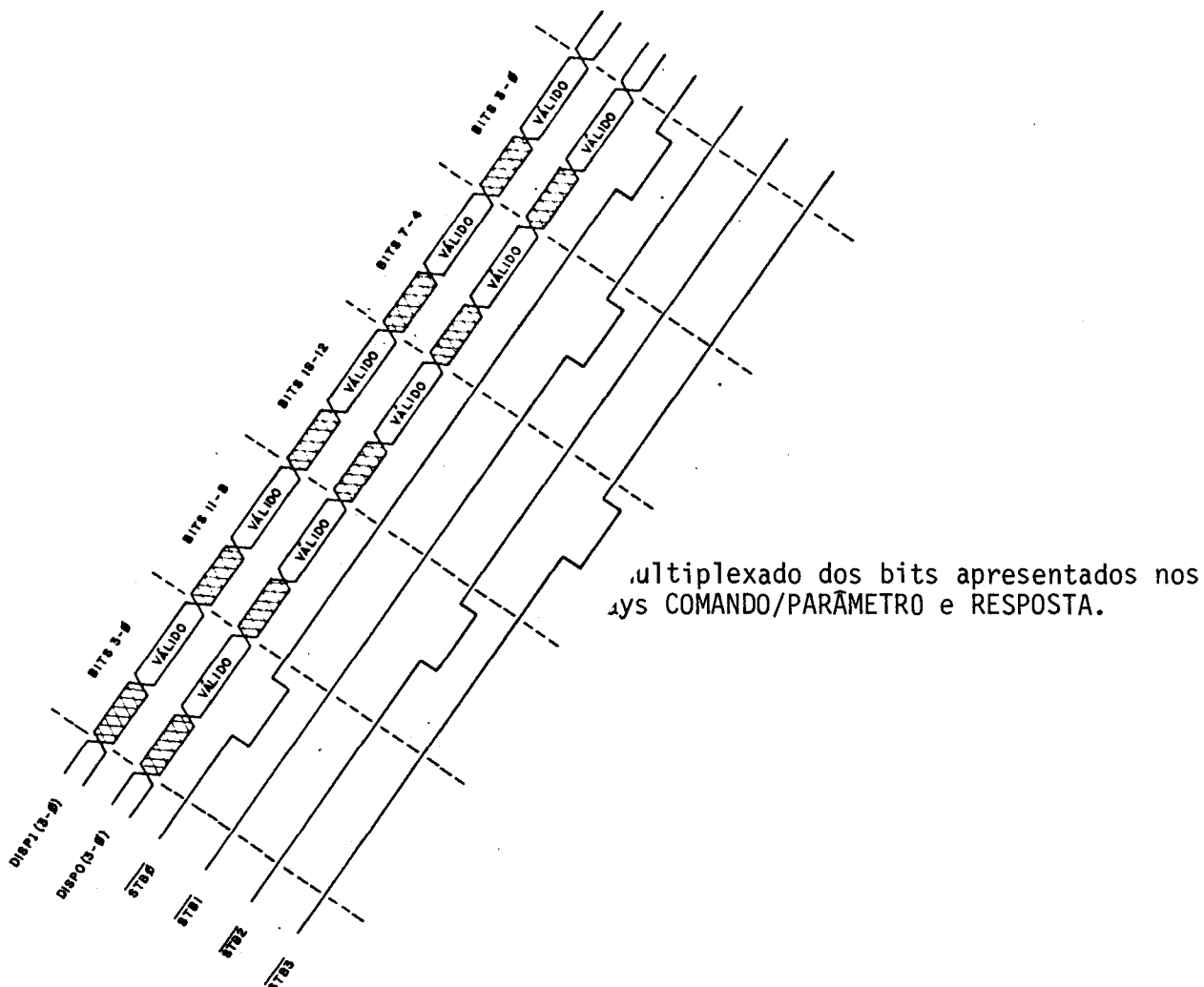
No painel da UAM (ver Desenhos H.2 - SDA-830220: máscara do painel e H.1 - SDA-830219: esquema elétrico do painel, ambos no Apêndice H) encontram-se as chaves LIGA SISTEMA, LOCAL/REMOTO, CANAL A/CANAL B, e DESLIGA DISPLAY; os conjuntos de quatro displays COMANDO/PARÂMETRO e RESPOSTA; as chaves 15-00; o "Pushbutton" EXECUTE; e o LED ESPERA COMANDO/PARÂMETRO.

A chave LIGA SISTEMA conecta o sistema de alimentação na rede, energizando os circuitos da UAM.

A chave LOCAL/REMOTO gera o sinal R/\bar{L} que define o modo de operação da UAM. O sinal R/\bar{L} no nível alto significa modo remoto de operação, ou seja, a UAM recebe comandos/parâmetros e envia respostas, na forma de sinais elétricos, de algum equipamento conectado nos "ports" A e B e vice-versa. R/\bar{L} no nível baixo coloca a UAM no modo local de operação, quando ela ignora completamente os sinais dos "ports" A e B e aceita comandos gerados apenas pelo painel (através das chaves 15-00 e "pushbutton" EXECUTE).

A chave CANAL A/CANAL B gera o sinal B/\bar{A} , que define qual canal da UAM deve ser observado ou também controlado pelo painel: canal A (B/\bar{A} no nível baixo) ou canal B (B/\bar{A} no nível alto).

O conjunto de quatro displays COMANDO/PARÂMETRO mostra, em representação hexadecimal, os 16 bits do último comando ou parâmetro recebido, enquanto o conjunto de quatro displays RESPOSTA mostra, também em representação hexadecimal, a resposta a este último comando ou parâmetro. O sinal B/\bar{A} determina qual canal deve ter suas informações apresentadas nesses dois conjuntos de displays. Os bits são enviados para o display em grupos de quatro, de forma multiplexada (Figura 3.1), na frequência de 25 kHz e na seguinte ordem: BITS 3-0 para o display #4, BITS 11-8 para o display #2, BITS 15-12 para o display #1 e BITS 7-4 para o display #3.



As chaves 15-00 servem para a entrada de comandos ou parâmetros no modo local de operação, o que é feito estabelecendo a configuração binária em questão nas chaves 15-00 ("1" na posição "para cima" e "0" na posição contrária) e pressionando o "pushbutton" EXECUTE. O canal a que o comando ou parâmetro se destina é determinado pelo sinal B/ \bar{A} . Os 16 bits (um para cada chave) são adquiridos no painel, também de forma multiplexada, em grupos de 4 bits, na frequência de 25 kHz e na seguinte ordem: BITS 3-0 das chaves 4 a 1, BITS 11-8 das chaves 12 a 7, BITS 15-12 das chaves 16 a 13 e BITS 7-4 das chaves 8 a 5 (ver Figura 3.2).

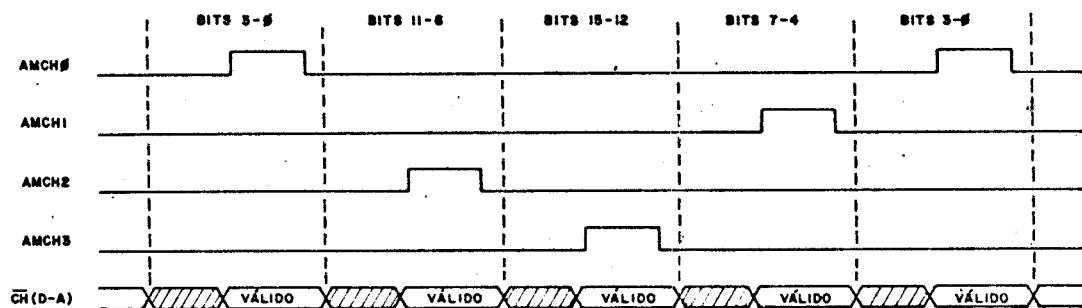


Fig. 3.2 - Busca multiplexada dos bits das chaves 15-00 do painel.

O LED ESPERA COMANDO/PARÂMETRO acende para indicar que a UAM está livre (sinal \overline{ESP} no nível baixo) aguardando comando ou parâmetro. Ele sinaliza esta condição para o canal determinado pelo sinal B/ \bar{A} .

A chave DESLIGA DISPLAY apaga todos os displays (ativando o sinal BLK) e o LED (desconectando o sinal \overline{ESP}), existentes no painel da UAM.

3.2 - DESCRIÇÃO FUNCIONAL DA PLACA A

A descrição funcional a seguir baseia-se no diagrama de blocos da placa A (Desenho B-1 - SDA-830201 no Apêndice B). Nesta placa encontram-se a interface com o painel e a interface com o "port" A da UAM.

3.2.1 - INTERFACE COM O PAINEL

A interface com o painel envia e recebe todos os sinais para o painel da UAM, através do conector P da placa A e vice-versa. Estes sinais estão descritos na Tabela 3.1.

O relógio de 25 kHz é usado como base de tempo para o envio multiplexado das informações aos displays e para recepção também multiplexada dos sinais gerados pelas chaves 15-00 do painel. O contador Moebius de 2 bits determina qual par de displays (DEMUX DISPLAY) deve ter seus conteúdos atualizados. Este contador também determina qual grupo de 4 chaves (DEMUX CHAVES) deve ter seus valores lidos.

A informação enviada para o display COMANDO/PARAMETRO (barramento DISP de quatro bits) pode originar-se do conteúdo do registro de comando do canal A, ou do registro de comando do canal B, dependendo do sinal B/\bar{A} recebido do painel. Analogamente, a informação enviada para o display RESPOSTA (barramento DISPO de quatro bits) origina-se do conteúdo do registro resposta do canal A, ou do registro resposta do canal B. Os registros de comando e resposta do canal B encontram-se na placa B da UAM.

Os bits determinados pelas chaves 15-00 são trazidos em grupos de quatro bits do painel para a placa A, onde são armazenados, sequencialmente, no registro chaves do painel (16 bits). Na placa B da UAM também é montada uma cópia do dado especificado pelas chaves do painel em registro de 16 bits idêntico ao anterior.

TABELA 3.1

SINAIS NOS PINOS DOS CONECTORES DA PLACA A DA UAM

SINAIS NOS CONECTORES			INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 1 DE 7
PLACA: A			CÓD: 830207		
EQUIP: Unidade Acumuladora Microprogramada (UAM)			PROJ: SISMAG	APROV: / /	RESP: /
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA1	+5,0V	E	FONTES	Alimentação: +5,0V.	-
XB1	"	E	FONTES	Alimentação: +5,0V	-
XA2	"	E	FONTES	Alimentação: +5,0V	-
XB2	"	E	FONTES	Alimentação: +5,0V	-
XA3	DA015	E	Placa E	Conteúdo do registro resposta do canal A (bit 15)	H
XB3	DA014	E	Placa E	(bit 14)	H.
XA4	DA013	E	Placa E	(bit 13)	H
XB4	DA012	E	Placa D	(bit 12)	H
XA5	DA011	E	Placa D	(bit 11)	H
XB5	DA010	E	Placa D	(bit 10)	H
XA6	DA009	E	Placa D	(bit 9)	H
XB6	DA008	E	Placa D	(bit 8)	H
XA7	DA007	E	Placa D	(bit 7)	H
XB7	DA006	E	Placa D	(bit 6)	H
XA8	DA005	E	Placa D	(bit 5)	H
XB8	DA004	E	Placa D	(bit 4)	H
XA9	DA003	E	Placa D	(bit 3)	H
XB9	DA002	E	Placa D	(bit 2)	H
XA10	DA001	E	Placa D	(bit 1)	H
XB10	DA000	E	Placa D	Conteúdo do registro resposta do canal A (bit 0)	H
XA11	+12.0V	E	FONTES	Alimentação: +12.0V	-
XB11	+12.0V	E	FONTES	Alimentação: +12.0V	-
XA12	TERRA	-	FONTES	Terra para a fonte de +12.0V	-
XB12	TERRA	-	FONTES	Terra para a fonte de +12.0V	-

(continua)

Tabela 3.1 - Continuação

SINAIS NOS CONECTORES			INPE - DCA/PSDA-PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 2 DE 7
PLACA: A			CÓD: 830207		
EQUIP: Unidade Acumuladora Microprogramada (UAM)			PROJ: SISMAG	APROV: / /	RESP: / /
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA13	PB13	E	Placa B	Conteúdo multiplexado do registro de comando do canal B (bit 3)	L
XB13	PB12	E	Placa B	(bit 2)	L
XA14	PB11	E	Placa B	(bit 1)	L
XB14	PB10	E	Placa B	Conteúdo multiplexado do registro de comando do Canal B (bit 0)	L
XA15	CK13	S	Placa B	Sinais para multiplexação dos conteúdos dos reg. de comando/resposta canal B	↕
XB15	CK12	S	Placa B		↕
XA16	CK11	S	Placa B		↕
XB16	CK10	S	Placa B	Sinais para multiplexação dos conteúdos dos reg. de comando/resposta canal B	↕
XA17	PB03	E	Placa B	Conteúdo multiplexado do registro resposta do canal B (bit 3)	H
XB17	PB02	E	Placa B	(bit 2)	H
XA18	PB01	E	Placa B	(bit 1)	H
XB18	PB00	E	Placa B	Conteúdo multiplexado do registro resposta do canal B (bit 0)	H
XA19	RESET	E	Placa E	Sinal de "Reset" da UAM	L
XB19	CMDRS	S	Placa E	Indica que o comando para o canal A é de RESET	L
XA20	"vago"	-	-		L
XB20	ATNB	E	Placa C	Indica que o canal B está executando um comando	-
XA21	0,0V	E	FONTES	Alimentação: terra	-
XB21	0,0V	E	FONTES	Alimentação: terra	-
XA22	0,0V	E	FONTES	Alimentação: +5,0V	-
XB22	0,0V	E	FONTES	Alimentação: +5,0V	-
YA1	+5,0V	E	FONTES	Alimentação: +5,0V	-
YB1	+5,0V	E	FONTES	Alimentação: +5,0V	-
YA2	+5,0V	E	FONTES	Alimentação: +5,0V	-
YB2	+5,0V	E	FONTES	Alimentação: +5,0V	-

(continua)

Tabela 3.1 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 3 DE 7
PLACA: A		CÓD: 830207			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP: /	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA3	"vago"	-	-	-	-
YB3	"	-	-	-	-
YA4	LOCB	S	Placa B	Origem de comandos para canal B e o painel	L
YB4	EXEC	S	Placa B	Pulso de execute do painel	┌
YA5	CKCH3	S	Placa B	Sinais para armazenamento multiplexado das chaves do painel	└
YB5	CKCH2	S	Placa B		└
YA6	CKCH1	S	Placa B		└
YB6	CKCH0	S	Placa B	Sinais para armazenamento multiplexado das chaves do painel	└
YA7	CHDD	S	Placa B	Conteúdo multiplexado das chaves do painel	L
YB7	CHCC	S	Placa B		L
YA8	CHBB	S	Placa B		L
YB8	CHAA	S	Placa B	Conteúdo multiplexado das chaves do painel	L
YA9	STBA	S	Placa E	Avisa a chegada de comando para o canal A	L
YB9	ATNA	E	Placa E	Indica que o canal A está executando um comando	└
YA10	OKA	E	Placa E	Pulso de resposta do canal A	H
YB10	"vago"	-	-	-	└
YA11	AI15	S	Placa E	Conteúdo do registro de comando do canal A (bit 15)	-
YB11	AI14	S	Placa E	(bit 14)	L
YA12	AI13	S	Placa E	(bit 13)	L
YB12	AI12	S	Placa E	Conteúdo do registro de comando do canal A (bit 12)	L
YA13	-12,0V	E	FONTES	Alimentação: -12,0V	-
YB13	-12,0V	E	FONTES	Alimentação: -12,0V	-
YA14	0,0V	-	FONTES	Terra para fonte de -12,0V/+12V	-
YB14	0,0V	-	FONTES	Terra para fonte de -12,0V/+12V	-

(continua)

Tabela 3.1 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA-PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 4 DE 7	
PLACA: A				CÓD: 830207	
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: / /	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA15	AI11	S	Placa E	Conteúdo do registro de comando do canal A (bit 11) (bit 10) (bit 9) (bit 8) (bit 7) (bit 6) (bit 5) (bit 4) (bit 3) (bit 2) (bit 1)	L
YB15	AI10	S			L
YA16	AI09	S			L
YB16	AI08	S			L
YA17	AI07	S			L
YB17	AI06	S			L
YA18	AI05	S			L
YB18	AI04	S			L
YA19	AI03	S			L
YB19	AI02	S			L
YA20	AI01	S			L
YB20	AI00	S	Placa E	Conteúdo do registro de comando do canal A (bit 0) Alimentação terra Alimentação terra Alimentação terra Alimentação terra	L
YA21	0,0V	E			-
YB21	0,0V	E			-
YA22	0,0V	E			-
YB22	0,0V	E			-
P1	ESP	S	Painel	Acende "led" ESPERA COMANDO/PARÂMETRO Ativa barramento CH (D-A) com chaves 15-12 " " " " chaves 11-8 " " " " chaves 7-4 " " " " chaves 3-0 Barramento para leitura multiplexada das chaves 15-0 (bit A) Barramento para leitura multiplexada das chaves 15-0 (bit B) Barramento para leitura multiplexada das chaves 15-0 (bit C)	L
P2	AMCH3	S			H
P3	AMCH2	S			H
P4	AMCH1	S			H
P5	AMCH0	S			H
P6	CHA	E	Painel		L
P7	CHB	E			L
P8	CHC	E			L

(continua)

Tabela 3.1 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 5 DE 7	
PLACA: A		CÓD: B30207			
EQUIP: Unidade Acumuladora Microprogramada		PROJ: SISMAG		APROV: / / RESP:	
PINO	SINAL	E/ S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
P9	CHD	E	Painel	Barramento para leitura multiplexada das chaves 15-0 (bit D)	L
P10	L/R	E		Indica posição da chave REMOTO/LOCAL	-
P11	A/B	E		" " " " CANAL A/CANAL B	-
P12	EXC	E		Pulso do "pushbutton" EXECUTE	
P13	EXC	E		" " " " barrado	
P14	DSP00	S	Painel	Barramento para escrita multiplexada no display RESPOSTA (bit 0)	H
P15	DSP01	S		(bit 1)	H
P16	DSP02	S		(bit 2)	H
P17	DSP03	S		Barramento para escrita multiplexada no display RESPOSTA (bit 3)	H
P18	STB3	S		Armazena caractere hexadecimal nos displays I# 1 e 0 #1	
P19	STB2	S	Painel	" " " " I# 2 e 0 #2	
P20	STB1	S		" " " " I# 3 e 0 #3	
P21	STB0	S		Armazena caractere hexadecimal nos displays I# 4 e 0 #4	
P22	DISP10	S		Barramento para escrita multiplexada no display COMANDO/PARÂMETRO (bit 0)	H
P23	DISP11	S		(bit 1)	H
P24	DISP12	S	"PORT" A da UAM	(bit 2)	H
P25	DISP13	S		Barramento para escrita multiplexada no display COMANDO/PARÂMETRO (bit 3)	H
A1	DOA00	S		Barramento resposta do canal A - RS232C (bit 0)	
A2	DOA01	S		(bit 1)	
A3	DOA02	S		(bit 2)	
A4	DOA03	S	"PORT" A da UAM	(bit 3)	
A5	DOA04	S		(bit 4)	
A6	DOA05	S		(bit 5)	
A7	DOA06	S		Barramento resposta do canal A - RS232C (bit 6)	

(continua)

Tabela 3.1 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 6 DE 7	
PLACA: A				CÓD: 830207	
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP:	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
A8	DOA07	S	"PORT" A da UAM	Barramento resposta do canal A - RS232C (bit 7)	
A9	DOA08	S		(bit 8)	
A10	DOA09	S	"PORT" A da UAM	(bit 9)	
A11	DOA10	S		(bit 10)	
A12	DOA11	S		(bit 11)	
A13	DOA12	S		(bit 12)	
A14	DOA13	S		(bit 13)	
A15	DOA14	S		(bit 14)	
A16	DOA15	S	"PORT" A da UAM	Barramento resposta do canal A - RS232C (bit 15)	
A17	"vago"	-	-	-	
		-	-	-	
		-	-	-	
A21	"vago"	-	-	-	
A22	ENCA	E	"PORT" A da UAM	Pulso de "strobe" para comando/parâmetro do canal A - RS232C	
A23	DVFA	S	"PORT" A da UAM	Pulso de "strobe" para resposta do canal A - RS232C	
A24	TERRA	-	"PORT" A da UAM	Terra para o cabo	
A25	DIA00	E	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 0)	
A26	DIA01	E	"PORT" A da UAM	(bit 1)	
A27	DIA02	E		(bit 2)	
A28	DIA03	E		(bit 3)	
A29	DIA04	E		(bit 4)	
A30	DIA05	E		(bit 5)	
A31	DIA06	E		"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 6)

(continua)

Tabela 3.1 - Conclusão

SINAIS NOS CONECTORES		INPE - DCA/PSDA-PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 7 DE 7	
PLACA: A		Cód: 830207			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
A32	DIA07	E	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 7)	
A33	DIA08	E			
A34	DIA09	E	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 8)	
A35	DIA10	E			
A36	DIA11	E	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 9)	
A37	DIA12	E			
A38	DIA13	E	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 10)	
A39	DIA14	E			
A40	DIA15	E	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 11)	
A41	"vago"	-			
A45	"vago"	-	"PORT" A da UAM	Barramento de comando/parâmetro do canal A - RS232C (bit 12)	
A46	ENCA	-			
A47	DVFA	E	"PORT" A da UAM	Mesmo sinal do pino A22	
A48	TERRA	S			
A49	"vago"	-	"PORT" A da UAM	Mesmo sinal do pino A23	
A50	"vago"	-			
W1	0,0V	S	Painel	Terra para o cabo	
W2	"	S			
W3	+5,0V	S	Painel	Alimentação para o Painel	
W4	"	S			

Na Figura 3.3 estão as formas de onda dos sinais que se relacionam com os displays e chaves 15-00 do painel.

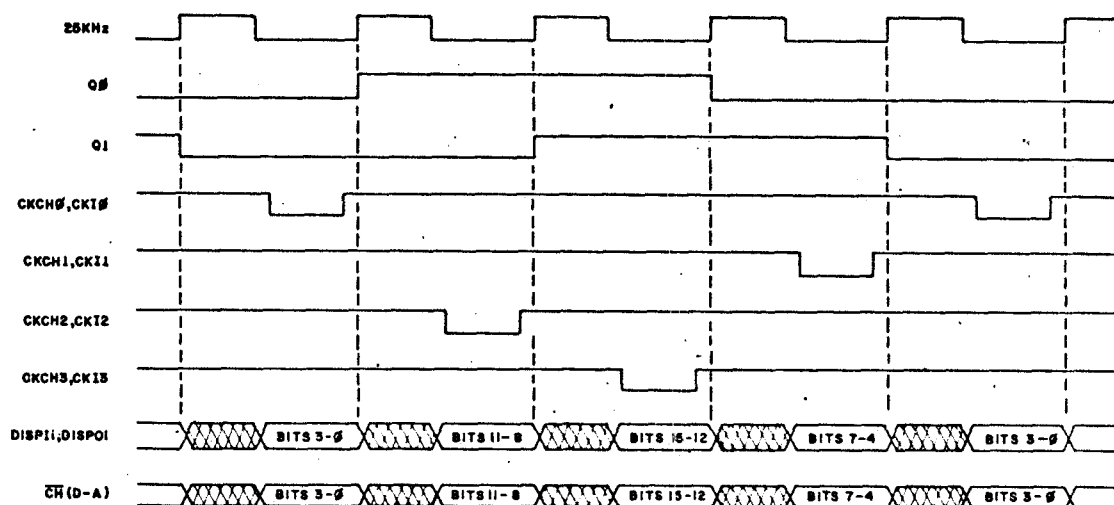


Fig. 3.3 - Formas de onda da interface com o painel.

Os sinais $\overline{R/L}$ e $\overline{B/A}$ são usados para gerar os sinais \overline{LOCA} e \overline{LOCB} , de acordo com a Tabela 3.2.

\overline{LOCA} é enviado para a interface com o "port" A, onde, quando ativo, força a entrada de comandos para o canal A a ser feita pelas chaves do painel e não pelo "port" A da UAM. Analogamente, \overline{LOCB} é enviado para a interface com o "port" B, com propósito idêntico.

TABELA 3.2

GERAÇÃO DOS SINAIS \overline{LOCA} E \overline{LOCB}

R/\overline{L}	B/\overline{A}	\overline{LOCA}	\overline{LOCB}	OBSERVAÇÃO
H	X	H	H	Modo de operação remoto
L	H	H	L	Modo de operação local (canal B)
L	L	L	H	Modo de operação local (canal A)

H = nível alto;

L = nível baixo;

X = irrelevante.

O pulso de execute (\overline{EXC} e \overline{EXC}), após ter o ruído de chaveamento eliminado, é enviado para as interfaces com os "ports" A e B, já com os nomes de \overline{EXEC} e \overline{EXEC} .

O sinal \overline{ESP} , que acende o LED ESPERA COMANDO/PARÂMETRO quando ativo, é gerado de acordo com o conteúdo da Tabela 3.3.

TABELA 3.3

GERAÇÃO DO SINAL $\overline{\text{ESP}}$

$\text{B}/\overline{\text{A}}$	ATNA	$\overline{\text{ATNB}}$	$\overline{\text{ESP}}$
L	L	X	H
L	H	X	L
H	X	H	H
H	X	L	L

H = nível alto;

L = nível baixo;

X = irrelevante.

ATNA ativo quando o canal A está executando um comando.

$\overline{\text{ATNB}}$ ativo quando o canal B está executando um comando.

3.2.2 - INTERFACE COM O "PORT" A

A interface com o "port" A recebe os sinais deste "port" em níveis lógicos compatíveis com o padrão RS-232C e os transforma em níveis lógicos TTL. Analogamente, os sinais enviados para o "port" A são antes convertidos de níveis lógicos TTL em níveis lógicos compatíveis com o padrão RS-232C.

O sinal $\overline{\text{LOCA}}$, que é gerado na interface com o painel (ver Tabela 3.2), seleciona a origem dos comandos ou parâmetros referentes ao canal A. O armazenamento de um novo conteúdo no registro de comando

do canal A só é permitido se este canal não estiver executando nenhum comando (ATNA no nível baixo). O conteúdo do registro de comando do canal A é enviado para os blocos funcionais: interface com o painel e entrada de dados e comandos do canal A, está localizada na placa E da UAM, juntamente com o pulso \overline{STBA} que sinaliza a chegada de um novo comando ou parâmetro.

Se o comando recebido for RESET (três bits mais significativos são "1"), o sinal \overline{CMDRS} é enviado para o circuito de "reset" junto com o pulso \overline{STBA} , independente do estado do sinal ATNA.

O conteúdo do registro resposta do canal A, localizado na placa D (12 bits menos significativos) e na placa E (os outros quatro bits), é enviado para a saída do "port" A e para a interface com o painel. O pulso de resposta \overline{OKA} , alargado, só é colocado na saída do "port" A, com o nome \overline{DVFA} , se \overline{LOCA} estiver no nível alto.

A descrição dos sinais nos pinos dos conectores com o "port" A e com o plano traseiro da UAM estão também na Tabela 3.1.

3.3 - DESCRIÇÃO FUNCIONAL DA PLACA B

A descrição funcional a seguir baseia-se no diagrama de blocos da placa B (Desenho C-1 - SDA-830202 no Apêndice C). Nesta placa encontra-se a interface com o "port" B.

3.3.1 - INTERFACE COM O "PORT" B

A interface com o "port" B recebe os sinais do "port" B em níveis lógicos compatíveis com o padrão RS-232C e os transforma em níveis lógicos TTL. Analogamente, os sinais enviados para o "port" B são antes convertidos de níveis lógicos TTL para níveis lógicos compatíveis com o padrão RS-232C.

No registro chaves do painel é armazenada, de forma multiplexada, uma cópia do estado das chaves 15-00 existentes no painel. Maiores detalhes e formas de onda estão na Seção 3.2.1.

O sinal $\overline{\text{LOCB}}$, que é gerado no bloco funcional interface com o painel (ver Tabela 3.2), seleciona a origem dos comandos e parâmetros referentes ao canal B. O armazenamento de um novo conteúdo no registro de comando do canal B só é possível se este canal não estiver executando nenhum comando (ATNB no nível baixo). O conteúdo do registro de comando do canal B é enviado para o bloco funcional interface com o painel e também para o controle do acesso ao bloco B de memória, localizado na placa C da UAM, juntamente com o pulso $\overline{\text{STBB}}$, que sinaliza a chegada de um novo comando ou parâmetro.

O conteúdo do registro resposta do canal B, localizado na placa C, é enviado para a saída do "port" B e para o bloco funcional interface com o painel de forma multiplexada. O pulso de resposta $\overline{\text{OKB}}$, alargado, só é colocado na saída do "port" B, com o nome $\overline{\text{DVFB}}$, se o sinal $\overline{\text{LOCB}}$ estiver no nível alto.

A descrição dos sinais nos pinos dos conectores do "port" B e da placa B com o plano traseiro da UAM estão na Tabela 3.4.

TABELA 3.4
SINAIS NOS PINOS DOS CONECTORES DA PLACA B DA UAM

SINAIS NOS CONECTORES.		INPE - DCA/PSDA-PROG DE SIST. DIGITAIS E ANALÓGICOS		FL: 1 DE 6	
PLACA: B				CÓD: 830208	
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP:	
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA1	+5,0V	E	<div>FONTES</div> <div>↑</div> <div>↓</div> <div>FONTES</div>	Alimentação: + 5,0 Volts	
XB1	+5,0V	E			
XA2	+5,0V	E			
XB2	+5,0V	E			
XA3	$\overline{BI15}$	S	<div>Placa C</div> <div>↑</div>	Conteúdo de registro de comando do canal B	(bit 15)
XB3	$\overline{BI14}$	S			(bit 14)
XA4	$\overline{BI13}$	S			(bit 13)
XB4	$\overline{BI12}$	S			(bit 12)
XA5	$\overline{BI11}$	S			(bit 11)
XB5	$\overline{BI10}$	S			(bit 10)
XA6	$\overline{BI09}$	S			(bit 9)
XB6	$\overline{BI08}$	S			(bit 8)
XA7	$\overline{BI07}$	S			(bit 7)
XB7	$\overline{BI06}$	S			(bit 6)
XA8	$\overline{BI05}$	S			(bit 5)
XB8	$\overline{BI04}$	S			(bit 4)
XA9	$\overline{BI03}$	S	<div>Placa C</div> <div>↓</div>	Conteúdo do registro de comando do canal B	(bit 3)
XB9	$\overline{BI02}$	S			(bit 2)
XA10	$\overline{BI01}$	S			(bit 1)
XB10	$\overline{BI00}$	S			(bit 0)
XA11	\overline{STBB}	S		Avisa a chegada de comando para canal B	
XB11	\overline{ATNB}	E		Indica que o canal B está executando um comando	
XA12	\overline{OKB}	E		Pulso de resposta do canal B	

(continua)

Tabela 3.4 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 2 DE 6	
PLACA: B		CÓD: B3020B			
EQUIP: Unidade Acumuladora Microprogramada (UAM)				PROJ: SISMAG	APROV: / / RESP: /
PINO	SINAL	E/ S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XB12	LOCB	E	Placa A	A origem de comando para o canal B é o painel	L
XA13	PBT3	S		Conteúdo multiplexado do registro de comando do canal B (bit 3) ↕ (bit 2) ↕ (bit 1)	L
XB13	PBT2	S			L
XA14	PBT1	S			L
XB14	PBT0	S			L
XA15	CKI3	E	Placa A	Conteúdo multiplexado do registro de comando do canal B (bit 0)	L
XB15	CKI2	E		Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando/resposta canal B ↕ Sinais p/ multiplexação dos conteúdos dos reg. comando	

(continua)

Tabela 3.4 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 3 DE 6	
PLACA: B				CÓD: 830208	
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP:	

PINO	SINAL	E/ S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.	
YA3	DB015	E	Placa C	Conteúdo do registro resposta do canal B (bit 15)	H	
YB3	DB014	E			(bit 14)	H
YA4	DB013				(bit 13)	H
YB4	DB012	E			(bit 12)	H
YA5	DB011	E	Placa A	Conteúdo do registro resposta do canal B (bit 11)	H	
YB5	DB010	E			(bit 10)	H
YA6	DB009	E			(bit 9)	H
YB6	DB008	E			(bit 8)	H
YA7	DB007	E	Placa A	Conteúdo do registro resposta do canal B (bit 7)	H	
YB7	DB006	E			(bit 6)	H
YA8	DB005	E			(bit 5)	H
YB8	DB004	E			(bit 4)	H
YA9	DB003	E	Placa A	Conteúdo do registro resposta do canal B (bit 3)	H	
YB9	DB002	E			(bit 2)	H
YA10	DB001	E			(bit 1)	H
YB10	DB000	E			(bit 0)	H
YA11	CKCH3	E	Placa A	Sinais para armazenamento multiplexado das chaves do painel	H	
YB11	CKCH2	E				H
YA12	CKCH1	E				H
YB12	CKCH0	E				H
YA13	CHDD	E	Placa A	Sinais para armazenamento multiplexado das chaves do painel	L	
YB13	CHDC	E				L
YA14	CHDB	E				L
YB14	CHDA	E				L

(continua)

Tabela 3.4 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 4 DE 6	
PLACA: B		CÓD: 830208			
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: / /	
PINO	SINAL	E/ S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA15	"vago"	-	-	-	-
YB15	"vago"	-	-	-	-
YA16	+12,0V	E	FONTES	Alimentação: +12,0V	-
YB16	+12,0V	E	↓	Alimentação: +12,0V	-
YA17	0,0V	E	FONTES	Terra p/ fonte de +12,0V	-
YB17	0,0V	E	↓	Terra p/ fonte de +12,0V	-
YA18	"vago"	E	-	-	-
YB18	"vago"	E	-	-	-
YA19	0,0V	E	FONTES	Terra p/ fonte de -12,0V	-
YB19	0,0V	E	↓	Terra p/ fonte de -12,0V	-
YA20	-12,0V	E	↓	Alimentação: -12,0V	-
YB20	-12,0V	E	↓	Alimentação: -12,0V	-
YA21	0,0V	E	↓	Alimentação terra	-
YB21	0,0V	E	↓	Alimentação terra	-
YA22	0,0V	E	↓	Alimentação terra	-
YB22	0,0V	E	↓	Alimentação terra	-
B1	D0B00	S	"PORT"B da UAM	Barramento resposta do canal B - RS232C	(bit 0)
B2	D0B01	S	↓	↓	(bit 1)
B3	D0B02	S	↓	↓	(bit 2)
B4	D0B03	S	↓	↓	(bit 3)
B5	D0B04	S	↓	↓	(bit 4)
B6	D0B05	S	↓	↓	(bit 5)
B7	D0B06	S	↓	↓	(bit 6)
B8	D0B07	S	↓	↓	(bit 7)

(continua)

Tabela 3.4 - Continuação

SINAIS NOS CONECTORES			INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 5 DE 6
PLACA: B			CÓD: 830208		
EQUIP: Unidade Acumulada Microprogramada (UAM)			PROJ: SISMAG	APROV: / /	RESP: / /
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
B9	D0B08	S	"PORT"B da UAM	Barramento resposta do canal B - RS232C (bit 8)	
B10	D0B09	S			
B11	D0B10	S			
B12	D0B11	S			
B13	D0B12	S			
B14	D0B13	S	"PORT"B da UAM	Barramento resposta do canal B - RS232C (bit 9)	
B15	D0B14	S			
B16	D0B15	S			
B17	"vago"	-			
B21	"vago"	-			
B22	ENCB	E	"PORT"B da UAM	Pulso de "Strobe" para comando/parâmetro do canal B - RS232C	
B23	DVFB	S	"PORT"B da UAM	Pulso de "Strobe" para resposta do canal B - RS232C	
B24	Terra	-	"PORT"B da UAM	Terra para o cabo	
B25	D1B00	E	"PORT"B da UAM	Barramento de comando/parâmetro do canal B - RS232C (bit 0)	
B26	D1B01	E			
B27	D1B02	E			
B28	D1B03	E			
B29	D1B04	E			
B30	D1B05	E	"PORT"B da UAM	Barramento de comando/parâmetro do canal B - RS232C (bit 1)	
B31	D1B06	E			
B32	D1B07	E			
B33	D1B08	E			
B34	D1B09	E			
			"PORT"B da UAM	Barramento de comando/parâmetro do canal B - RS232C (bit 9)	

(continua)

Tabela - 3.4 - Conclusão

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 6 DE 6	
PLACA: B		CÓD: B3020B			
EQUIP: Unidade Acumulada Microprogramada (UAI)		PROJ: SISMAG	APROV: / /	RESP:	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
B35	DIB10	E	"PORT"B da UAM ↕	Barramento de comando/parâmetro do canal B - RS232C (bit 10)	
B36	DIB11	E		(bit 11)	
B37	DIB12	E		(bit 12)	
B38	DIB13	E		(bit 13)	
B39	DIB14	E		(bit 14)	
B40	DIB15	E	"PORT"B da UAM	Barramento de comando/parâmetro do canal B - RS232C (bit 15)	
B41	"vago"	-	-	-	
	↕				
B45	"vago"	-	-	-	
B46	ENCB	E	"PORT"B da UAM	Mesmo sinal do pino B22	
B47	DVFB	S	"PORT"B da UAM	Mesmo sinal do pino B23	
B48	Terra	-	"PORT"B da UAM	Terra para o cabo	
B49	"vago"	-	-	-	
B50	"vago"	-	-	-	

3.4 - DESCRIÇÃO FUNCIONAL DA PLACA C

A descrição funcional a seguir baseia-se no diagrama de blocos da placa C (Desenho D.1 - SDA-830203 no Apêndice D). Nesta placa encontram-se o bloco de memória B e o seu controle de acesso.

A descrição dos sinais nos pinos dos conectores da placa C o plano traseiro da UAM está na Tabela 3.5.

TABELA 3.5
SINAIS NOS PINOS DOS CONECTORES DA PLACA C DA UAM

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 1 DE 4	
PLACA: C		CÓD: 830209				
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: / /		
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.	
XA1	+5,0V	E	<div>FONTES</div> <div>↓</div> <div>FONTES</div> <div>↓</div> <div>Placa B</div>	Alimentação: +5,0V	-	
XB1	"	E		Alimentação +5,0V	-	
XA2	"	E			-	
XB2	"	E			-	
XA3	BIT5	E	<div>↓</div>	Conteúdo do registro de comando do canal B (bit 15)	L	
XB3	BIT4	E		(bit 14)	L	
XA4	BIT3	E		(bit 13)	L	
XB4	BIT2	E		(bit 12)	L	
XA5	BIT1	E		(bit 11)	L	
XB5	BIT0	E		(bit 10)	L	
XA6	BIT9	E		(bit 9)	L	
XB6	BIT8	E		(bit 8)	L	
XA7	BIT7	E		(bit 7)	L	
XB7	BIT6	E		(bit 6)	L	
XA8	BIT5	E		(bit 5)	L	
XB8	BIT4	E		(bit 4)	L	
XA9	BIT3	E	<div>Placa B</div>	(bit 3)	L	
XB9	BIT2	E		(bit 2)	L	
XA10	BIT1	E		(bit 1)	L	
XB10	BIT0	E		Conteúdo do registro de comando do canal B (bit 0)	L	
XA11	STBS	E		Avisa a chegada de um comando para o canal B	✓	
XB11	ATNB	S		Indica que o canal B está executando um comando	L	
XA12	OKB	S		Pulso de resposta para o canal B	✓	
XB12	"vago"	-			-	

(continua)

Tabela 3.5 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA-PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 2 DE 4	
PLACA: C		CÓD: 830209			
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAg		APROV: / / RESP: / /	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA13	AD11	E	Placa D	Endereço do bloco de memória A (bit 11)	H
XB13	AD10	E		(bit 10)	H
XA14	AD09	E		(bit 9)	H
XB14	AD08	E		(bit 8)	H
XA15	AD07	E		(bit 7)	H
XB15	AD06	E		(bit 6)	H
XA16	AD05	E		(bit 5)	H
XB16	AD04	E		(bit 4)	H
XA17	AD03	E		(bit 3)	H
XB17	AD02	E		(bit 2)	H
XA18	AD01	E	Placa D	(bit 1)	H
XB18	AD00	E		Endereço do bloco de memória A (bit 0)	H
XA19	RESET	E	Placa E	Sinal de "reset" da UAM	L
XB19	"vago"	-	-		✓
XA20	REL	E	Placa E	Relógio de 2,5 MHz da UAM	-
XB20	TREL	-	-	Terra do sinal REL	-
XA21	0,0V	E	FONTES	Alimentação: Terra	-
XB21	0,0V	E		Alimentação: Terra	-
XA22	0,0V	E	FONTES	Alimentação +5,0V	-
XB22	0,0V	E		Alimentação +5,0V	-
YA1	+5,0V	E		Alimentação +5,0V	-
YB1	+5,0V	E		Alimentação +5,0V	-
YA2	+5,0V	E	FONTES	Alimentação +5,0V	-
YB2	+5,0V	E		Alimentação +5,0V	-

(continua)

Tabela 3.5 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 3 DE 4			
PLACA: C		CÓD: 830209					
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: /			
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.		
YA3	DB015	S	Placa B	Conteúdo do registro resposta do canal B (bit 15) (bit 14) (bit 13) (bit 12) (bit 11) (bit 10) (bit 9) (bit 8) (bit 7) (bit 6) (bit 5) (bit 4) (bit 3) (bit 2) (bit 1)	H		
YB3	DB014	S			H		
YA4	DB013	S			H		
YB4	DB012	S			H		
YA5	DB011	S			H		
YB5	DB010	S			H		
YA6	DB009	S			H		
YB6	DB008	S			H		
YA7	DB007	S			H		
YB7	DB006	S			H		
YA8	DB005	S	Placa B	Conteúdo do registro resposta do canal B (bit 0)	H		
YB8	DB004	S			H		
YA9	DB003	S			H		
YB9	DB002	S			H		
YA10	DB001	S			H		
YB10	DB000	S			H		
YA11	"vago"	-			-	H	
YB11	"vago"	-			-	-	
YA12	BR/w	E			Placa E	Indica o modo de acesso ao bloco de memória B: leitura/escrita	-
YB12	"vago"	-			-	-	-
YA13	DR15	E	Placas D e F	Barramento de leitura (bit 15) (bit 14)	Obs.: Pelo barramento DR são transferidos os dados do bloco de memória A para o bloco de memória B durante a execução do comando TRANSF	H	
YB13	DR14	E				(bit 13)	H
YA14	DR13	E	Placas D e F	Barramento de leitura (bit 12)			
YB14	DR12	E					

Obs.: Pelo barramento DR são transferidos os dados do bloco de memória A para o bloco de memória B durante a execução do comando TRANSF

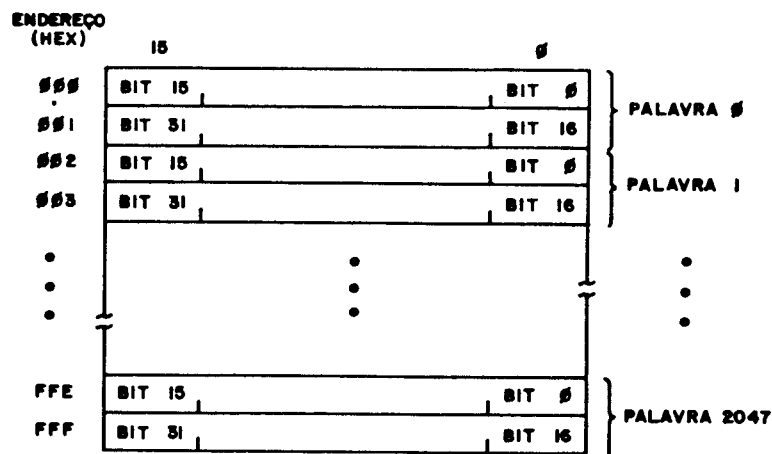
(continua)

Tabela 3.5 - Conclusão

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 4 DE 4	
PLACA: C		CÓD: 830209			
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: / /	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA15	DR11	E	Placas D e F	Barramento de leitura (bit 11) (bit 10) (bit 9) (bit 8) (bit 7) (bit 6) (bit 5) (bit 4) (bit 3) (bit 2) (bit 1)	H
YB15	DR10	E			H
YA16	DR09	E			H
YB16	DR08	E			H
YA17	DR07	E			H
YB17	DR06	E			H
YA18	DR05	E			H
YB18	DR04	E			H
YA19	DR03	E			H
YB19	DR02	E			H
YA20	DR01	E	Placas D e F FONTES	Barramento de leitura (bit 0) Alimentação terra	H
YB20	DR00	E			-
YA21	0,0V	E			-
YB21	0,0V	E			-
YA22	0,0V	E			-
YB22	0,0V	E			-

3.4.1 - BLOCO DE MEMÓRIA B

O bloco de memória B (4096 palavras de 16 bits) tem a função de servir como "buffer" dos resultados de uma aquisição da UAM, a fim de possibilitar o paralelismo entre uma aquisição comandada pelo canal A e o acesso aos resultados da aquisição anterior, esta última comandada pelo canal B. O mapeamento do bloco de memória B é apresentado na Figura 3.4.



PALAVRA 0: Referente ao primeiro dado da varredura, no caso de NDA = 2048.

PALAVRA 2047: Referente ao último dado da varredura.

Fig. 3.4 - Mapeamento do bloco de memória B.

A unidade de controle do canal A da UAM tem o controle de escrita no bloco de memória B (sinal BR/\overline{W}), o que se dá através do barramento DR com os dados lidos do bloco de memória A. A leitura, comandada pelo painel ou por um dispositivo externo, do conteúdo do bloco de memória B é possível apenas com comandos enviados a UAM pelo canal B.

3.4.2 - CONTROLE DO ACESSO AO BLOCO DE MEMÓRIA B

Os comandos (ver formatos na Figura 3.5) para o canal B são recebidos pelo barramento BI de 16 bits, juntamente com o pulso STBB, do bloco funcional interface com o "port" B localizada na placa B da UAM.

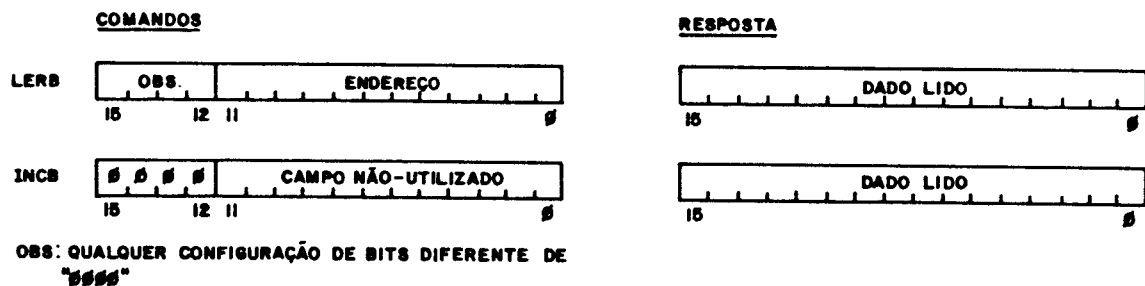


Fig. 3.5 - Formatos dos comandos de acesso ao conteúdo do bloco de memória B pelo canal B.

O detetor de comando do canal B, ao sentir a transição positiva do pulso STBB, ativa o sinal ATNB que é enviado: para o bloco funcional interface com o "port" B, onde bloqueia o armazenamento de um novo comando no registro de comando do canal B; para o bloco funcional interface com o painel, onde é usado para apagar o LED ESPERA COMANDO/PARÂMETRO do painel; e para o controlador do canal B na forma do "flag" FATNB já sincronizado com o relógio da UAM.

A sequência de operações realizadas pelo controle do acesso ao bloco de memória B está na Figura 3.6.

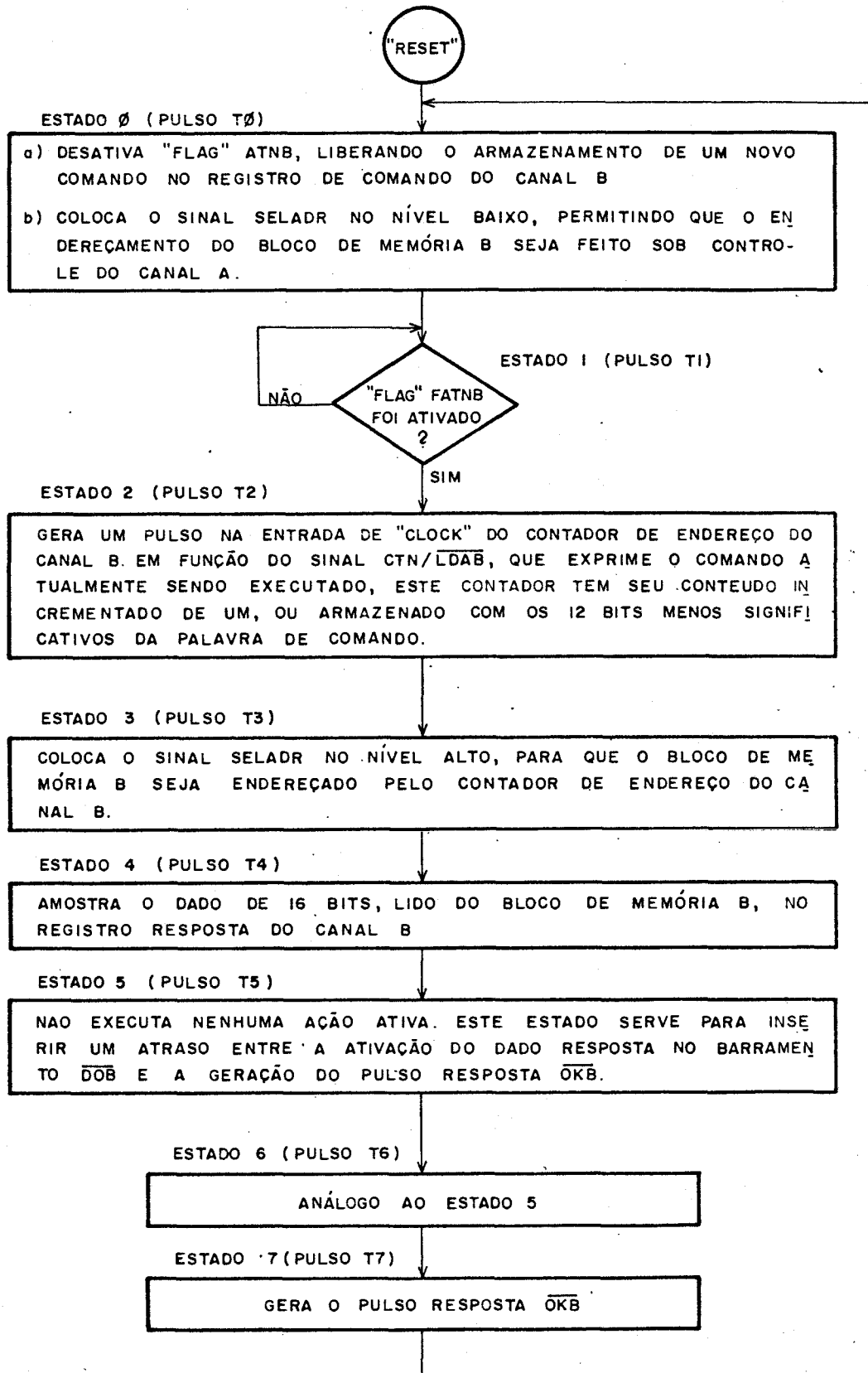


Fig. 3.6 - Sequência de operações realizadas pelo controle do acesso ao bloco de memória B.






3.5 - DESCRIÇÃO FUNCIONAL DA PLACA D

A descrição funcional a seguir baseia-se no diagrama de blocos da placa D (Desenho E.1 - SDA-830204 no Apêndice E). Nesta placa encontram-se o gerador de endereço da memória A, o bloco de memória A, a saída da resposta do canal A e o contador de varreduras.

A descrição dos sinais nos pinos dos conectores da placa D com o plano traseiro da UAM está na Tabela 3.6.

TABELA 3.6

SINAIS NOS PINOS DOS CONECTORES DA PLACA D DA UAM

SINAIS NOS CONECTORES			INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 1 DE 4
PLACA: D			Cód: 830210		
EQUIP: Unidade Acumuladora Microprogramada (UAM)			PROJ: SISMAG	APROV: / /	RESP: /
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA1	+5,0V	E	FONTES	Alimentação: +5,0V	
XB1	+5,0V	E	FONTES		
XA2	+5,0V	E	FONTES		
XB2	+5,0V	E	FONTES		
XA3	GPGC	E	Placa E	Alimentação: +5,0V	
XB3	GEC/LD	E	Placa E	Pulso p/ o gerador de endereço realizar a função determinada pelo sinal GEC/LD	
				Indica se o gerador de endereço deve incrementar (GEC/LD = "1"), ou armazenar os 12 bits menos significativos do barramento DW (GEC/LD = "0")	H
XA4	GEC/LD	E	Placa E	Pulso que coloca zeros no gerador de endereço	
XB4	FIMSC	S	Placa A	"Flag" que indica que o conteúdo do gerador de endereço é FFF (hex)	H
XA5	DA011	S	Placa A	Conteúdo do registro resposta do canal A (bit 11)	
XB5	DA010	S		(bit 10)	
XA6	DA009	S		(bit 9)	
XB6	DA008	S		(bit 8)	
XA7	DA007	S		(bit 7)	
XB7	DA006	S		(bit 6)	
XA8	DA005	S		(bit 5)	
XB8	DA004	S		(bit 4)	
XA9	DA003	S		(bit 3)	
XB9	DA002	S		(bit 2)	
XA10	DA001	S		(bit 1)	
XB10	DA000	S	Placa A	Conteúdo do registro resposta do canal A (bit 0)	
XA11	CPA0	E	Placa E	Armazena o conteúdo do barramento DR no registro resposta do Canal A	
XB11	CPCS	E	Placa E	Pulso p/ o contador de varreduras realizar a função determinada pelo sinal CSC/LD	

(continua)

Tabela 3.6 - Conclusão

SINAIS NOS CONECTORES			INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 4 DE 4	
PLACA: D						CÓD: 830210	
EQUIP: Unidade Acumulada Microprogramada (UAM)			PROJ: SISNAG		APROV: / / RESP: /		
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO		OBS.	
YA12	OEAL	E	Placa E	Ativa o barramento DR com o dado lido da parte menos significativas do bloco de memória A		L	
YB12	OEAH	E	Placa E	Ativa o barramento DR com o dado lido da parte mais significativas do bloco de memória A		L	
YA13	DR15	E/S	Placa F/Placas C,E e F	Barramento de leitura (bit 15)		H	
YB13	DR14	E/S		(bit 14)		H	
YA14	DR13	E/S		(bit 13)		H	
YB14	DR12	E/S		(bit 12)		H	
YA15	DR11	E/S		(bit 11)		H	
YB15	DR10	E/S		(bit 10)		H	
YA16	DR09	E/S		(bit 9)		H	
YB16	DR08	E/S		(bit 8)		H	
YA17	DR07	E/S		(bit 7)		H	
YB17	DR06	E/S		(bit 6)		H	
YA18	DR05	E/S	Placa F/Placas C,E e F	(bit 5)		H	
YB18	DR04	E/S		(bit 4)		H	
YA19	DR03	E/S		(bit 3)		H	
YB19	DR02	E/S		(bit 2)		H	
YA20	DR01	E/S		(bit 1)		H	
YB20	DR00	E/S		Barramento de leitura (bit 0)		H	
YA21	0,0V	E		FONTES	Alimentação: terra		-
YB21	0,0V	E			Alimentação: terra		-
YA22	0,0V	E			Alimentação: terra		-
YB22	0,0V	E			Alimentação: terra		-

3.5.1 - GERADOR DE ENDEREÇO DA MEMÓRIA A

O gerador de endereço tem como bloco funcional principal um contador de 12 bits que pode ter seu conteúdo incrementado de um, ou armazenar o valor determinado pelas "DIP-Switches" que fixam o número NDA, ou ainda armazenar um endereço determinado pelos 12 bits menos significativos do registro de comando do canal A, o que é feito através do barramento DW.

O bit mais significativo (bit 11) do contador é usado para gerar os sinais de "chip select" do bloco de memória A ($\overline{CSA0}$ e $\overline{CSA1}$). Os 10 bits intermediários (bits 10 a 1) são enviados diretamente para o bloco de memória A, enquanto o bit menos significativo (bit 0) vai para o controle do canal A da UAM localizado na placa E.

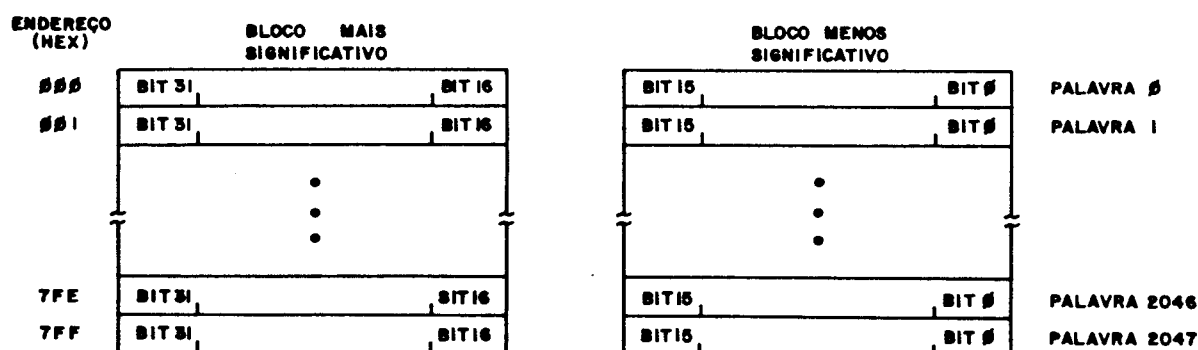
É importante observar que, partindo de um endereço par, o endereço enviado para o bloco de memória A só se altera após dois incrementos do conteúdo do contador.

Os 12 bits do contador são enviados também para o controle do acesso ao bloco de memória B (placa B). para ser usados durante a cópia do conteúdo do bloco de memória A no bloco de memória B.

Ao ter seu conteúdo apontado para o último endereço do bloco de memória A (endereço "FFF" em hexadecimal), o gerador de endereço ativa o "flag" FIMSC.

3.5.2 - BLOCO DE MEMÓRIA A

Constitui-se em dois blocos de 2048 palavras de 16 bits cada, com acessos para leitura e escrita, totalmente independentes, pelos barramentos DR e DW, e sob o controle da unidade de controle do canal A, de onde vêm os sinais $\overline{ALR/W}$ (para o bloco menos significativo) e $\overline{AHR/W}$ (para o bloco mais significativo). O mapeamento do bloco de memória A é apresentado na Figura 3.7.



PALAVRA 0: Referente ao primeiro dado da varredura, para NDA = 2048

PALAVRA 2047: Referente ao último dado da varredura.

Fig. 3.7 - Mapeamento do bloco de memória A.

3.5.3 - SAÍDA DA RESPOSTA DO CANAL A

Os 12 bits menos significativos do registro resposta do canal A são sempre armazenados na borda de subida do pulso CPA0 com os 12 bits menos significativos do barramento DR.

3.5.4 - CONTADOR DE VARREDURAS

O contador de varreduras armazena o número de varreduras (máximo de 4095) a que deve ser submetida a fonte de sinal analógico, cujos dados devem ser somados ou subtraídos (durante a execução dos comandos SOME e SUBTR) ao conteúdo do bloco de memória A. Esse valor vem

do registro de comando/parâmetro do canal A (localizado na placa A) e é transferido para o contador de varreduras através dos 12 bits menos significativos do barramento DW.

A representação usada nesse contador é complemento de um (lógica positiva) e, ao armazenar o valor zero, após ser submetido a sucessivos decrementos, ele ativa o "flag" FIMTOT.

3.6 - DESCRIÇÃO FUNCIONAL DA PLACA E

A descrição funcional a seguir baseia-se no diagrama de blocos da placa E (Desenho F.1 - SDA-830205 no Apêndice F). Nesta placa encontram-se o relógio de 2.5 MHz, o gerador de "reset", a entrada de dados e comandos do canal A, o controle do canal A da UAM e a saída da resposta do canal A.

A descrição dos sinais nos pinos dos conectores da placa E com o plano traseiro da UAM está na Tabela 3.7.

TABELA 3.7
SINAIS NOS PINOS DOS CONECTORES DA PLACA E DA UAM

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 1 DE 5	
PLACA: E		CÓD: 830211				
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP:		
PINO	SINAL	E/ S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.	
XA1	+5,0V	E	FONTES	Alimentação: +5,0V	H	
XB1	+5,0V	E				
XA2	+5,0V	E	FONTES	Alimentação: +5,0V	H	
XB2	+5,0V	E				
XA3	DA015	S	Placa A	Conteúdo do registro resposta do canal A (bit 15)	H	
XB3	DA014	S		(bit 14)	H	
XA4	DA013	S	Placa A	Conteúdo do registro resposta do canal A (bit 13)	H	
XB4	DA012	S		(bit 12)	L	
XA5	CLFPX	S	Placa F	Desativa o "flag" FPX	L	
XB5	ENC	S		Força o envio de um pulso de início de conversão para o A/D, independente dos sinais do RETICON	L	
XA6	FPX	E	Placa F	"Flag" ativa após a conversão de um dado pelo conversor A/D	H	
XB6	FIMSC	E	Placa D	"Flag" que indica que o conteúdo do gerador de endereço é FFF (hex)	H	
XA7	FIMTOT	E		"Flag" que indica que o conteúdo do contador de varreduras é 00 (hex)	H	
XB7	AD00	E		Bit 0 do endereço do bloco de memória A	H	
XA8	OEAL	S		Ativa o barramento DR com dado lido da parte menos significativa do bloco de memória A	L	
XB8	OEAR	S	Placa D	Ativa o barramento DR com dado lido da parte mais significativa do bloco de memória A	L	
XA9	OEPIX	S	Placa F	Ativa o barramento DR com conteúdo do registro de entrada "pixel"	L	
XB9	INVPX	S		Inverte o conteúdo do registro de entrada de "pixel" antes de ser somado com o conteúdo do barramento DR	L	
XA10	CLPX	S		Coloca zeros no registro de entrada de "pixel"	L	
XB10	START	S	Placa F	Habilita o envio do pulso de START para o RETICON.	L	

(continua)

Tabela 3.7 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 2 DE 5	
PLACA: E		CÓD: B30211			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: /	
PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA11	AMCO	S	Placa F	Coloca o "carry-out" no F/F de "carry-in" do somador	↙
XB11	CLCI	S	Placa F	Coloca "0" no F/F de "carry-in" do somador	↘
XA12	PRCI	S	Placa F	Coloca "1" no F/F de "carry-in" do somador	↘
XB12	CPAO	S	Placa D	Armazena o conteúdo do barramento DR no registro de resposta do canal A	↙
XA13	CPGE	S	↕	Pulso para o gerador de endereço realizar a função determinada pelo sinal GEC/LD	↙
XB13	GECLR	S		Pulso que coloca zeros no gerador de endereço	↘
XA14	GEC/LD	S		Indica se o gerador de endereço deve incrementar (GEC/LD = "1") ou armazenar os 12 bits mais significativos do barramento DR (GEC/LD = "0")	H
XB14	CSC/LD	S	Placa D	Indica se o contador de varreduras deve decrementar (CSC/LD = "1") ou armazenar os 8 bits menos significativos do barramento DW (CSC/LD = "0")	H
XA15	CPCS	S		Pulso para o contador de varreduras realizar a função determinada pelo sinal CSC/LD	↙
XB15	BR/W	S	Placa C	Indica o modo de acesso ao bloco de memória B: leitura/escrita	H
XA16	ALR/W	S	Placa D	Indica o modo de acesso à parte menos significativa do bloco de memória A: leitura ou escrita do conteúdo do barramento DW	H
XB16	AHR/W	S	Placa D	Indica o modo de acesso à parte mais significativa do bloco de memória A: leitura ou escrita do conteúdo do barramento DW	H
XA17	STBA	E	Placa A	Avisa a chegada de comando para o canal A	L
XB17	ATNA	S	Placa A	Indica que o canal está executando o comando	H
XA18	OKA	S	Placa A	Pulso resposta do canal A	↙
XB18	DESM	S	Placa F	Ativa o barramento DW com conteúdo de registro resultado do somador	L

(continua)

Tabela 3.7 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 3 DE 5	
PLACA: E				CÓD: 830211	
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP:	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA19	RESET	S	Placas A,B,C e F	Sinal de "reset" da UAM	L
XB19	CMDS	E	Placa A	Indica que o comando para o canal A é de Reset	L
XA20	REL	S	Placas C,D e F	Relógio de 2,5MHz da UAM	✓
XB20	TREL	-	-	Terra do sinal REL	-
XA21	0,0V	E	FONTES	Alimentação: terra	-
XB21	0,0V	E			-
XA22	0,0V	E			-
XB22	0,0V	E			-
YA1	+5,0V	E			-
YA2	+5,0V	E			-
YB2	+5,0V	E			-
YA3	DW15	S	FONTES	Alimentação: +5,0V	-
YB3	DW14	S	Placa D	Barramento de escrita (bit 15)	H
YA4	DW13	S			H
YB4	DW12	S			H
YA5	DW11	S			H
YB5	DW10	S			H
YA6	DW09	S			H
YB6	DW08	S			H
YA7	DW07	S			H
YB7	DW06	S			H
YA8	DW05	S			H
YB8	DW04	S	Placa D	Barramento de escrita (bit 4)	H

(continua)

Tabela 3.7 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA-PRÓG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 4 DE 5	
PLACA: E		CÓD: 830211			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISWAG		APROV: / / RESP: /	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA9	DW03	S	Placa D ↕ Placa D	Barramento de escrita (bit 3)	H
YB9	DW02	S		(bit 2)	H
YA10	DW01	S		(bit 1)	H
YB10	DW00	S		Barramento de escrita (bit 0)	H
YA11	AI15	E	Placa A	Conteúdo do registro de comando do canal A (bit 15)	L
YB11	AI14	E	↕	(bit 14)	L
YA12	AI13	E		(bit 13)	L
YB12	AI12	E	Placa A	Conteúdo do registro de comando do canal A (bit 12)	L
YA13	DR15	E	Placas D e F ↕	Barramento de leitura (bit 15)	H
YB13	DR14			(bit 14)	H
YA14	DR13			(bit 13)	H
YB14	DR12	E	Placas D e F	Barramento de leitura (bit 12)	H
YA15	AI11	E	Placa A	Conteúdo do registro de comando do canal A (bit 11)	L
YB15	AI10	E	↕	(bit 10)	L
YA16	AI09	E		(bit 9)	L
YB16	AI08	E		(bit 8)	L
YA17	AI07	E		(bit 7)	L
YB17	AI06	E		(bit 6)	L
YA18	AI05	E		(bit 5)	L
YB18	AI04	E		(bit 4)	L
YA19	AI03	E		(bit 3)	L
YB19	AI02	E		Conteúdo do registro de comando do canal A (bit 2)	L

(continua)

Tabela 3.7 - Conclusão

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 5 DE 5	
PLACA: E		CÓD: 830211			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /		RESP: /
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA20	AIØT	E	Placa A	Conteúdo do registro de comando do canal A (bit 1) Conteúdo do registro de comando do canal A (bit Ø) Alimentação: terra ↕ Alimentação: terra	L
YB20	AIØØ	E	Placa A		L
YA21	0,0V	E	-FONTES		-
YB21	0,0V	E	FONTES		-
YA22	0,0V	E			-
YB22	0,0V	E			-

3.6.1 - RELÓGIO 2.5 MHz

Gera uma onda quadrada (sinal $\overline{\text{REL}}$) com período de 400 nanossegundos, usada como base de tempo para o funcionamento do canal A da UAM.

3.6.2 - GERADOR DE "RESET"

Gera o sinal $\overline{\text{RESET}}$ usado para inicializar os circuitos da UAM. Esse sinal é sincronizado com a borda de subida do relógio (descida do sinal $\overline{\text{REL}}$) e pode ser ativado de três maneiras:

- a) com o envio do comando $\overline{\text{RESET}}$ para o canal A da UAM, que resulta na ativação do sinal $\overline{\text{CMDRS}}$ junto com o pulso $\overline{\text{STBA}}$;
- b) quando a tensão de alimentação +5,0 V energiza os circuitos da UAM;
- c) ao pressionar o "pushbutton" PB1 existente na placa E da UAM.

É importante ressaltar que na execução dos comandos SETA e ESCA (ver Seção 3.6.3), durante o envio da segunda palavra de 16 bits, a detecção de comando "reset" fica bloqueada.

3.6.3 - ENTRADA DE DADOS E COMANDOS DO CANAL A

Os comandos e parâmetros (ver formatos na Figura 3.8) para o canal A são recebidos pelo barramento $\overline{\text{AI}}$ de 16 bits, juntamente com o pulso $\overline{\text{STBA}}$, do bloco funcional da interface com o "port" A localizada na placa A da UAM.

O detetor de comando do canal A, ao sentir a transição positiva do pulso $\overline{\text{STBA}}$, ativa o sinal ATNA que é enviado: para o bloco funcional interface com o "port" A, onde bloqueia o armazenamento de

um novo comando no registro de comando do canal A; para o bloco funcional interface com o painel, onde é usado para apagar o LED ESPERA COMANDO/PARÂMETRO do painel: e para o controlador do canal A, na forma do "flag" FATNA já sincronizado com o relógio da UAM.

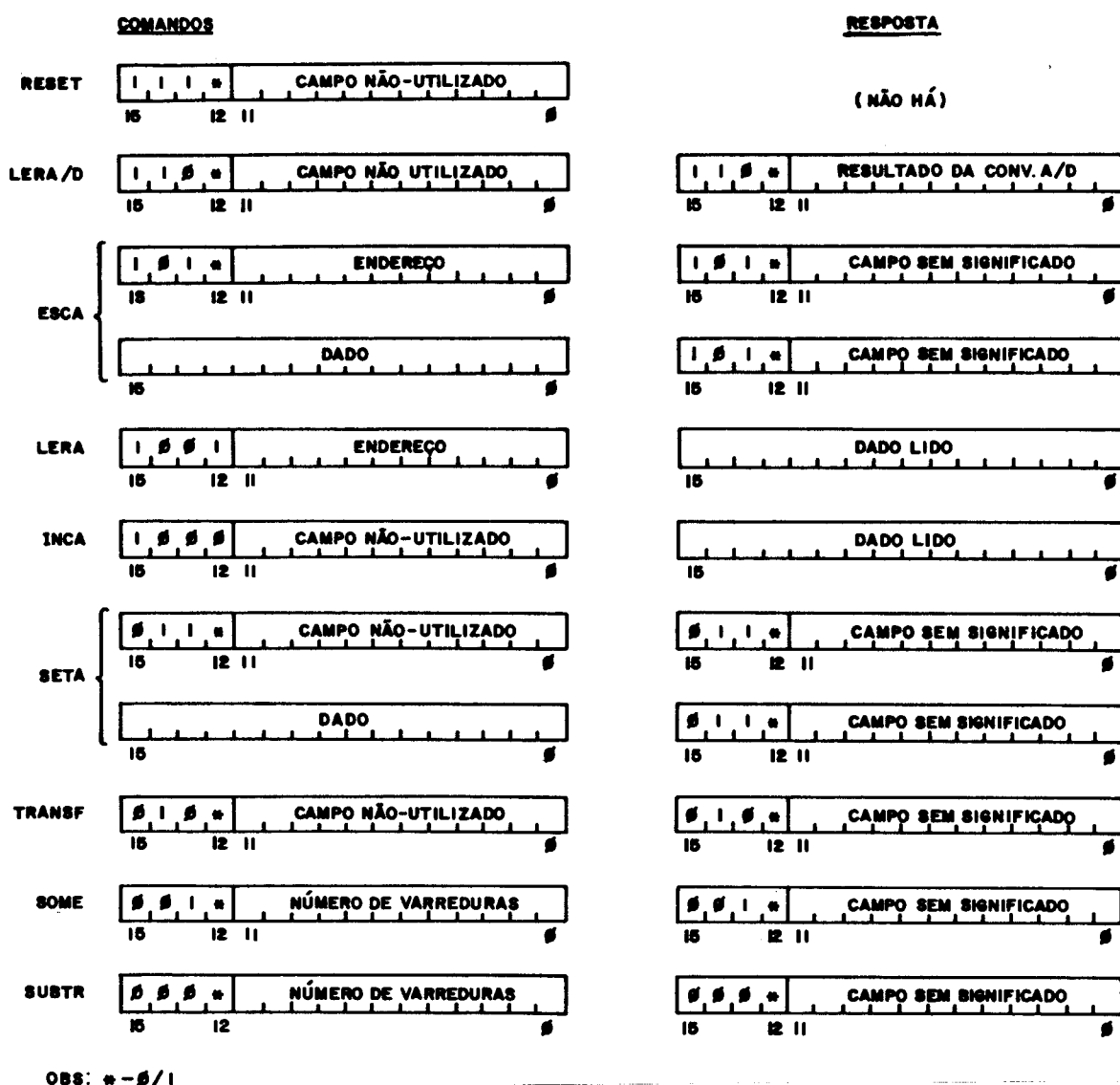


Fig. 3.8 - Formatos dos comandos para o canal A da UAM.

Os comandos e parâmetros recebidos pelo canal A podem ativar o barramento DW. Os quatro bits mais significativos dos comandos são enviados para a saída da resposta do canal A e para o controle do canal A da UAM, onde é decodificado.

3.6.4 - CONTROLE DO CANAL A

O controle do canal A é microprogramado e apresenta paralelismo na busca da próxima microinstrução (ver formas de onda na Figura 3.9).

Na subida do relógio da UAM, os "flags" enviados para o controle do canal A ficam estáveis, bem como os sinais SELF(3-0) e ADJ(7-0) que determinam a próxima microinstrução a ser executada através do sinal $\overline{\text{JMP}}$.

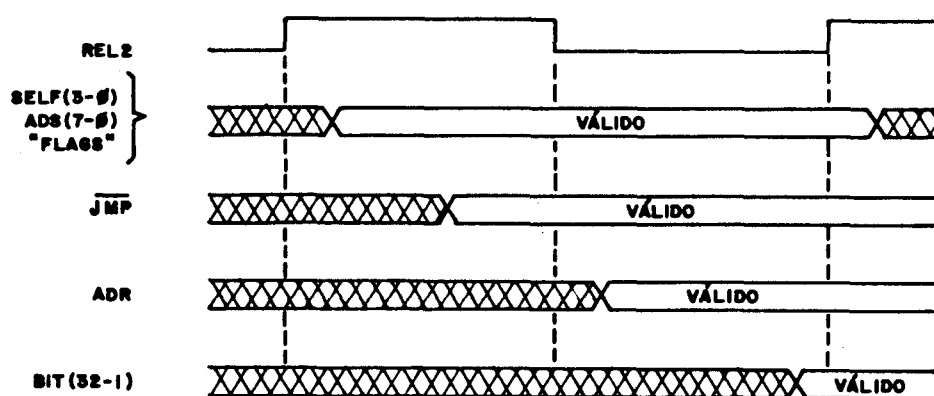


Fig. 3.9 - Formas de onda da busca de uma microinstrução na memória de microcontrole.

Na descida do relógio, se o sinal \overline{JMP} não estiver ativo (no nível alto), o contador incrementa de um, ou seja, a próxima microinstrução a ser executada é a que segue, na memória de microcontroler, a atualmente em execução. Se o sinal \overline{JMP} estiver ativo (no nível baixo), então o endereço da próxima microinstrução a ser executada será o designado pelo sinais ADJ(7-0).

Detalhes sobre os "flags" de decisão, o formato da palavra de microcontroler, as microoperações e o microprograma estão na Seção 3.8.

3.6.5 - SAÍDA DA RESPOSTA DO CANAL A

Os quatro bits mais significativos do bloco funcional registro resposta do canal A são sempre armazenados na subida do pulso CPA0.com a informação selecionada pelo sinal INT/ \overline{EXT} entre os quatro bits mais significativos do barramento DR e os quatro bits mais significativos do registro de comando do canal A.

3.7 - DESCRIÇÃO FUNCIONAL DA PLACA F

A descrição funcional a seguir baseia-se no diagrama de blocos da placa F (Desenho G.1 - SDA-830206 no Apêndice G). Nesta placa encontram-se o conversor A/D, a interface com a fonte de sinal analógico e o somador/subtrator.

A descrição dos sinais nos pinos dos conectores como placa no traseiro da UAM está na Tabela 3.8.

TABELA 3.8
SINAIS NOS PINOS DOS CONECTORES DA PLACA F DA UAM

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 1 DE 5	
PLACA: F		CÓD: 830212				
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / / RESP: /		
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.	
XA1	+5,0V	E	FONTES ↕	Alimentação: +5,0V		
XB1	+5,0V	E				
XA2	+5,0V	E	FONTES	Alimentação: +5,0V		
XB2	+5,0V	E				
XA3	"vago"	-	-	-		
XB3	"vago"	-	-	-		
XA4	+20,0V	E	FONTES	Alimentação: +20,0V		
XB4	+20,0V	E	FONTES	Alimentação: +20,0V		
XA5	"vago"	-	-	-		
XB5	"vago"	-	-	-		
XA6	0,0V	-	FONTES	Terra para fonte de +20,0V/-20,0V		
XB6	0,0V	-	FONTES	Terra para fonte de +20,0V/-20,0V		
XA7	"vago"	-	-	-		
XB7	"vago"	-	-	-		
XA8	-20,0V	E	FONTES	Alimentação: -20,0V		
XB8	-20,0V	E	FONTES	Alimentação: -20,0V		
XA9	"vago"	-	-	-		
XB9	↕	-	-	-		
XA10		-	-	-		
XB10	↕	-	-	-		
XA11		-	-	-		
XB11	↕	-	-	-		
XA12		-	-	-		
XB12	"vago"	-	-	-		

(continua)

Tabela 3.8 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 2 DE 5	
PLACA: F		CÓD: 830212			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISNAG		APROV: / / RESP:	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
XA13	"vago"	-	-	-	L
XB13		-	-	-	L
XA14		-	-	-	H
XB14		-	-	-	H
XA15	"vago"	E	Placa E	Desativa o "flag" FPX	
XB15	CLFPX	E		Coloca zeros no registro de entrada de "pixel"	
XA16	CLPX	E		Habilita o envio do pulso de START para o RETICON	
XB16	START	S		"Flag" ativado após a conversão de um dado pelo conversor A/D	
XA17	FPX	E		Coloca "1" no F/F de "carry-in" do somador	
XB17	PRCI	E		Coloca "0" no F/F de "carry-in" do somador	
XA18	CLCI	E		Coloca "carry-out" no F/F de "carry-in" do somador	
XB18	AMCO	E		Inverte o conteúdo do registro de entrada de "pixel" antes de ser somado com o conteúdo do barramento DR	
XA19	TNPVX	E		Sinal de "reset" da UAM	
XB19	RESET	E		Força o envio de um pulso de início de conversão para o A/D, independente dos sinais do RETICON	
XA20	ENC	E	Placa E	Relógio de 2,5MHz da UAM	
XB20	REC	-		Terra do sinal REI	
XA21	TREL	E		Alimentação: terra	
XB21	0,0V	E	FONTES		
XA22	0,0V	E			
XB22	0,0V	E	FONTES		
		E		Alimentação: terra	

(continua)

Tabela 3.8 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 3 DE 5		
PLACA: F		CÓD: 830212				
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISNAG		APROV: / / RESP:		
PINO	SINAL	E/ S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.	
YA1	+5,0V	E	FONTES ↓ FONTES Placa D	Alimentação: +5,0V	-	
YB1	+5,0V	E				-
YA2	+5,0V	E				-
YB2	+5,0V	E				-
YA3	DW15	S	↓ Placa D	Barramento de escrita (bit 15)	H	
YB3	DW14	S		(bit 14)	H	
YA4	DW13	S		(bit 13)	H	
YB4	DW12	S		(bit 12)	H	
YA5	DW11	S		(bit 11)	H	
YB5	DW10	S		(bit 10)	H	
YA6	DW09	S		(bit 9)	H	
YB6	DW08	S		(bit 8)	H	
YA7	DW07	S		(bit 7)	H	
YB7	DW06	S		(bit 6)	H	
YA8	DW05	S	↓ Placa D	(bit 5)	H	
YB8	DW04	S		(bit 4)	H	
YA9	DW03	S		(bit 3)	H	
YB9	DW02	S		(bit 2)	H	
YA10	DW01	S		(bit 1)	H	
YB10	DW00	S		Barramento de escrita (bit 0)	H	
YA11	"vago"	-		-	-	-
YB11	OESM	E		Placa E	Ativa o barramento DW com o conteúdo do registro resultado do somador	L

(continua)

Tabela 3.8 - Continuação

SINAIS NOS CONECTORES		INPE - DCA/PSDA- PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 4 DE 5
PLACA: F		CÓD: 830212			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP: / /	
PINO	SINAL	E / S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
YA12	"vago"	-	-	-	L
YB12	ØEPX	E	Placa E	Ativa o barramento DR com o conteúdo do registro de entrada de "pixel"	H
YA13	DR15	E/S	Placa D/Placas C,D e F	Barramento de leitura (bit 15)	H
YB13	DR14	E/S		(bit 14)	H
YA14	DR13	E/S		(bit 13)	H
YB14	DR12	E/S		(bit 12)	H
YA15	DR11	E/S		(bit 11)	H
YB15	DR10	E/S		(bit 10)	H
YA16	DR09	E/S		(bit 9)	H
YB16	DR08	E/S		(bit 8)	H
YA17	DR07	E/S		(bit 7)	H
YB17	DR06	E/S		(bit 6)	H
YA18	DR05	E/S		(bit 5)	H
YB18	DR04	E/S		(bit 4)	H
YA19	DR03	E/S		(bit 3)	H
YB19	DR02	E/S		(bit 2)	H
YA20	DR01	E/S		(bit 1)	H
YB20	DR00	E/S	Placa D/Placas C,D e F	Barramento de leitura (bit 0)	H
YA21	0,0V	E	FONTES	Alimentação: terra	-
YB21	0,0V	E	FONTES	Alimentação: terra	-
YA22	0,0V	E			-
YB22	0,0V	E			-

(continua)

Tabela 3.8 - Conclusão

SINAIS NOS CONECTORES		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 5 DE 5	
PLACA: F				CÓD: 830212	
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:	

PINO	SINAL	E/S	ORIGEM / DESTINO	DESCRIÇÃO	OBS.
BNC1	CKVD	E	Fontesinal analógico	Relógio para aquisição	
BNC2	BLK	E	↕	Sinal que indica a janela para a aquisição	
BNC3	START	E	↕	Pulso para início de uma varredura	
BNC4	{VIDEO VDTER	E	Fontesinal analógico	Terra do sinal analógico	

3.7.1 - INTERFACE COM A FONTE DE SINAL ANALÓGICO

A interface com a fonte de sinal analógico gera o pulso de START sincronizado com os pulsos do sinal CKVD gerado externamente a UAM (ver Figura 3.10).

Após o envio do pulso START, a UAM aguarda a recepção dos NDA dados analógicos que ocorrem durante a janela de tempo determinada pelo sinal BLK. O relógio CKVD é atrasado antes de entrar no pino de ENCODE do conversor A/D (ver Figura 3.11).

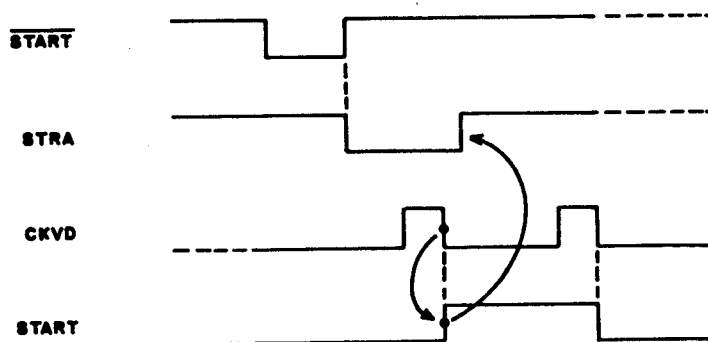


Fig. 3.10 - Formas de onda para a geração do sinal START.

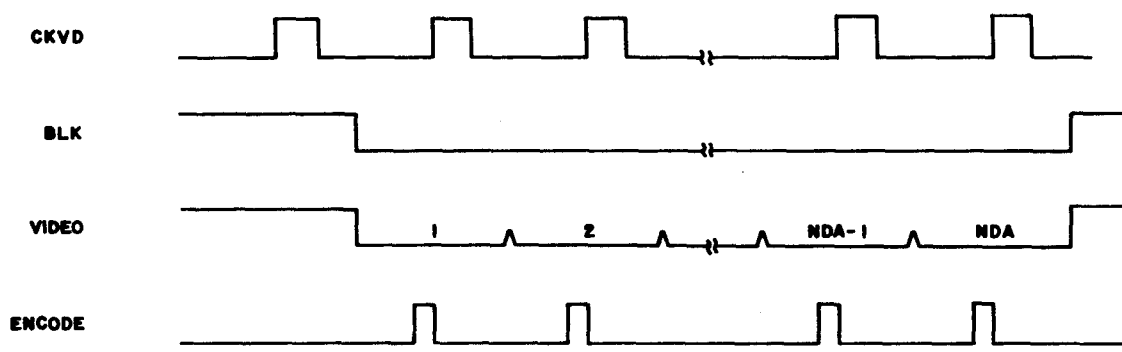


Fig. 3.11 - Formas de onda da recepção dos dados analógicos.

3.7.2 - CONVERSOR A/D

O conversor A/D, para cada pulso de ENCODE, efetua a conversão analógica para digital (em 12 bits) do sinal VIDEO recebido. O sinal de "data ready" do conversor A/D é usado para armazenar o resultado da conversão no registro PIXEL e ativar o "flag" FPX que avisa a unidade de controle do canal A da chegada de um novo dado convertido.

3.7.3 - SOMADOR/SUBTRADOR

Ele soma e subtrai o conteúdo do registro de "pixel" com os 16 bits do barramento DR. O resultado é colocado no registro SOMA, cujo conteúdo pode ativar o barramento DW.

3.8 - MICROPROGRAMA

Os sinais de controle enviados para todo o circuito da UAM referente ao canal A, na sequência correta para a execução dos comandos da Figura 3.8, estão sob a responsabilidade de um microprograma.

3.8.1 - "FLAGS" PARA DECISÃO

Os "flags" usados pelo microprograma na decisão das ações a ser tomadas são:

- FATNA - No nível alto indica que chegou um comando ou parâmetro para o canal A.
- AI(15-12) - Quatro bits mais significativos do registro de comando/parâmetro (ver Tabela 3.8) usados na decodificação do comando a ser executado.
- FPX - No nível alto indica o fim da conversão de um dado pelo conversor A/D.
- FIMSC - No nível alto indica que o conteúdo do gerador de endereço do bloco de memória A é "FFF" (em hexadecimal).
- FIMTDT - No nível alto indica que o conteúdo do contador de variáveis é "000" (em hexadecimal).
- AD00 - Bit 0 do gerador de endereço do bloco de memória A.

3.8.2 - PALAVRA DE MICROCONTROLE E MICROOPERAÇÕES

A palavra de microcontrole possui 32 bits (Figura 3.12). A formatação é horizontal com relativo grau de codificação, possuindo nove campos:

- a) *Campo 1: Controle do sequenciador.* De acordo com o exposto nas Seções 3.6.3 e 3.8.1, na Tabela 3.9 estão detalhadas as microoperações do controle do sequenciador, em função dos bits de microcontrole SELF(3-0) e ADJ(7-0).
- b) *Campo 2: Controle dos blocos de memória.* A UAM possui dois blocos de memória: A e B. Em cada período do relógio de 2,5 MHz esses dois blocos são sempre acessados para uma operação de leitura ou escrita, o que é determinado pelos sinais $\overline{BR/W}$, $\overline{ALR/W}$ e $\overline{AHR/W}$ de acordo com o conteúdo da Tabela 3.10.
- c) *Campo 3: Controle dos contadores de endereço e varredura.* O contador de endereço (12 bits) gera os sinais de endereçamento para o bloco de memória A. Esse endereço também é aplicado ao bloco de memória B durante a cópia do conteúdo do bloco de memória A. O contador de varreduras (12 bits) armazena o número de varreduras (blocos até 2048 dados) que ainda faltam para completar a aquisição. A microoperação executada nesses contadores é determinada pelos sinais $\overline{GEC/LD}$, $\overline{CSC/LD}$ e CTRA(1-0) (ver Tabela 3.11).
- d) *Campo 4: Controle da resposta do canal A.* Os sinais $\overline{INT/EXT}$ e CTRB(1-0) (ver Tabela 3.12) controlam o armazenamento de informações no registro resposta do canal A e a geração do pulso de resposta para o "port" A.
- e) *Campo 5: Controle do circuito de "reset".* O sinal \overline{BLRST} pode forçar o não - reconhecimento de um comando RESET. Essa situação ocorre quando a UAM está aguardando a segunda palavra de dados dos comando ESCA e INCA, e os três bits mais significativos podem ser "111" (ver Tabela 3.13).
- f) *Campo 6: Controle do somador/subtrator.* O somador/subtrator da UAM, a cada período do relógio, coloca no bloco funcional registro resultado a soma do conteúdo do registro de entrada do

"pixel" (invertido ou não, dependendo do sinal $\overline{\text{INVPX}}$) com o conteúdo do barramento DR, mais o bit armazenado no flip-flop "carry-in". As microoperações determinadas pelos sinais $\overline{\text{INVPX}}$ e CTRC(1-0) estão na Tabela 3.14.

- g) *Campo 7: Controle do conversor A/D.* O conversor A/D é controlado pelos sinais $\overline{\text{ENC}}$ e CTRD(1-0) de acordo com o conteúdo da Tabela 3.15.
- h) *Campo 8: Controle dos barramentos DR e DW.* A informação presente nos barramentos DR e DW é determinada pelos sinais CTRDR(1-0) e $\overline{\text{OESM/OEP}}$, segundo o conteúdo da Tabela 3.16.
- i) *Campo 9: Endereço para desvio.* O endereço para desvio nas microoperações do sequenciador (ver Tabela 3.9) é colocado neste campo.

No Desenho F.4 - SDA-830259 (Apêndice F) está o microprograma residente na memória de microcontrole da UAM e descrito com a representação das microoperações indicadas nas Tabelas 5.9 a 5.16. Também neste desenho estão as configurações binárias decorrentes, as quais devem ser armazenadas nas memórias PROMs UAM # 1, UAM # 2, UAM # 3 e UAM # 4, localizadas na placa E da UAM.

.vra de microcontrolo.

TABELA 3.9

CAMPO 1: MICROOPERAÇÕES DE CONTROLE DO SEQUENCIADOR

SELF	"FLAG" TESTADO	ENDEREÇO DA PRÓXIMA MICROINSTRUÇÃO	MICROOPERAÇÃO	REPRESENTAÇÃO
3 2 1 0	"1"	ADR ← ADR+1	Continue	Continue
0 0 0 1	"0"	ADR ← ADJ	Desvio incondicional	JUMP (endereço)
0 0 1 0	FATNA	ADR ← {ADR+1 se FATNA = "1" ADJ se FATNA = "0"}	Desvio condicional a FATNA	JUMP (endereço) SE NÃO CHEGOU COMANDO
0 0 1 1	AI15	ADR ← {ADR+1 se AI15 = "1" ADJ se AI15 = "0"}	Desvio condicional a AI15	JUMP (endereço) SE AI15 E "0"
0 1 0 0	AI14	ADR ← {ADR+1 se AI14 = "1" ADJ se AI14 = "0"}	Desvio condicional a AI14	JUMP (endereço) SE AI14 E "0"
0 1 0 1	AI13	ADR ← {ADR+1 se AI13 = "1" ADJ se AI13 = "0"}	Desvio condicional a AI13	JUMP (endereço) SE AI13 E "0"
0 1 1 0	AI12	ADR ← {ADR+1 se AI12 = "1" ADJ se AI12 = "0"}	Desvio condicional a AI12	JUMP (endereço) SE AI12 E "0"
0 1 1 1	NÃO UTILIZADO	—	—	—
1 0 0 0	FPX	ADR ← {ADR+1 se FPX = "1" ADJ se FPX = "0"}	Desvio condicional a FPX	JUMP (endereço) SE NÃO CHEGOU DADO
1 0 0 1	FIMSC	ADR ← {ADR+1 se FIMSC = "1" ADJ se FIMSC = "0"}	Desvio condicional a FIMSC	JUMP (endereço) SE ENDEREÇO NÃO E "FFF"
1 0 1 0	FINTOT	ADR ← {ADR+1 se FINTOT = "0" ADJ se FINTOT = "1"}	Desvio condicional a FINTOT	JUMP (endereço) SE CONTAD. VARREDURA E "000"
1 0 1 1	AD00	ADR ← {ADR+1 se AD00 = "1" ADJ se AD00 = "0"}	Desvio condicional a AD00	JUMP (endereço) SE AD00 E "0"
1 1 0 0 a	NÃO UTILIZADOS	—	—	—
1 1 1 1				

Obs.: (endereço) é determinado pelos sinais ADJ (7-0) - Campo 9

TABELA 3.10

CAMPO 2: MICROOPERAÇÕES DE CONTROLE DOS BLOCOS DE MEMÓRIA

PR/ \overline{w}	ALR/ \overline{w}	AHR/ \overline{w}	MICROOPERAÇÃO	REPRESENTAÇÃO
\emptyset	X	X	Escreva no bloco de memória B o conteúdo do registro RDR. Este registro armazena o conteúdo do barramento DR no período do relógio anterior	MEMB(ADRA) \leftarrow RDR
X	\emptyset	X	Escreve na parte menos significativa do bloco de memória A o conteúdo do barramento DW	A LOW(ADRA) \leftarrow DW
X	X	\emptyset	Escreve na parte mais significativa do bloco de memória B o conteúdo do barramento DW	AHIGH(ADRA) \leftarrow DW
1	X	X	Acesso ao bloco de memória B apenas para leitura através do canal B da UAM	MEMB INALTERADA ⁽¹⁾
X	1	X	Acesso à parte menos significativa do bloco de memória A apenas para leitura pelo barramento DR	MEMALOW INALTERADA ⁽¹⁾
X	X	1	Acesso à mais significativa do bloco de memória A apenas para leitura pelo barramento DR	MEMAHIGH INALTERADA ⁽¹⁾

⁽¹⁾ microoperação "default"

TABELA 3.11

CAMPO 3: MICROOPERAÇÕES DE CONTROLE DOS CONTADORES DE ENDEREÇO E VARREDURA

GEC/ $\overline{\text{LD}}$	CSC/ $\overline{\text{LD}}$	CTRA 1 0	PULSO GERADO	MICROOPERAÇÃO	REPRESENTAÇÃO
X	X	0 0	nenhum	Conteúdo dos contadores de endereço e varredura inalterados	RGE, RVAR INALTERADOS ⁽¹⁾
0	X	0 1	CPGE	Armazena barramento DW no registro de endereço	RGE \leftarrow DW
1	X	0 1	CPGE	Incrementa conteúdo do registro de endereço	RGE \leftarrow RGE+1
0	X	1 0	$\overline{\text{GECLR}}$	Preseta conteúdo do registro de endereço	RGE \leftarrow N° PIXELS ⁽²⁾
X	0	1 1	CPCS	Armazena barramento DW no registro de varreduras	RVAR \leftarrow DW
X	1	1 1	CPCS	Decrementa conteúdo do registro de varreduras	RVAR \leftarrow RVAR-1

⁽¹⁾ microoperação "default"

⁽²⁾ o número de "pixels" é determinado por "DIP-switches" e corresponde a 4096-2xNDA

TABELA 3.12

CAMPO 4: MICROOPERAÇÕES DE CONTROLE DA RESPOSTA DO CANAL A

INT/EXT	CTBR	PULSO GERADO	MICROOPERAÇÃO	REPRESENTAÇÃO
X	0 0	Nenhum	Conteúdo do registro resposta inalterado	RESPA INALTERADO (2)
0	0 1	CPA0	Armazena nos quatro bits mais significativos do registro de resposta do canal A os bits correspondentes no registro de comando do canal A. Nos bits menos significativos desse registro são armazenados os bits correspondentes do barramento DR	RESPA ← RCMDA, DR
1	0 1	CPA0	Armazena no registro resposta do canal A o conteúdo do barramento DR	RESPA ← DR
X	1 0	OKA	Gera o pulso resposta do "port" A DVFA (se sinal \overline{LOCA} = "1") e desativa sinal ATNA e "flag" FATNA	OUTDVFA FATNA ← "0"
X	1 1	Nenhum	Não utilizado	—

(1) microoperação "default"

TABELA 3.13

CAMPO 5: MICROOPERAÇÕES DE CONTROLE DO "RESET"

<u>BLRST</u>	MICROOPERAÇÃO	REPRESENTAÇÃO
0	Bloqueia reconhecimento do comando RESET pelo círculo de " <i>reset</i> "	BLOQUEIA RESET
1	Habilita o reconhecimento do comando RESET	HABILITA RESET ⁽¹⁾

⁽¹⁾ microoperação "default"

TABELA 3.14

CAMPO 6: MICROOPERAÇÕES DE CONTROLE DO SOMADOR/SUBTRATOR

$\overline{\text{INVPX}}$	CTRC	PULSO GERADO	MICROOPERAÇÃO	REPRESENTAÇÃO
X	\emptyset	Nenhum	F/F "carry-in" inalterado	CIN INALTERADO ⁽¹⁾
\emptyset	\emptyset	AMCO	Subtrai, em complemento de dois do conteúdo do barramento DR, o conteúdo do registro de "pixel" e o bit invertido do F/F "carry-in". Armazena o "carry-out" gerado pelo somador no F/F "carry-in"	$\text{RESULT} \leftarrow \text{DR} - \text{RGPX} - \overline{\text{CIN}}$, $\text{CIN} \leftarrow \text{COUT}$
1	\emptyset	AMCO	Soma o conteúdo do registro de "pixel" ao conteúdo do barramento DR, mais o bit armazenado no F/F de "carry-in". Armazena o "carry-out" gerado pelo somador no F/F "carry-in"	$\text{RESULT} \leftarrow \text{DR} + \text{RGPX} + \text{CIN}$, $\text{CIN} \leftarrow \text{COUT}$
X	1	$\overline{\text{CLCI}}$	Zera o bit armazenado no F/F "carry-in"	$\text{CIN} \leftarrow \emptyset$
X	1	$\overline{\text{PRCI}}$	Coloca "1" no bit armazenado no F/F "carry-in"	$\text{CIN} \leftarrow 1$

⁽¹⁾ microoperação "default"

TABELA 3.15

CAMPO 7: MICROOPERAÇÕES DE CONTROLE DO CONVERSOR A/D

$\overline{\text{ENC}}$	CTRD 1 0	PULSO GERADO	MICROOPERAÇÃO ⁽¹⁾	REPRESENTAÇÃO
0	X X	Nenhum	Habilita a aplicação de um pulso de início de conversão no A/D, independente dos sinais gerados pela fonte de sinal analógico	CONVERTA
1	X X	Nenhum	Conversões no A/D ocorrem sob controle da fonte de final analógico	NOP.AD ⁽¹⁾
X	0 0	Nenhum	Conteúdo do registro de "pixel" inalterado	RGPX INALTERADO ⁽¹⁾
X	0 1	$\overline{\text{CLFPX}}$	Desativa "flay" FPX	FPX \leftarrow "0"
X	1 0	$\overline{\text{CLPX}}$	Zera o conteúdo do registro de "pixel"	RGPX \leftarrow "000"
X	1 1	$\overline{\text{START}}$	Envia o pulso de início de aquisição de um bloco com NDA dados da fonte de sinal analógico	INICIE AQUISIÇÃO

⁽¹⁾ microoperação "default"

TABELA 3.16

CAMPO 8: MICROOPERAÇÕES DE CONTROLE DOS BARRAMENTOS DR E DW

CTRDR 1 0	\overline{OESM}/OEP	SINAL ATIVADO	MICROOPERAÇÃO	REPRESENTAÇÃO
0	0	X	Nenhum	DR VAZIO (1)
0	1	X	\overline{OEAL} Barramento DR - Recebe o dado lido da parte menos significativa do bloco de memória A	DR \leftarrow ALOW(ADRA) (2)
1	0	X	\overline{OEAH} Barramento DR - Recebe o dado lido da parte mais significativa do bloco de memória A	DR \leftarrow AHIGH(ADRA) (3)
1	1	X	\overline{OEPX} Barramento DR - Recebe o conteúdo do registro de entrada de "pixel"	DR \leftarrow RGPX
X	X	0	\overline{OESM} Barramento DW - Recebe o conteúdo do registro resultado do somador/subtrator	DR \leftarrow RESULT
X	X	1	\overline{OEP} Barramento DW - Recebe o conteúdo do registro de comando do canal A	DR \leftarrow RCMDA

(1) microoperação "default";

(2) é necessário o sinal ALR/\overline{w} estar no nível alto;

(3) o sinal AHR/\overline{w} deve estar no nível alto.

CAPÍTULO 4

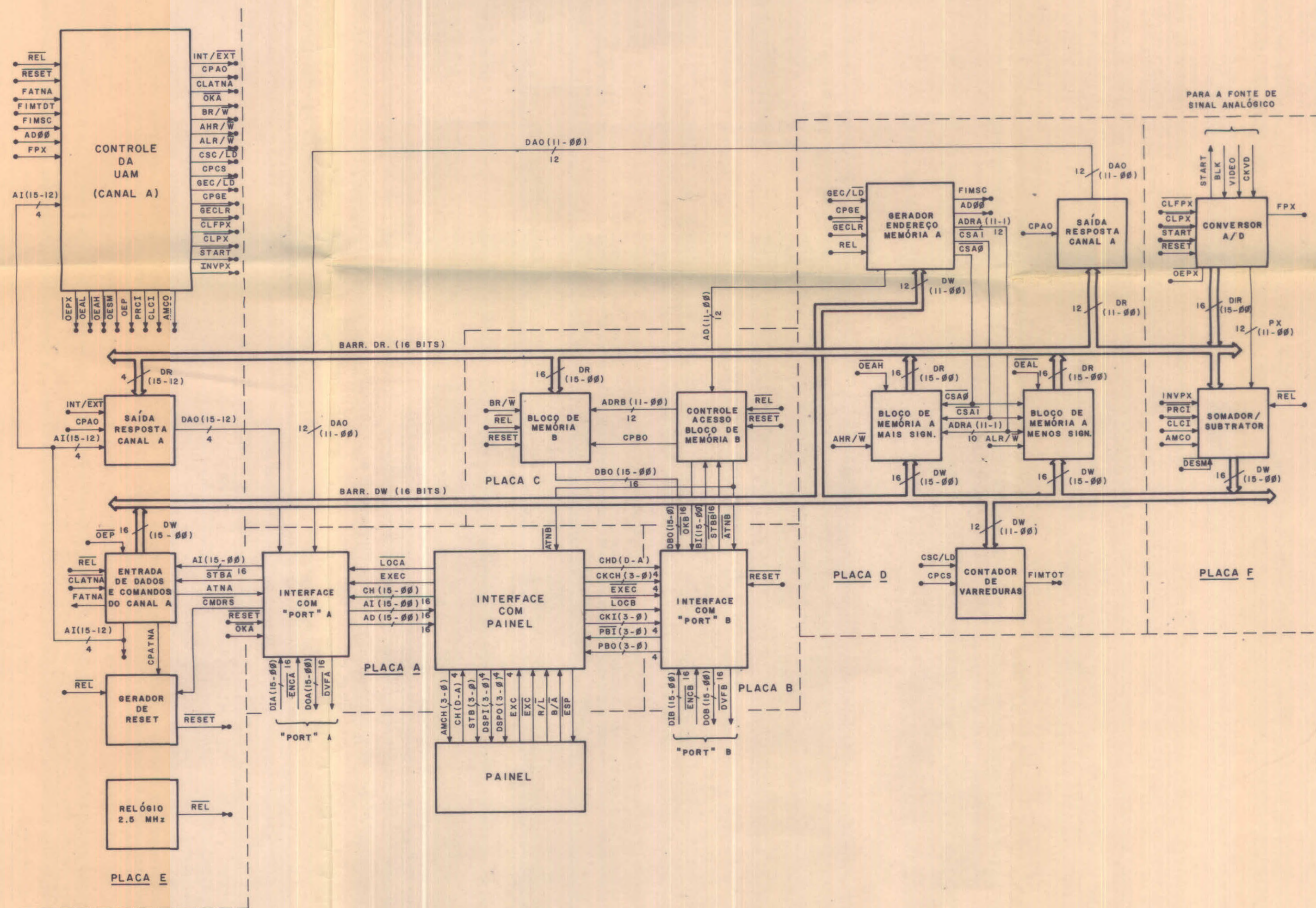
DOCUMENTAÇÃO COMPLEMENTAR

Nos Apêndices A a J deste manual encontram-se as informações técnicas sobre o "hardware" e "firmware" da UAM, tais como esquemas elétricos, listas de material, listagens de ligações, microprograma, etc.

APÊNDICE A

DIAGRAMA DE BLOCOS GERAL DA UAM

Desenho A.1 - SDA-830200: Diagrama de blocos geral da UAM (Unidade Acumuladora Microprogramada).



Apêndice A

INPE		
DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS		
TÍTULO: DIAGRAMA DE BLOCOS GERAL (UNIDADE ACUMULADORA MICROPROGRAMADA)		
PROJ. ALMIR	APROV.	DES. N.º
DATA JAN/83	DATA	830200
D.S. RENATO	A.1	FOLHA 1 DE 1
DATA ABR/84		

APÊNDICE B

DESENHOS E TABELAS REFERENTES A PLACA A DA UAM

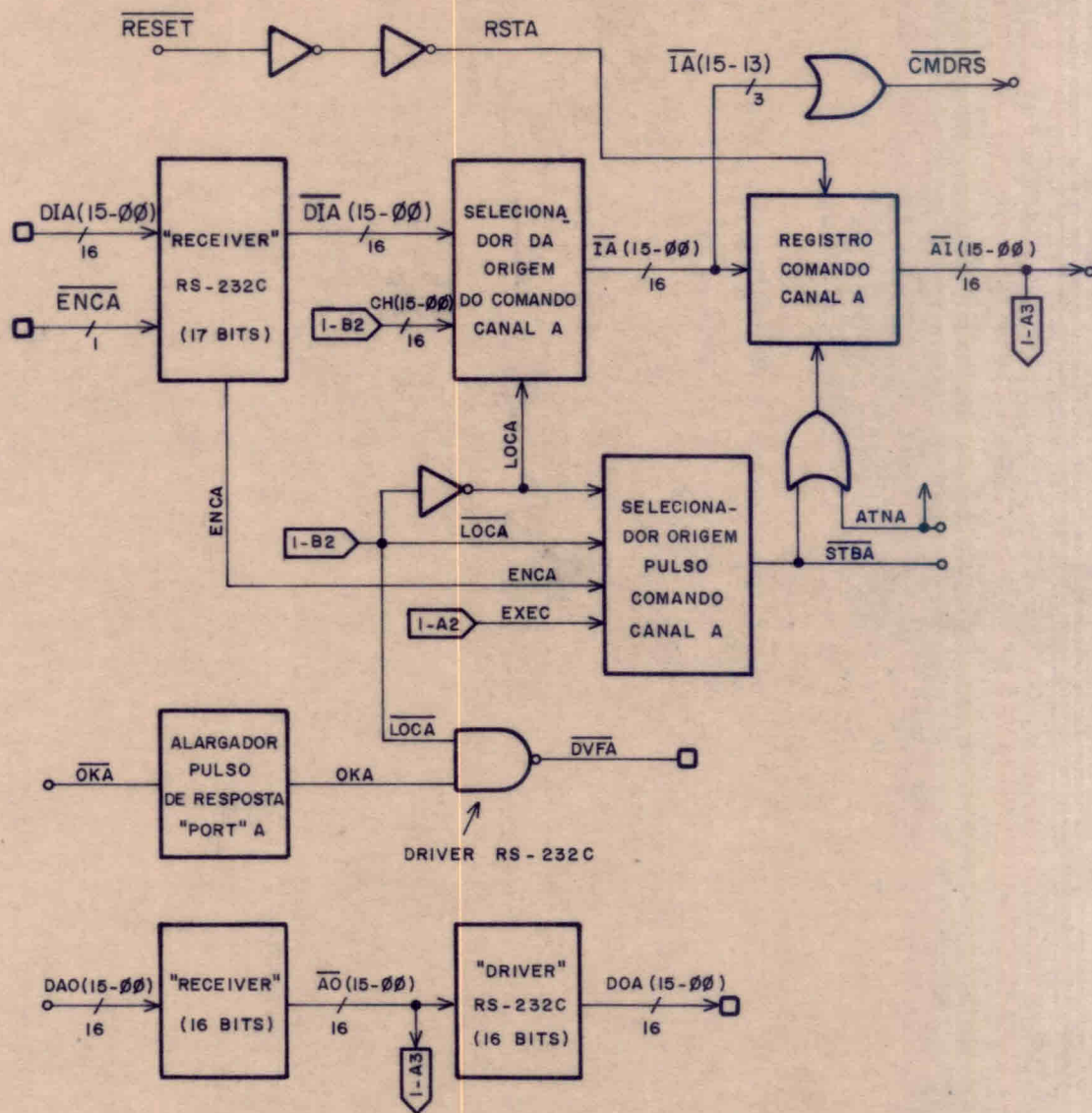
Desenho B.1 - SDA-830201: Placa A - diagrama de blocos (Unidade Acumuladora Microprogramada).

Desenho B.2 - SDA-830207: Placa A - esquema elétrico (Unidade Acumuladora Microprogramada).

Desenho B.3 - SDA-830213: Placa A - disposição dos componentes na placa (Unidade Acumuladora Microprogramada).

Tabela B.4 - Lista de material da placa A.

Tabela B.5 - Listagem de ligações da placa A.



INTERFACE COM
"PORT" A

REVISÕES

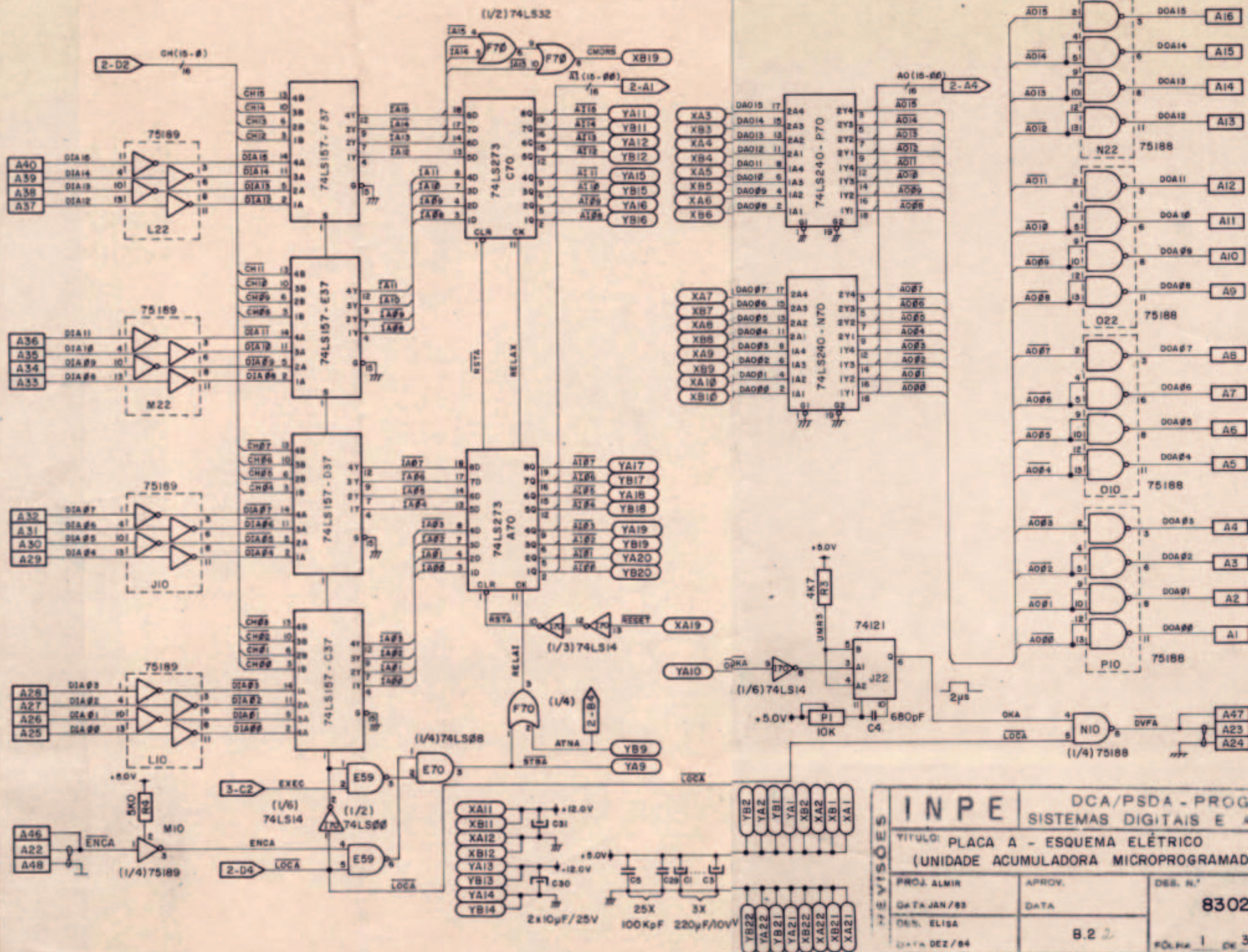
INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
TÍTULO: PLACA A - DIAGRAMA DE BLOCOS (UNIDADE ACUMULADORA MICROPROGRAMADA)			
PROJ. ALMIR	APROV.	DES. N.º	
DATA JAN 83	DATA	830201	
DES. ELISA	B.1	FOLHA 2 DE 2	
DATA JAN 85			

A

B

C

D



INPE

DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALÓGICOSTÍTULO: PLACA A - ESQUEMA ELÉTRICO
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR

APROV.

DES. N.º

DATA JAN/83

DATA

830207

DES. ELISA

B.2

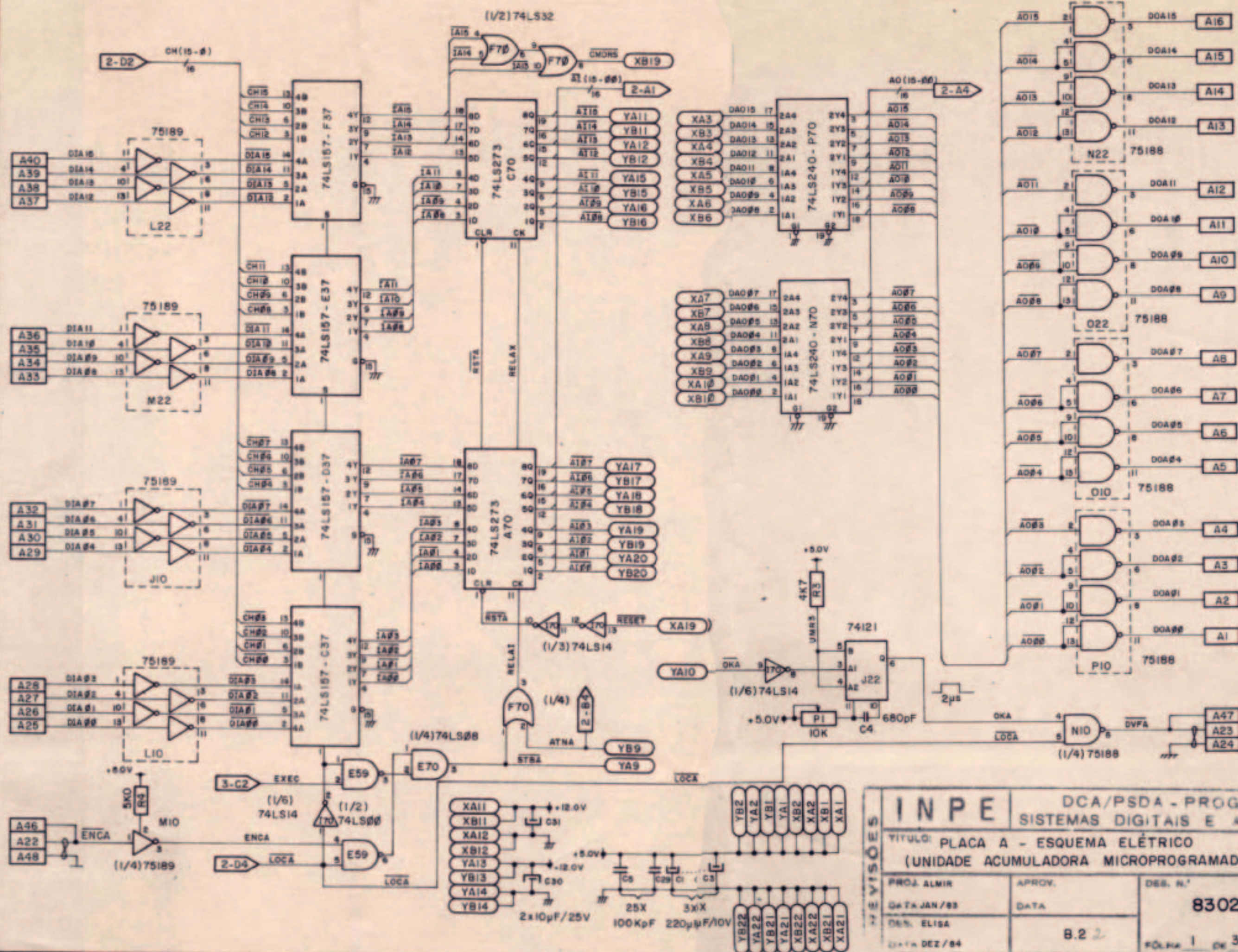
FOLHA 1 DE 3

A

B

C

D



A

B

C

D

INPE

DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALÓGICOSTÍTULO: PLACA A - ESQUEMA ELÉTRICO
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR

APROV.

DES. N.º

DATA JAN/83

DATA

830207

DES. ELISA

B.2

FOLHA 1 DE 3

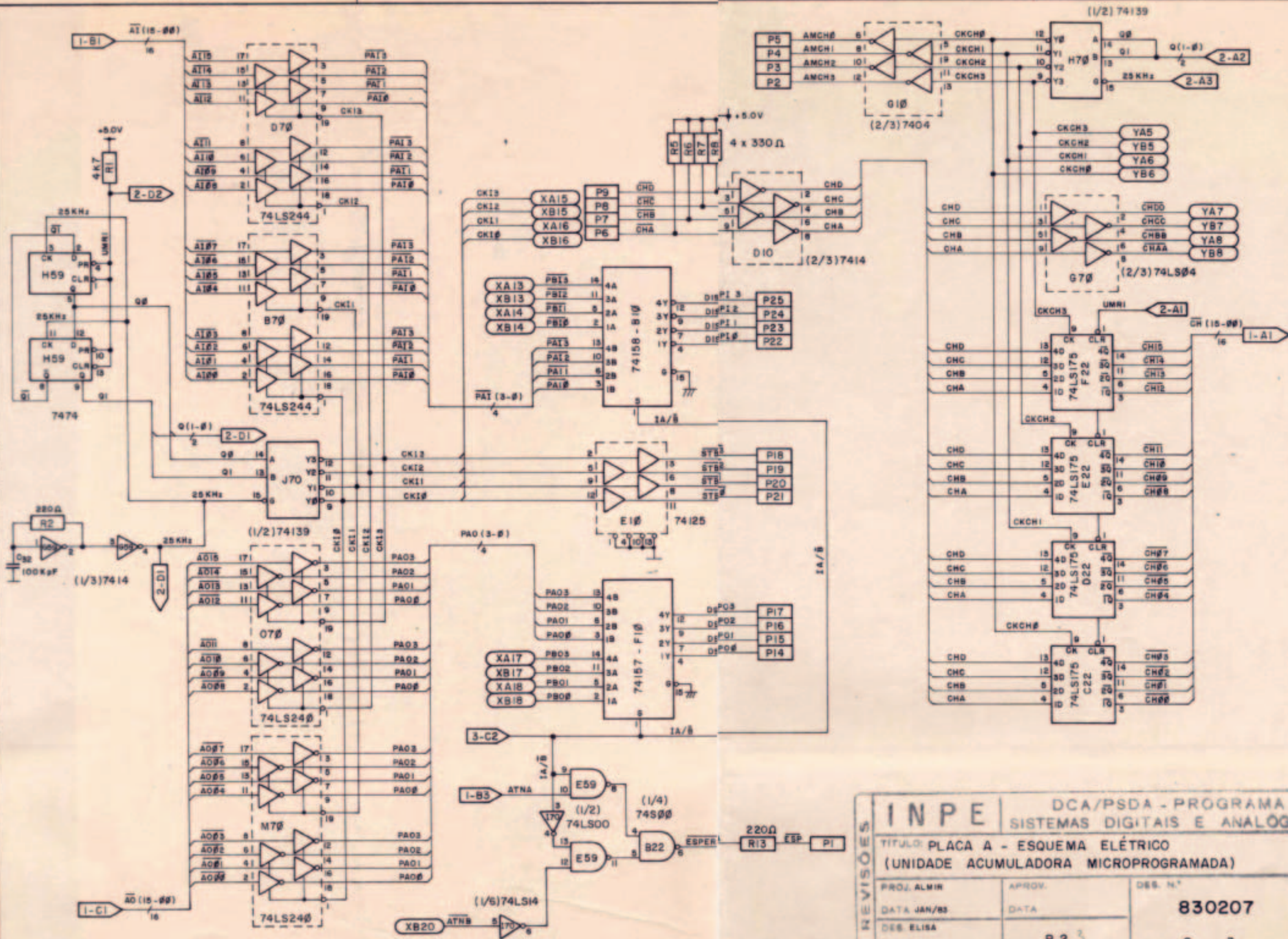
DATA DEZ/84

A

B

C

D



INPE

DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALÓGICOSTÍTULO: PLACA A - ESQUEMA ELÉTRICO
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR

APROV.

DES. N.º

DATA JAN/83

DATA

830207

DES. ELISA

B.2 3

FOLHA 2 DE 3

DATA DEZ/84

TABELA B.4
LISTA DE MATERIAL DA PLACA A

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL. 1 DE 3
PLACA: A		Cód.: 830207			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ.:	SISMAG	APROV.:	RESP.:
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO / CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
1	1	E59	74LS00N		
2	1	G70	74S04N		
3	1	B22	74S00N *		
4	1	G10	7404N		
5	1	E70	74LS08N		
6	1	I70	74LS14N		
7	3	D10, G59, C10	7414N		
8	1	F70	74LS32N		
9	1	H59	7474N		
10	2	J22, G22	74121N		
11	1	E10	74125N		
12	2	H70, J70	74139N		
13	4	C37, D37, E37, F37	74LS157N		
14	1	F10	74157N		
15	1	B10	74158N		
16	4	C22, D22, E22, F22	74LS175N		
17	4	M70, N70, O70, P70	74LS240N		
18	2	B70, D70	74LS244N		
19	2	A70, C70	74LS273N		
20	5	N10, N22, O10, O22, P10	75188		
21	5	J10, L10, L22, M10, M22	75189		
22	2	R2, R13	220 Ω	Resistor 220 Ω, 5%, 1/8W	
23	6	R5, R6, R7, R8, R9, R10	330 Ω	Resistor 330 Ω, 5%, 1/8W	

(continua)

Tabela B.4 - Continuação


LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 2 DE 3
PLACA: A		CÓD: 830207			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
24	4	R1,R3,R11,R12	4K7	Resistor 4K7, 5%, 1/8 W Resistor 5K1, 5%, 1/8 W Potenciômetro miniatura 10K Capacitor 680pF, disco Capacitor 100KpF, disco Capacitor 10µF/25V, eletrolítico Capacitor 220µF/10V, eletrolítico	
25	1	R4	5K1		
26	1	P1	10K		
27	1	C4	680pF		
28	26	C5a, C29, C32	100 KpF		
29	2	C30, C31, C34	10µF		
30	3	C1, C2, C3	220µF		
31	23	C10,D10,E10,E59,E70, F70,G10,G59,G70,H59, I70,J10,J22,L10,L22, M10,M22,N10,N22,O10, O22,P10,P22			
32	12	B10,C22,C37,D22,D37, E22,E37,F10,F22,F37, H70,J70	Sq 14pW/W	Soquete 14 pinos, 0,3", wire-wrapping", ouro (fabricante GARRY)	
33	8	A70,B70,C70,D70,M70, N70,O70,P70	Sq 16p W/W	Soquete 16 pinos 0,3", "wire-wrapping", ouro (fabricante GARRY)	
34	120	-	Sq 20p W/W	Soquete, 20 pinos, 0,3", Wire-wrapping", ouro (fabricante GARRY)	
35	1	P	-	Pinos de "wire-wrapping", ouro	
36	1	A	-	Corpo de conector macho de 25 pinos (fabricante AMP)	
37	63	P,A	-	Corpo de conector fêmea de 50 pinos (fabricante AMP)	
38	1	P	-	Pino de conector fêmea para fio 28 (fabricante AMP)	
				Suporte para conector de 25 pinos (de acordo com Desenho I.1-SDA-830260)	

(continua)

Tabela B.4 - Conclusão


LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 3 DE 3	
PLACA: A				CÓD: 830207	
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISWAG		APROV: / / RESP:	
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
39	1	A		Suporte para conector de 50 pinos (de acordo com Desenho I.1-SDA-830260).	
40	1	-	810305	Placa de circuito impresso para "wire-wrapping" de 250 x 245 mm com 2 conectores machos dourados de 22 pinos duplos passo 3,96mm (fabricante INPE).	
41	70ft			Fio de "wire-wrapping" # 30 AWG.	
42	20ft			Fio de "wire-wrapping" # 26 AWG.	
43	1	R14	10K	Resistor 10K, 5%, 1/8 W.	
44	1	C33	1uF	Capacitor eletrolítico, 1uF/10V	
45	3	C35, C36, C37	100uF	Capacitor eletrolítico 100uF/10V (tântalo)	

TABELA B.5
LISTAGEM DE LIGAÇÕES DA PLACA A

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 1 DE 8
PLACA: A				CÓD: 830207
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
GROUND	8(B10)// 7(C10)// 7(D10)// 7(E10)// 8(F10)// 7(G10)// 7(J10)// 7(L10)// 7(M10)// 7(N10)// 7(O10)// 7(P10)// 8(C22)// 8(D22)// 8(E22)// 8(F22)// 7(J22)// 7(L22)// 7(M22)// 7(N22)// 7(O22)// 8(C37)// 8(D37)// 8(E37)// 8(F37)// 7(E59)// 7(G59)// 7(H59)//10(A70)//10(B70)//10(C70)//10(D70)// 7(E70)// 7(F70)// 7(G70)// 8(H70)// 7(I70)// 8(J70)//10(M70)//10(N70)//10(O70)//10(P70)//15(C37)//15(D37)//15(E37)// 15(F37)// 1(N70)//19(N70)// 1(P70)//19(P70)//15(B10)// 1(E10)// 4(E10)//10(E10)// 13(E10)//15(F10)// 1(H70)// *XA12*// *XB12*// *YA14*// *YB14*// *XA21*// *XA22*// *YA21*// *YA22*// F55(C32)			
+5.0V	16(B10)//14(C10)//14(D10)//14(E10)//16(F10)//14(G10)//14(J10)//14(L10)//14(M10)// 16(C22)//16(D22)//16(E22)//16(F22)//14(J22)//14(L22)//14(M22)//16(C37)//16(D37)// 16(E37)//16(F37)//14(E59)//14(G59)//14(H59)//20(A70)//20(B70)//20(C70)//20(D70)// 14(E70)//14(F70)//14(G70)//16(H70)//14(I70)//16(J70)//20(M70)//20(N70)//20(O70)// 20(P70)// *XB1*// *XB2*// *YB1*// *YB2*			
+12.0V ~	*XA11*// *XB11// 14(N10)//14(O10)//14(P10)//14(N22)//14(O22)			
-12.0V	*YA13*// *YB13*// 1(N10)// 1(O10)// 1(P10)// 1(N22)// 1(O22)			
CHA	*P6*// D3(R5)// 9(D10)			
CHB	*P7*// D5(R6)// 5(D10)			
CHC	*PB*// D6(R7)// 3(D10)			
CHD	*P9*// D8(RB)// 1(D10)			
CHA	8(D10)// 4(C22)// 4(D22)// 4(E22)// 4(F22)// 9(G70)			
CHB	6(D10)// 5(C22)// 5(D22)// 5(E22)// 5(F22)// 5(G70)			
CHC	4(D10)//12(C22)//12(D22)//12(E22)//12(F22)// 3(G70)			
CHD	2(D10)//13(C22)//13(D22)//13(E22)//13(F22)// 1(G70)			
CHAA	*YB8*// 8(G70)			
CHBB	*YAB*// 6(G70)			
CHCC	*YB7*// 4(G70)			
CHDD	*YA7*// 2(G70)			


(continua)

Tabela B.5 - Continuação

LISTAGEM DE LIGAÇÕES			INPE	DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS	FL: 2 DE 8
PLACA: A - Interface com painel e "port" A					CÓD: 830207
EQUIP: UAM		PROJ: SISMAG		APROV: / /	RESP:
SINAL	LIGAÇÕES				
DIA00	*A25*//13(L10)				
DIA01	*A26*//10(L10)				
DIA02	*A27*// 4(L10)				
DIA03	*A28*// 1(L10)				
DIA04	*A29*//13(J10)				
DIA05	*A30*//10(J10)				
DIA06	*A31*// 4(J10)				
DIA07	*A32*// 1(J10)				
DIA08	*A33*//13(M22)				
DIA19	*A34*//10(M22)				
DIA10	*A35*// 4(M22)				
DIA11	*A36*// 1(M22)				
DIA12	*A37*//13(L22)				
DIA13	*A38*//10(L22)				
DIA14	*A39*// 4(L22)				
DIA15	*A40*// 1(L22)				
DIA00	11(L10)// 2(C37)				
DIA01	8(L10)// 5(C37)				
DIA02	6(L10)//11(C37)				
DIA03	3(L10)//14(C37)				
DIA04	11(J10)// 2(D37)				
DIA05	8(J10)// 5(D37)				
DIA06	6(J10)//11(D37)				
DIA07	3(J10)//14(D37)				
DIA08	11(M22)// 2(E37)				
DIA09	8(M22)// 5(E37)				
DIA10	6(M22)//11(E37)				
DIA11	3(M22)//14(E37)				
DIA12	11(L22)// 2(F37)				
DIA13	8(L22)// 5(F37)				
DIA14	6(L22)//11(F37)				
DIA15	3(L22)//14(F37)				


(continua)

Tabela B.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 3 DE 8
PLACA: A					CÓD: 830207
EQUIP: UAM			PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES				
CH00	3(C22)// 3(C37)				
CH01	6(C22)// 6(C37)				
CH02	11(C22)//10(C37)				
CH03	14(C22)//13(C37)				
CH04	3(D22)// 3(D37)				
CH05	6(D22)// 6(D37)				
CH06	11(D22)//10(D37)				
CH07	14(D22)//13(D37)				
CH08	3(E22)// 3(E37)				
CH09	6(E22)// 6(E37)				
CH10	11(E22)//10(E37)				
CH11	14(E22)//13(E37)				
CH12	3(F22)// 3(F37)				
CH13	6(F22)// 6(F37)				
CH14	11(F22)//10(F37)				
CH15	14(F22)//13(F37)				
IA00	4(C37)// 3(A70)				
IA01	7(C37)// 4(A70)				
IA02	9(C37)// 7(A70)				
IA03	12(C37)// 8(A70)				
IA04	4(D37)//13(A70)				
IA05	7(D37)//14(A70)				
IA06	9(D37)//17(A70)				
IA07	12(D37)//18(A70)				
IA08	4(E37)// 3(C70)				
IA09	7(E37)// 4(C70)				
IA10	9(E37)// 7(C70)				
IA11	12(E37)// 8(C70)				
IA12	4(F37)//13(C70)				
IA13	7(F37)//14(C70)//10(F70)				
IA14	9(F37)//17(C70)// 5(F70)				
IA15	12(F37)//18(C70)// 4(F70)				
**	6(F70)// 9(F70)				
CMDRS	*XB19*// 8(F70)				


(continua)

Tabela B.5 - Continuação

LISTAGEM DE LIGAÇÕES			INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS	FL: 4 DE 8
PLACA: A					CÓD: 830207
EQUIP: UAM		PROJ: SISMAG		APROV: / /	RESP:
SINAL	LIGAÇÕES				
AT00	*YB20*// 2(A70)// 2(B70)				
AT01	*YA20*// 5(A70)// 4(B70)				
AT02	*YB19*// 6(A70)// 6(B70)				
AT03	*YA19*// 9(A70)// 8(B70)				
AT04	*YB18*//12(A70)//11(B70)				
AT05	*YA18*//15(A70)//13(B70)				
AT06	*YB17*//16(A70)//15(B70)				
AT07	*YA17*//19(A70)//17(B70)				
AT08	*YB16*// 2(C70)// 2(D70)				
AT09	*YA16*// 5(C70)// 4(D70)				
AT10	*YB15*// 6(C70)// 6(D70)				
AT11	*YA15*// 9(C70)// 8(D70)				
AT12	*YB12*//12(C70)//11(D70)				
AT13	*YA12*//15(C70)//13(D70)				
AT14	*YB11*//16(C70)//15(D70)				
AT15	*YA11*//19(C70)//17(D70)				
DA000	*XB10*// 2(N70)				
DA001	*XA10*// 4(N70)				
DA002	*XB 9*// 6(N70)				
DA003	*XA 9*// 8(N70)				
DA004	*XB 8*//11(N70)				
DA005	*XA 8*//13(N70)				
DA006	*XB 7*//15(N70)				
DA007	*XA 7*//17(N70)				
DA008	*XB 6*// 2(P70)				
DA009	*XA 6*// 4(P70)				
DA010	*XB 5*// 6(P70)				
DA011	*XA 5*// 8(P70)				
DA012	*XB 4*//11(P70)				
DA013	*XA 4*//13(P70)				
DA014	*XB 3*//15(P70)				
DAD15	*XA 3*//17(P70)				


(continua)

Tabela B.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 5 DE 8	
PLACA: A				CÓD: 830207	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
A000	18(N70) // 2(M70) // 2(P10) // 3(P10)				
A001	16(N70) // 4(M70) // 9(P10) // 10(P10)				
A002	14(N70) // 6(M70) // 5(P10) // 4(P10)				
A003	12(N70) // 8(M70) // 2(P10)				
A004	9(N70) // 11(M70) // 2(O10) // 3(O10)				
A005	7(N70) // 13(M70) // 9(O10) // 10(O10)				
A006	5(N70) // 15(M70) // 5(O10) // 4(O10)				
A007	3(N70) // 17(M70) // 2(O10)				
A008	18(P70) // 2(O70) // 2(O22) // 3(O22)				
A009	16(P70) // 4(O70) // 9(O22) // 10(O22)				
A010	14(P70) // 6(O70) // 5(O22) // 4(O22)				
A011	12(P70) // 8(O70) // 2(O22)				
A012	9(P70) // 11(O70) // 2(N22) // 3(N22)				
A013	7(P70) // 13(O70) // 9(N22) // 10(N22)				
A014 *	5(P70) // 15(O70) // 5(N22) // 4(N22)				
A015	3(P70) // 17(O70) // 2(N22)				
DOA00	*A1 *// 11(P10)				
DOA01	*A2 *// 8(P10)				
DOA02	*A3 *// 6(P10)				
DOA03	*A4 *// 3(P10)				
DOA04	*A5 *// 11(O10)				
DOA05	*A6 *// 8(O10)				
DOA06	*A7 *// 6(O10)				
DOA07	*A8 *// 3(O10)				
DOA08	*A9 *// 11(O22)				
DOA09	*A10*// 8(O22)				
DOA10	*A11*// 6(O22)				
DOA11	*A12*// 3(O22)				
DOA12	*A13*// 11(N22)				
DOA13	*A14*// 8(N22)				
DOA14	*A15*// 6(N22)				
DOA15	*A16*// 3(N22)				


(continua)

Tabela B.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 6 DE 8	
PLACA: A				CÓD: 830207	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
PA00	18(070) // 9(070) // 8(M70) // 9(M70) // 3(F10)				
PA01	16(070) // 7(070) // 6(M70) // 7(M70) // 6(F10)				
PA02	14(070) // 5(070) // 4(M70) // 5(M70) // 4(F10)				
PA03	12(070) // 3(070) // 2(M70) // 3(M70) // 3(F10)				
PB00	*XB1B* // 2(F10)				
PB01	*XA18* // 5(F10)				
PB02	*XB17* // 1(F10)				
PB03	*XA17* // 14(F10)				
DSP00	*P14* // 4(F10)				
DSP01	*P15* // 7(F10)				
DSP02	*P16* // 9(F10)				
DSP03	*P17* // 12(F10)				
AMCH0	*P5* // 6(G10)				
AMCH1	*P4* // 8(G10)				
AMCH2	*P3* // 10(G10)				
AMCH3	*P2* // 12(G10)				
CKCH0	*YB6* // 12(H70) // 5(G10) // 9(C22)				
CKCH1	*YA6* // 11(H70) // 9(G10) // 9(D22)				
CKCH2	*YB5* // 10(H70) // 11(G10) // 9(E22)				
CKCH3	*YA5* // 9(H70) // 3(G10) // 9(F22)				
QT	2(H59) // 8(H59)				
25KHz	4(G59) // 3(H59) // 11(H59) // 15(H70) // 5(J70)				
UMR1	159 // 13(H59) // 10(H59) // 4(H59) // 1(H59) // 1(F22) // 1(E22) // 1(D22) // 1(C22)				
Q0	5(H59) // 12(H59) // 4(H70) // 14(J70)				
Q1	9(H59) // 13(H70) // 13(J70)				
CKI0	*XB16* // 1(M70) // 9(J70) // 1(B70) // 2(E10)				
CKI1	*XA16* // 19(M70) // 10(J70) // 19(B70) // 9(E10)				
CKI2	*XB15* // 1(070) // 11(J70) // 1(D70) // 5(E10)				
CKI3	*XA15* // 19(070) // 12(J70) // 19(D70) // 2(E10)				


(continua)

Tabela B.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 7 DE 8
PLACA: A			CÓD:	
EQUIP: UAM		PROJ: SISMAQ.	APROV: / /	RESP:
SINAL	LIGAÇÕES			
STB0	*P21*//11(E10)			
STBT	*P20*// 8(E10)			
STB2	*P19*// 6(E10)			
STB3	*P18*// 3(E10)			
EXEC	*P12*// C5// 3(C10)			
EXEC	*P13*// C3//11(C10)			
*	4(C10)// 1(C10)			
*	10(C10)//13(C10)			
*	2(C10)// 1(B22)			
*	12(C10)//12(B22)			
*	2(B22)//11(B22)// 5(G22)			
*	3(B22)//13(B22)			
*	3(G22)// 4(G22)// 7(G22)			
*	10(G22)// Capacitor C33			
*	11(G22)// Capacitor C33// Resistor R14			
EXEC	6(G22)// 2(E59)//13(G70)			
EXEC	*YB4*//12(G70)*			
A/B	*P11*// E5//11(D10)			
L/R	*P10*// E3//13(D10)			
IA/B	1(F10)// 8(C10)// 1(B10)// 9(E59)// 2(H70)// 3(I70)			
IL/R	6(C10)// 3(H70)			
LOCA	1(I70)// 7(H70)// 5(E59)// 5(N10)			
LOCB	*YA4*// 6(H70)			
**	4(I70)//13(E59)			
ATNB	*XB20*// 5(I70)			
*	6(I70)//12(E59)			
**	8(E59)// 4(B22)			
**	11(E59)// 5(B22)			
B/A	10(D10)// 9(C10)			
R/L	12(D10)// 5(C10)			
ESPERA	6(B22)// C7			
ESP	*P1*// C7			
**	3(G59)// 2(G59)// F64			
**	1(G59)// F59// F58			

(continua)

Tabela B.5 - Conclusão

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 8 DE 8	
PLACA: A				CÓD: 830207	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
ENCA	*A22*// *A46*// 1(M1Ø) } TWISTED				
TENCA	*A48*// 7(M1Ø)				
R4	M8// 2(M1Ø)				
ENCA	3(M1Ø)// 4(E59)				
**	6(E59)// 1(E7Ø)				
**	3(E59)// 2(E7Ø)				
**	2(I7Ø)// 1(E59)// 1(F37)// 1(E37)// 1(D37)// 1(C37)				
STBA	*YA9*// 3(E7Ø)// 1(F7Ø)				
ATNA	*YB9*// 2(F7Ø)// 10(E59)				
RELA1	3(F7Ø)// 11(C7Ø)// 11(A7Ø)				
RESET	*XA19*// 13(I7Ø)				
**	12(I7Ø)// 11(I7Ø)				
RSTA	10(I7Ø)// 1(C7Ø)// 1(A7Ø)				
OKA	*YA1Ø*// 9(I7Ø)				
**	8(I7Ø)// 3(J22)				
UMR3	H25// 5(J22)// 4(J22)				
**	I26// 1Ø(J22)				
**	I30// 11(J22)				
OKA	6(J22)// 4(N1Ø)				
DVFA	*A23*// *A47*// 6(N1Ø) } TWISTED				
TDVFA	*A24*// 7(N1Ø)				
PBIØ	*XB14*// 2(B1Ø)				
PBIT	*XA14*// 5(B1Ø)				
PBI2	*XB13*// 11(B1Ø)				
PBI3	*XA14*// 14(B1Ø)				
PAIØ	18(D7Ø)// 9(D7Ø)// 18(B7Ø)// 9(B7Ø)// 3(B1Ø)				
PAIT	16(D7Ø)// 7(D7Ø)// 16(B7Ø)// 7(B7Ø)// 6(B1Ø)				
PAI2	14(D7Ø)// 5(D7Ø)// 14(B7Ø)// 5(B7Ø)// 10(B1Ø)				
PAI3	12(D7Ø)// 3(D7Ø)// 12(B7Ø)// 3(B7Ø)// 13(B1Ø)				
DISPIØ	*P22*// 4(B1Ø)				
DISPI1	*P23*// 7(B1Ø)				
DISPI2	*P24*// 9(B1Ø)				
DISPI3	*P25*// 12(B1Ø)				

APÊNDICE C

DESENHOS E TABELAS REFERENTES A PLACA B DA UAM

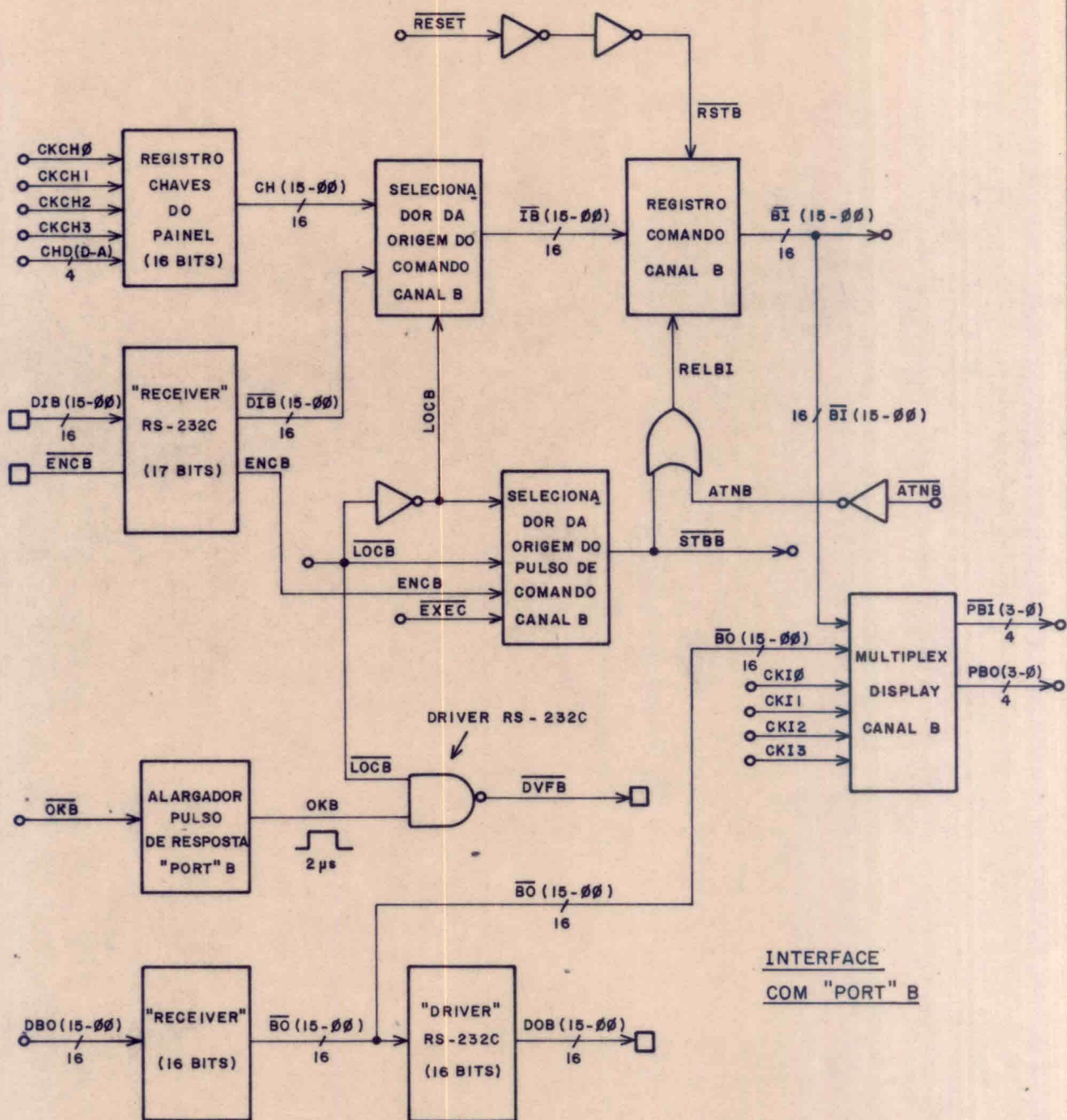
Desenho C.1 - SDA-830202: Placa B - diagrama de blocos (Unidade Acumuladora Microprogramada).

Desenho C.2 - SDA-830208: Placa B - esquema elétrico (Unidade Acumuladora Microprogramada).

Desenho C.3 - SDA-830214: Placa B - disposição dos componentes na placa (Unidade Acumuladora Microprogramada).

Tabela C.4 - Lista de material da placa B.

Tabela C.5 - Listagem de ligações da placa B.



INPE

DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALOGICOS

TITULO: PLACA B - DIAGRAMA DE BLOCOS
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR

APROV.

DES. N.º

DATA JAN/83

DATA

830202

DES. ELISA

C.I

DATA ABR/84

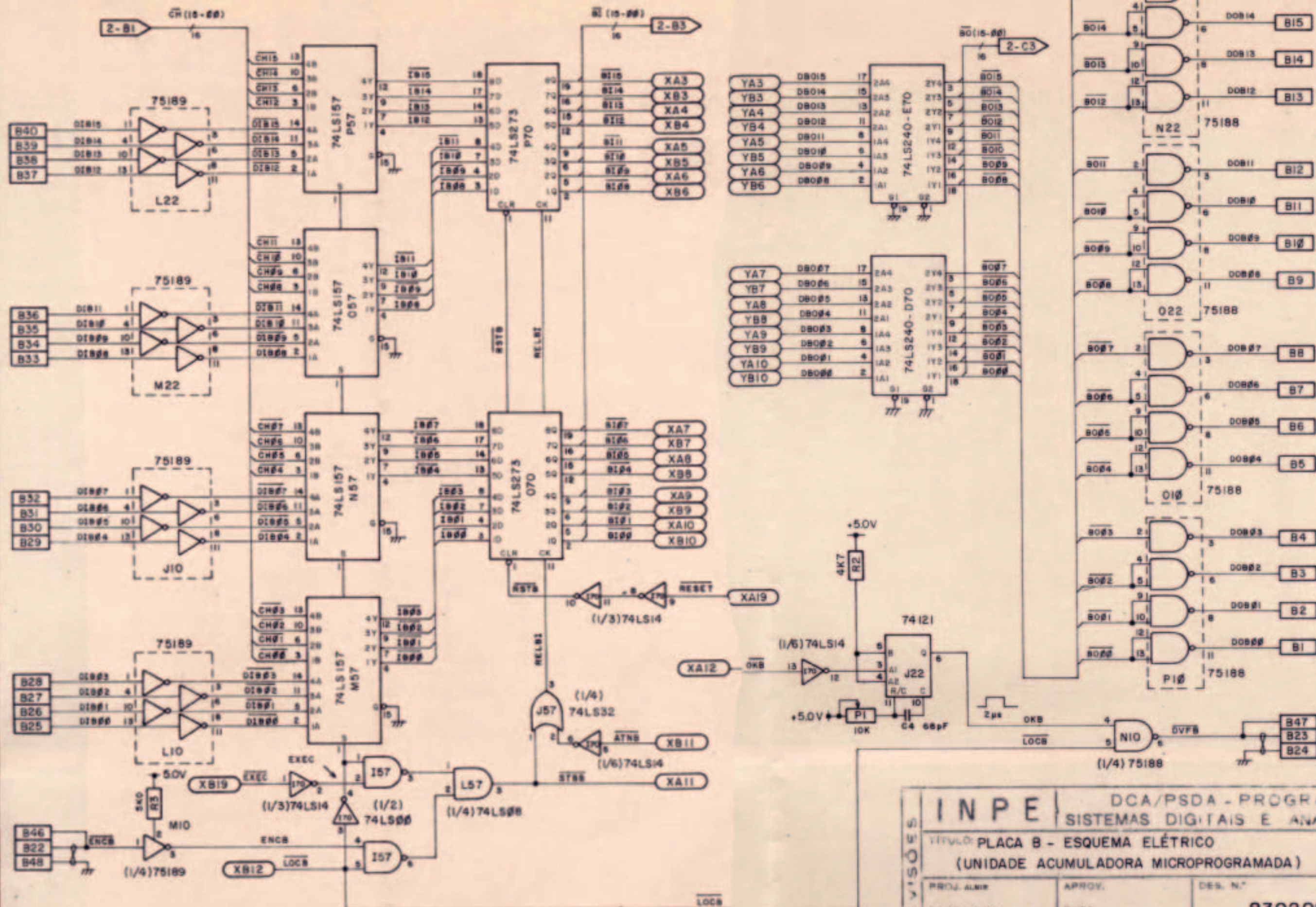
FOLHA 1 DE 1

A

B

C

D



INPE

DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALÓGICOS

TÍTULO: PLACA B - ESQUEMA ELÉTRICO

(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR

APROV.

DES. N.º

DATA: JAN/85

DATA

830208

DES. ELISA

C.2

FOLHA 1 DE 2

A

B

C

D

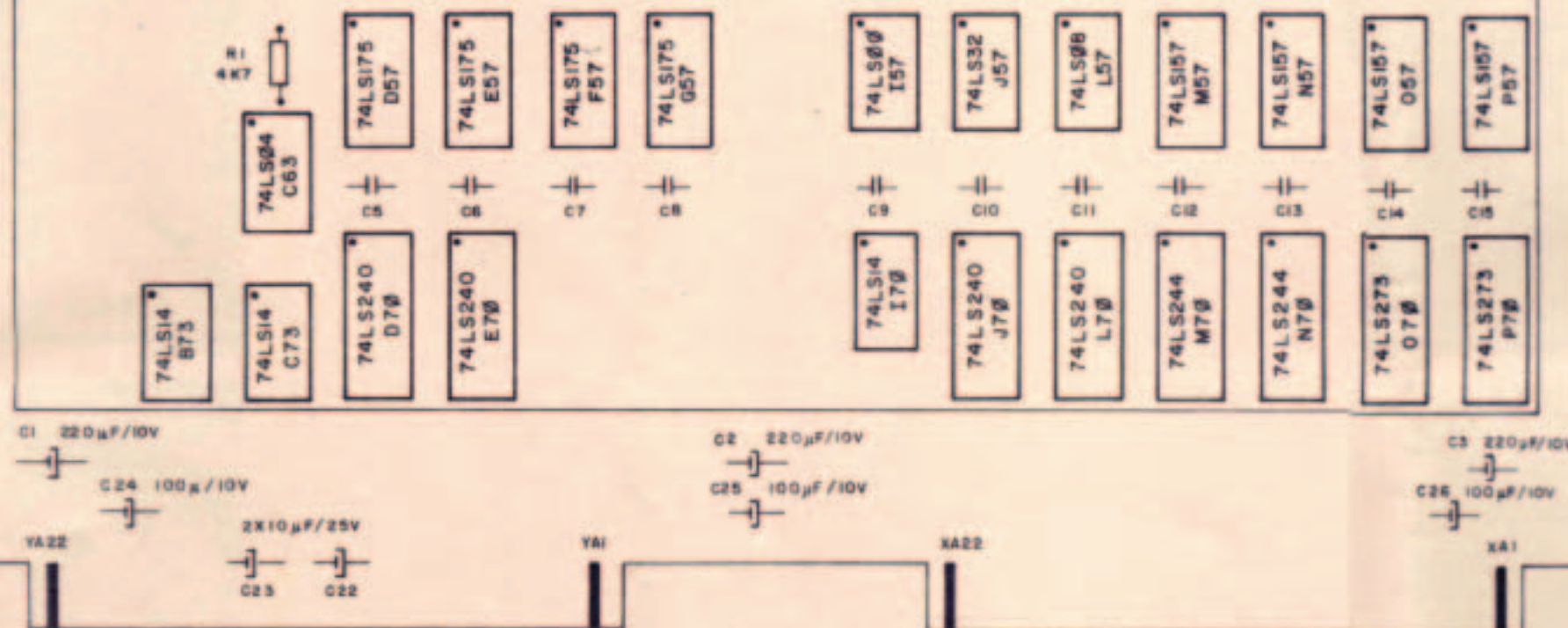
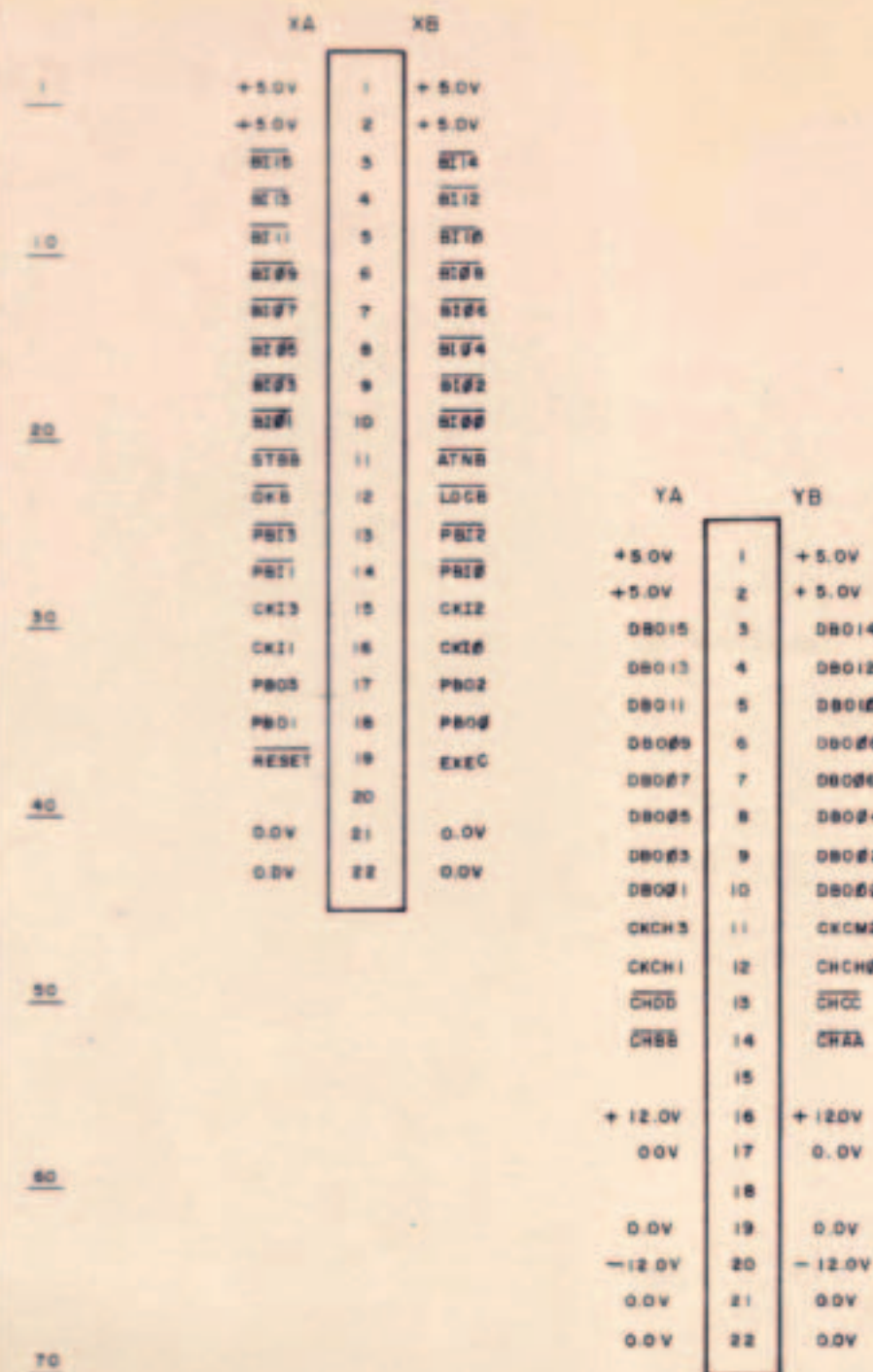
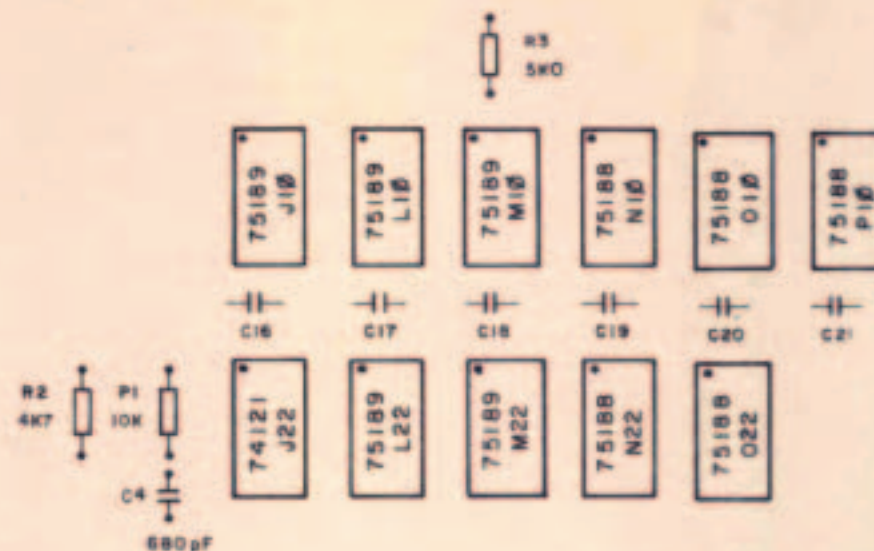
A

B

C

D

CONECTOR B



INPE		GOA/PSDA - PROJ. 1.1	
SISTEMAS DIGITAIS E ANALÓGICOS			
TÍTULO: PLACA B - DISPOSIÇÃO DOS COMPONENTES NA PLACA (UNIDADE ACUMULADORA MICROPROGRAMADA)			
PROJ. ALMIR	APROV. DATA	DES. N.º	830214
DATA: JAN/83	DATA:		
DES. HIRAM			
DATA: 10/84			
C3		FOLHA DE	

TABELA C.4
LISTA DE MATERIAL DA PLACA B

LISTA DE MATERIAL		INPE - DCA/PSDA-PROG.DE SIST. DIGITAIS E ANALÓGICOS			FL: 1 DE 2
PLACA: B		•			CÓD: 830208
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAg	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF. DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
1	1	I57	74LS00N	Resistor 4K7, 5%, 1/8W. Resistor 5K1, 5%, 1/8W. Potenciômetro miniatura 10K. Capacitor 680pF, disco. Capacitor 100KpF, disco. Capacitor 10µF/25V, eletrolítico Capacitor 220µF/10V, eletrolítico	
2	1	L57	74LS08N		
3	3	I70, 873, C73	74LS14N.		
4	1	J57	74LS32N		
5	1	J22	74121N		
6	4	M57, N57, 057, P57	74LS157N		
7	4	D57, E57, F57, G57	74LS175N		
8	4	D70, E70, J70, L70	74LS240N		
9	2	N70, N70	74LS244N		
10	2	O70, P70	74LS273N		
11	5	N10, N22, 010, 022, P10	75188		
12	5	J10, L10, L22, M10, M22	75189		
13	2	R1, R2	4K7		
14	1	R3	5K1		
15	1	P1	10K		
16	1	C4	680pF		
17	17	C5a C21	100KpF		
18	2	C22, C23	10µF		
19	3	C1, C2, C3	220µF		
20	18	I57, I70, J10, J22, J57, L10, L22, L57, M10, M22, N10, N22, 010, 022, P10, C63, C73, 873	Sq 14p W/N		
				Soquete de 14 pinos, 0.3", "wire-wrapping", ouro (fabricante: GARRY)	


(continua)

Tabela C.4 - Conclusão

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 2 DE 2
PLACA: B		CÓD: 830208			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG		APROV: / /	RESP: / /
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
21	8	D57,E57,F57,G57,M57, N57,O57,P57	Sq 16p W/W	Soquete de 16 pinos, 0,3", "wire-wrapping", ouro, (fabricante: GARRY)	
22	8	D7Ø,E7Ø,J7Ø,L7Ø,M7Ø, N7Ø,O7Ø,P7Ø	Sq 20p W/W	Soquete de 20 pinos, 0,3", "wire-wrapping", ouro, (fabricante: GARRY)	
23	100	-	-	Pinos de "wire-wrapping", ouro	
24	1	B	-	Corpo de conector fêmea de 50 pinos (fabricante AMP)	
25	36	B	-	Pino de conector fêmea para fio 28 (fabricante AMP)	
26	1	B	-	Suporte para conector macho de 50 pinos (de acordo com o Desenho I.1 - SDA-830260)	
27	1	-	810305	Placa de circuito impresso para "wire-wrapping" de 250 x 245 mm com 2 conectores machos dourados de 22 pinos duplos (passo 3,9 mm) - fabricante INPE	
28	50ft			Fio de "wire-wrapping" # 30 AWG	
29	20ft			Fio de "wire-wrapping" # 26 AWG	
30	1	C63	74LØ4	Capacitor eletrolítico 100µF/10V (tântalo)	
31	3	C24,C25,C26	100µf		


TABELA C.5

LISTAGEM DE LIGAÇÕES DA PLACA B

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 1 DE 7
PLACA: B				CÓD: 830208
EQUIP: UAM		PRDJ: SISMAG	APROV: / / RESP:	
SINAL	LIGAÇÕES			
GROUND	7(J10)// 7(L10)// 7(M10)// 7(N10)// 7(O10)// 7(P10)// 7(J22)// 7(L22)// 7(M22)// 7(N22)// 7(O22)// 8(D57)// 8(E57)// 8(F57)// 8(G57)// 7(I57)// 7(J57)// 7(L57)// 8(M57)// 8(N57)// 8(O57)// 8(P57)// 10(D70)// 10(E70)// 7(I70)// 10(J70)// 10(L10)// 10(M70)// 10(N70)// 10(O70)// 10(P70)// 15(M57)// 15(N57)// 15(O57)// 15(P57)// 1(D70)// 19(D70)// 1(E70)// 19(E70)// *XA21*// *XA22*// *YA17*// *YB17*// *YA19*// *YB19*// *YA21*// *YA22*			
+5,0V	14(J10)// 14(L10)// 14(M10)// 14(J22)// 14(L22)// 14(M22)// 16(D57)// 16(E57)// 16(F57)// 16(G57)// 14(I57)// 14(J57)// 14(L57)// 16(N57)// 16(O57)// 16(P57)// 20(D70)// 20(E57)// 14(I70)// 20(J70)// 20(L70)// 20(M70)// 20(N70)// 20(O70)// 20(P70)// *XB1*// *XB2*// *YB1*// *YB2*// R ₁ // R ₂ // R ₃ // P ₁			
+12,0V	*YA16*// *YB16*// 14(N10)// 14(O10)// 14(P10)// 14(N22)// 14(O22)			
-12,0V	*YA20*// *YB20*// 1(N10)// 1(O10)// 1(P10)// 1(N22)// 1(O22)			
DIB00	*B25*// 13(L10)			
DIB01	*B26*// 10(L10)			
DIB02	*B27*// 4(L10)			
DIB03	*B28*// 1(L10)			
DIB04	*B29*// 13(J10)			
DIB05	*B30*// 10(J10)			
DIB06	*B31*// 4(J10)			
DIB07	*B32*// 1(J10)			
DIB08	*B33*// 13(M22)			
DIB09	*B34*// 10(M22)			
DIB10	*B35*// 4(M22)			
DIB11	*B36*// 1(M22)			
DIB12	*B37*// 13(L22)			
DIB13	*B38*// 10(L22)			
DIB14	*B39*// 4(L22)			
DIB15	*B40*// 1(L22)			
DIB00	11(L10)// 2(M57)			
DIB01	8(L10)// 5(M57)			
DIB02	6(L10)// 11(M57)			
DIB03	3(L10)// 14(M57)			


(continua)

Tabela C.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 2 DE 7
PLACA: B			CÓD: 830208	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DIB04	11(J10) // 2(N57)			
DIB05	8(J10) // 5(N57)			
DIB06	6(J10) // 11(N57)			
DIB07	3(J10) // 14(N57)			
DIB08	11(M22) // 2(O57)			
DIB09	8(M22) // 5(O57)			
DIB10	6(M22) // 11(O57)			
DIB11	3(M22) // 14(O57)			
DIB12	11(L22) // 2(P57)			
DIB13	8(L22) // 5(P57)			
DIB14	6(L22) // 11(P57)			
DIB15	3(L22) // 14(P57)			
CH00	2(D57) // 3(M57)			
CH01	7(D57) // 6(M57)			
CH02	10(D57) // 10(M57)			
CH03	15(D57) // 13(M57)			
CH04	2(E57) // 3(N57)			
CH05	7(E57) // 6(N57)			
CH06	10(E57) // 10(N57)			
CH07	15(E57) // 13(N57)			
CH08	2(F57) // 3(O57)			
CH09	7(F57) // 6(O57)			
CH10	10(F57) // 10(O57)			
CH11	15(F57) // 13(O57)			
CH12	2(G57) // 3(P57)			
CH13	7(G57) // 6(P57)			
CH14	10(G57) // 10(P57)			
CH15	15(G57) // 13(P57)			
CKCH3	*YA11* // 1(C73)			
CKCH2	*YB11* // 5(C73)			
CKCH1	*YA12* // 11(C73)			
CKCH0	*YB12* // 13(C73)			


(continua)

Tabela C.5 - Continuação

LISTAGEM DE LIGAÇÕES			INPE	DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS	FL: 3 DE 7
PLACA: B					CÓD: 830208
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
*	2(C73)// 3(C73)				
*	4(C73)// 9(G57)				
*	6(C73)// 9(C73)				
*	8(C73)// 9(F57)				
*	10(C73)// 11(C63)				
*	10(C63)// 9(E57)				
*	12(C73)// 13(C63)				
*	12(C63)// 9(D57)				
CHDD	*YA13*// 1(B73)				
CHDC	*YB13*// 3(B73)				
CHDB	*YA14*// 5(B73)				
CMDA	*YB14*// 9(B73)				
*	2(B73)// 1(C63)				
*.	4(B73)// 3(C63)				
*	6(B73)// 5(C63)				
*	8(B73)// 9(C63)				
CHDDI	2(C63)// 13(D57)// 13(E57)// 13(F57)// 13(G57)				
CHDCI	4(C63)// 12(D57)// 12(E57)// 12(F57)// 12(G57)				
CHDBI	6(C63)// 5(D57)// 5(E57)// 5(F57)// 5(G57)				
CHDAI	8(C63)// 4(D57)// 4(E57)// 4(F57)// 4(G57)				
R1	C57// 1(D57)// 1(E57)// 1(F57)// 1(G57)				
TB00	4(M57)// 3(O70)				
TB01	7(M57)// 4(O70)				
TB02	9(M57)// 7(Q70)				
TB03	12(M57)// 8(O70)				
TB04	4(N57)// 13(O70)				
TB05	7(N57)// 14(O70)				
TB06	9(N57)// 17(O70)				
TB07	12(N57)// 18(O70)				
TB08	4(O57)// 3(P70)				
TB09	7(O57)// 4(P70)				
TB10	9(O57)// 7(P70)				


(continua)

Tabela C.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 4 DE 7	
PLACA: B					CÓD: 830208	
EQUIP: UAM			PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES					
IBT1	12(057)// 8(P70)					
IBT2	4(P57)// 13(P70)					
IBT3	7(P57)// 14(P70)					
IBT4	9(P57)// 17(P70)					
IBT5	12(P57)// 18(P70)					
BI00	*XB10*// 2(070)// 2(M70)					
BI01	*XA10*// 5(070)// 4(M70)					
BI02	*XB 9*// 6(070)// 6(M70)					
BI03	*XA 9*// 9(070)// 8(M70)					
BI04	*XB 8*// 12(070)// 11(M70)					
BI05	*XA 8*// 15(070)// 13(M70)					
BI06	*XB 7*// 16(070)// 15(M70)					
BI07	*XA 7*// 19(070)// 17(M70)					
BI08	*XB 6*// 2(P70)// 2(N70)					
BI09	*XA 6*// 5(P70)// 4(N70)					
BI10	*XB 5*// 6(P70)// 6(N70)					
BI11	*XA 5*// 9(P70)// 8(N70)					
BI12	*XB 4*// 12(P70)// 11(N70)					
BI13	*XA 4*// 15(P70)// 13(N70)					
BI14	*XB 3*// 16(P70)// 15(N70)					
BI15	*XA 3*// 19(P70)// 17(N70)					
DB000	*YB10*// 2(D70)					
DB001	*YA10*// 4(D70)					
DB002	*YB 9*// 6(D70)					
DB003	*YA 9*// 8(D70)					
DB004	*YB 8*// 11(D70)					
DB005	*YA 8*// 13(D70)					
DB006	*YB 7*// 15(D70)					
DB007	*YA 7*// 17(D70)					
DB008	*YB 6*// 2(E70)					
DB009	*YA 6*// 4(E70)					
DB010	*YB 5*// 6(E70)					
DB011	*YA 5*// 8(E70)					


(continua)

Tabela C.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS	FL: 5 DE 7
PLACA: B				CÓD: 830208
EQUIP: UAM		PROJ: SISMAG	APROV: / / * RESP:	
SINAL	LIGAÇÕES			
DB012	*YB4*// 11(E70)			
DB013	*YA4*// 13(E70)			
DB014	*YB3*// 15(E70)			
DB015	*YA3*// 17(E70)			
BO00	18(D70)// 2(J70)// 12(P10)// 13(P10)			
BO01	16(D70)// 4(J70)// 9(P10)// 10(P10)			
BO02	14(D70)// 6(J70)// 5(P10)// 4(P10)			
BO03	12(D70)// 8(J70)// 2(P10)			
BO04	9(D70)// 11(J70)// 12(O10)// 13(O10)			
BO05	7(D70)// 13(J70)// 9(O10)// 10(O10)			
BO06	5(D70)// 15(J70)// 5(O10)// 4(O10)			
BO07	3(D70)// 17(J70)// 2(O10)			
BO08	18(E70)// 2(L70)// 12(O22)// 13(O22)			
BO09	16(E70)// 4(L70)// 9(O22)// 10(O22)			
BO10	14(E70)// 6(L70)// 5(O22)// 4(O22)			
BO11	12(E70)// 8(L70)// 2(O22)			
BO12	9(E70)// 11(L70)// 12(N22)// 13(N22)			
BO13	7(E70)// 13(L70)// 9(N22)// 10(N22)			
BO14	5(E70)// 15(L70)// 5(N22)// 4(N22)			
BO15	3(E70)// 17(L70)// 2(N22)			
DOB00	*B1*// 11(P10)			
DOB01	*B2*// 8(P10)			
DOB02	*B3*// 6(P10)			
DOB03	*B4*// 3(P10)			
DOB04	*B5*// 11(O10)			
DOB05	*B6*// 8(O10)			
DOB06	*B7*// 6(O10)			
DOB07	*B8*// 3(O10)			
DOB08	*B9*// 11(O22)			
DOB09	*B10*// 8(O22)			
DOB10	*B11*// 6(O22)			
DOB11	*B12*// 3(O22)			


(continua)

Tabela C.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 6 DE 7
PLACA: B			CÓD: 830208	
EQUIP: UAM		PROJ: SISNAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DOB12	*B13*// 11(N22)			
DOB13	*B14*// 8(N22)			
DOB14	*B14*// 6(N22)			
DOB15	*B16*// 3(N22)			
PBT3	*XA13*// 3(M70)// 12(M70)// 3(N70)// 12(N70)			
PBT2	*XB13*// 5(M70)// 14(M70)// 5(N70)// 14(N70)			
PBT1	*XA14*// 7(M70)// 16(M70)// 7(N70)// 16(N70)			
PBT0	*XB14*// 9(M70)// 18(M70)// 9(N70)// 18(N70)			
PB03	*XA17*// 3(J70)// 12(J70)// 3(L70)// 12(L70)			
PB02	*XB17*// 5(J70)// 14(J70)// 5(L70)// 14(L70)			
PB01	*XA18*// 7(J70)// 16(J70)// 7(L70)// 16(L70)			
PB00	*XB18*// 9(J70)// 18(J70)// 9(L70)// 18(L70)			
CKI3	*XA15*// 19(L70)// 19(N70)			
CKI2	*XB15*// 1(L70)// 1(N70)			
CKI1	*XA16*// 19(J70)// 19(M70)			
CKI0	*XB16*// 1(J70)// 1(M70)			
ENCB	<div> <div>*B46*// *B22*// 1(M10)</div> <div>*B48*// 7(M10)</div> <div>} TWISTED</div> </div>			
TENCB				
R3	M8// 2(M10)			
ENCB	3(M10)// 4(I57)			
EXEC	*XB19*// 1(I70)			
EXEC	2(I70)// 2(I57)			
LOCB	*XB12*// 3(I70)// 5(I57)// 5(N10)			
LOCB	4(I70)// 1(I57)// 1(M57)// 1(N57)// 1(O57)// 1(P57)			
**	3(I57)// 1(L57)			
**	6(I57)// 2(L57)			
STBB	*XA11*// 3(L57)// 1(J57)			
ATNB	*XB11*// 5(I70)			
RELBI	3(J57)// 11(O70)// 11(P70)			
RESET	*XA19*// 9(I70)			
RESET	8(I70)// 11(I70)			
RSTB	10(I70)// 1(O70)// 1(P70)			
OKB	*XA12*// 13(I70)			
OKB	12(I70)// 3(J22)			

(continua)

Tabela C.5 - Conclusão

LISTAGEM DE LIGAÇÕES		 INPE		DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 7 DE 7	
PLACA: B						CÓD: 830208	
EQUIP: UAM			PROJ: SISMAG		APROV: / / RESP:		
SINAL		LIGAÇÕES					
R2		H27// 5(J22)// 4(J22)					
OKB		6(J22)// 4(N1Ø)					
DVFB		*B47*// *B23*// 6(N1Ø)					
TDVFB		*B24// 7(N1Ø)					
*		6(I7Ø)// 2(J57)					
		} TWISTED					

APÊNDICE D

DESENHOS E TABELAS REFERENTES A PLACA C DA UAM

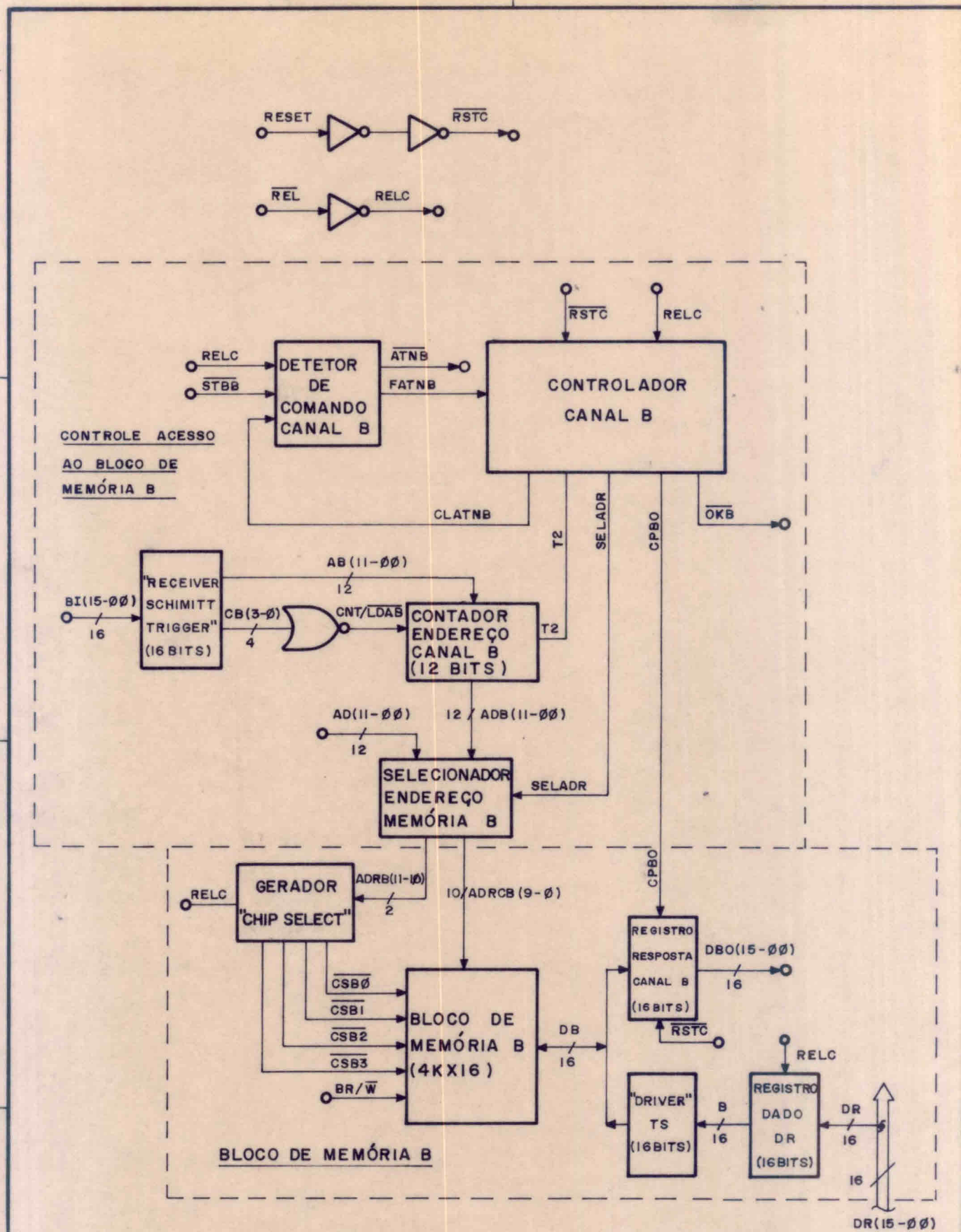
Desenho D.1 - SDA-830203: Placa C - diagrama de blocos (Unidade Acu
muladora Microprogramada).

Desenho D.2 - SDA-830209: Placa C - esquema elétrico (Unidade Acumu
ladora Microprogramada).

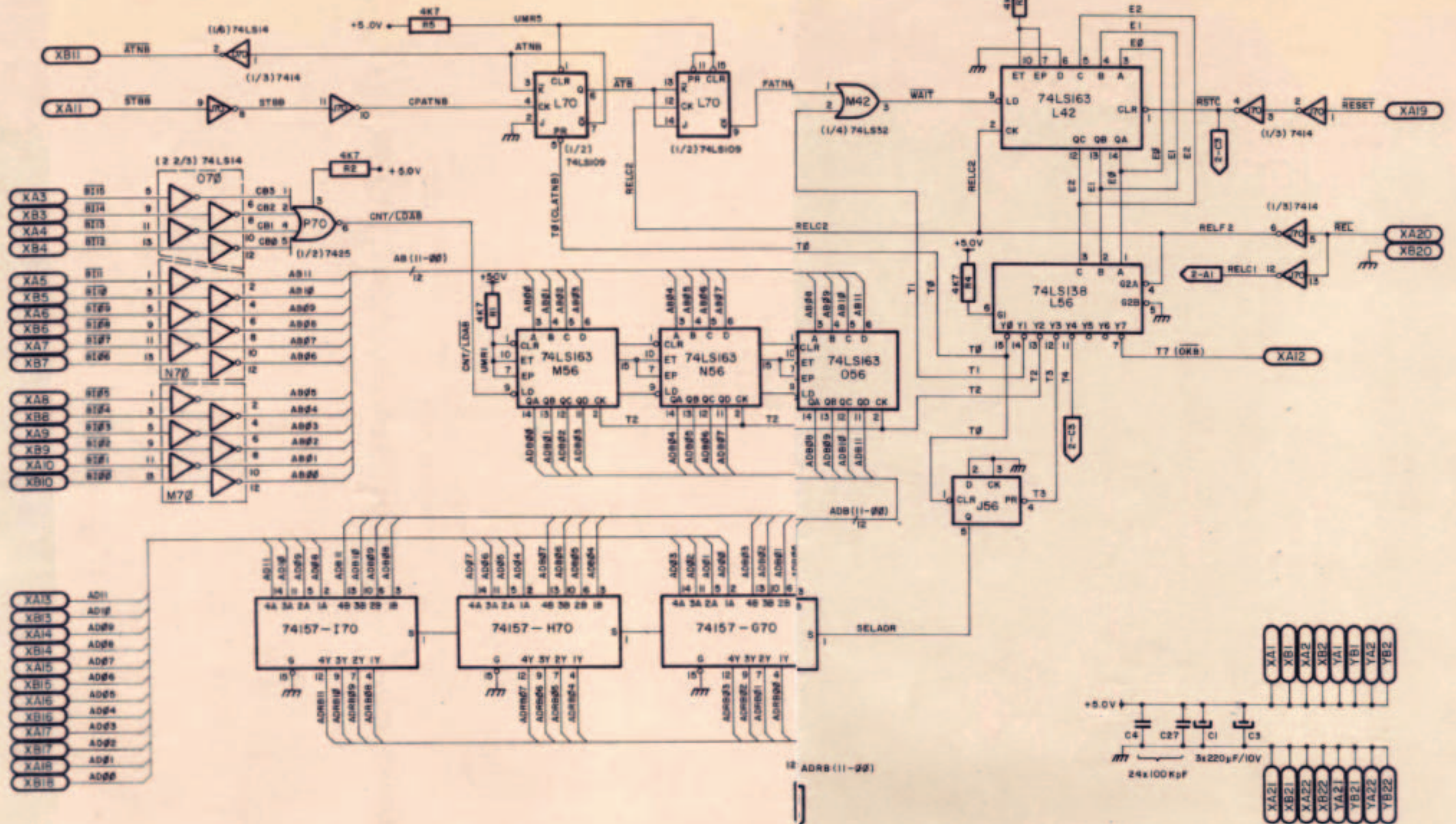
Desenho D.3 - SDA-830215: Placa C - disposição dos componentes na pla
ca (Unidade Acumuladora Microprogramada).

Tabela D.4 - Lista de material da placa C.

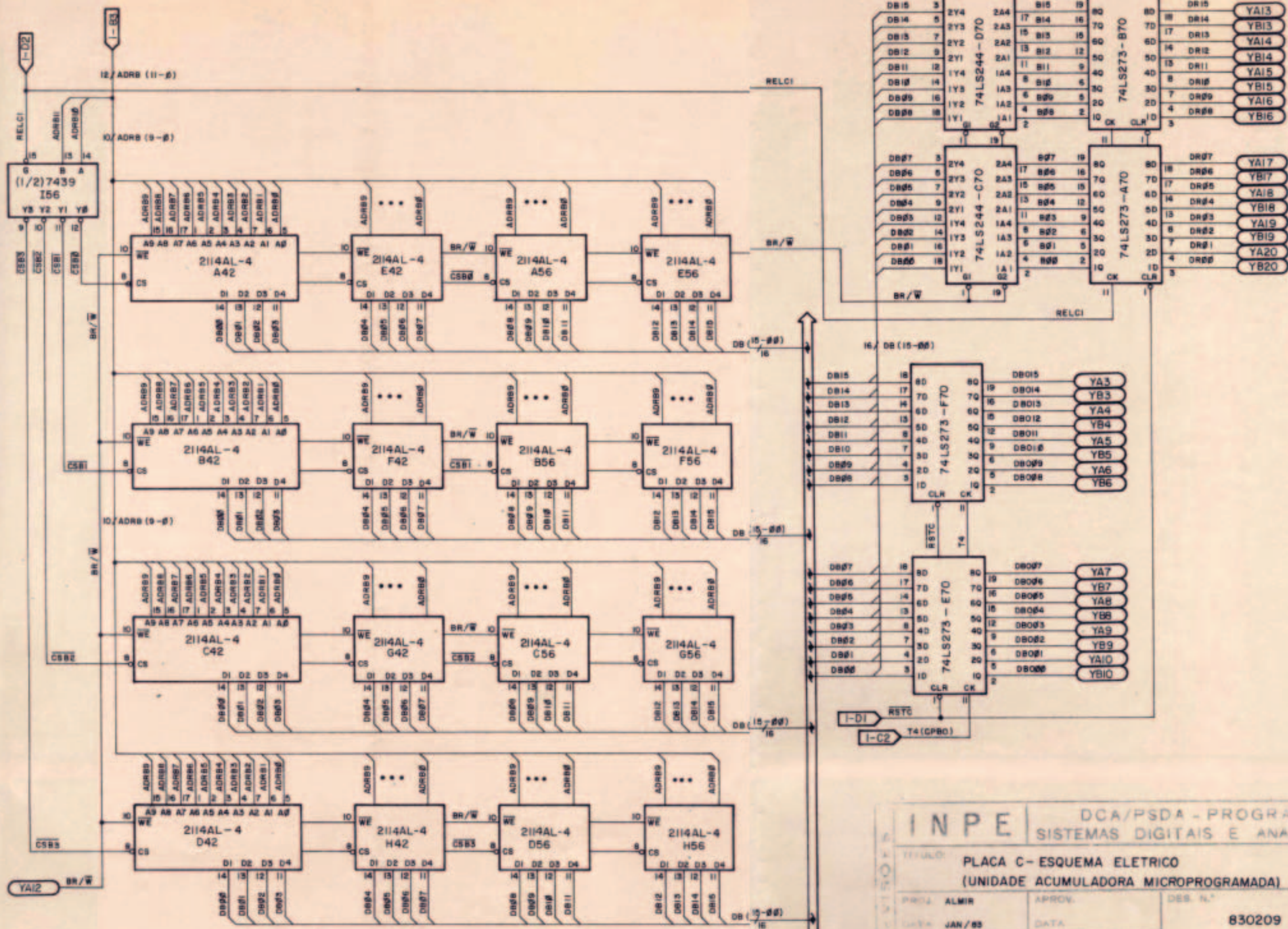
Tabela D.5 - Listagem de ligações da placa C.



REVISÕES	INPE - DCA/PSDA - PROJ. A		
	SISTEMAS DIGITAIS E ANALOG		
	TÍTULO: PLACA C - DIAGRAMA DE BLOCOS (UNIDADE ACUMULADORA MICROPROGRAMADA)		
	PROJ. ALMIR	APROV.	DES. N.º
	DATA	DATA	830203
DES. HIRAM	D.I		FOLHA 1 DE 1
DATA 10/04/8			



INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
TÍTULO: PLACA C-ESQUEMA ELÉTRICO (UNIDADE ACUMULADORA MICROPROGRAMADA)			
PROJ. ALMIR	APROV.	DES. N.º	
DATA JAN/85	DATA	830209	
CRS. CARMEN LÚCIA	02	FOLHA 1 DE 2	
DATA DEZ/84			



INPE DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALÓGICOS

PLACA C - ESQUEMA ELETRICO
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR	APROV.	DES. N.º
DATA JAN / 85	DATA	830209
DES. CARMEN LÚCIA	D.2	FOLHA 2 DE 2
DEZEMBRO/84		

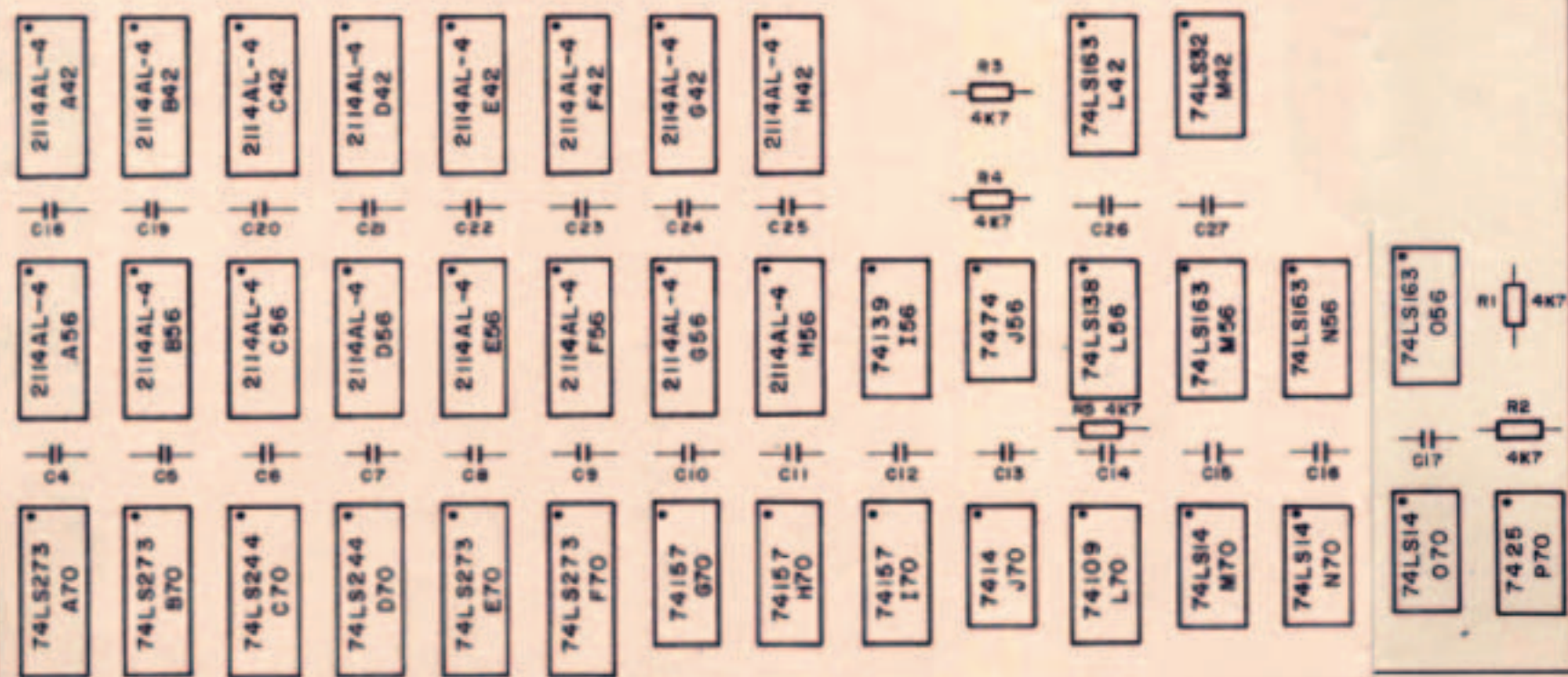
A

B

C

D

A B C D E F G H I J L M N O P



C1 220µF/10V
C28 100µF/10V
YA22

C2 220µF/10V
C29 100µF/10V
YA1

C3 220µF/10V
C30 100µF/10V
XA 22
XA1

XA

XB

1	+5.0V	1	+5.0V
2	+5.0V	2	+5.0V
3	8116	3	8114
4	8113	4	8112
5	8111	5	8110
6	8109	6	8108
7	8107	7	8106
8	8105	8	8104
9	8103	9	8102
10	8101	10	8100
11	STBB	11	ATNB
12	OKB	12	
13	AD11	13	AD10
14	AD09	14	AD08
15	AD07	15	AD06
16	AD05	16	AD04
17	AD03	17	AD02
18	AD01	18	AD00
19	RESET	19	
20	REL	20	TREL
21	0.0V	21	0.0V
22	0.0V	22	0.0V

YA

YB

1	+5.0V	1	+5.0V
2	+5.0V	2	+5.0V
3	DB015	3	DB014
4	DB013	4	DB012
5	DB011	5	DB010
6	DB009	6	DB008
7	DB007	7	DB006
8	DB005	8	DB004
9	DB003	9	DB002
10	DB001	10	DB000
11		11	
12	BR/W	12	
13	DR15	13	DR14
14	DR13	14	DR12
15	DR11	15	DR10
16	DR09	16	DR08
17	DR07	17	DR06
18	DR05	18	DR04
19	DR03	19	DR02
20	DR01	20	DR00
21	0.0V	21	0.0V
22	0.0V	22	0.0V

70

REVISÕES

INPE

DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALOGTÍTULO: PLACA C - DISPOSIÇÃO DOS COMPONENTES NA PLACA
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR

APROV.

DES. N.º

DATA JAN/83

DATA

830215

DES. NIRAM

D.3

FOLHA 1 DE 1

DATA 03/04/84

A

B

C

D

TABELA D.4
LISTA DE MATERIAL DA PLACA C

LISTA DE MATERIAL		INPE - DCA/PSDA-PROG.DE SIST. DIGITAIS E ANALÓGICOS				FL: 1 DE 2
PLACA: C		CÓD: 830209				
EQUIP: Unidade Acumuladora Microprogramada (UAM)		1	PROJ: SISMAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF. DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)		
1	3	M70,N70,070	74LS14N	Memória RAM estática 1K X 4 bits, tempo de acesso máximo de 200ns Resistor 4K, 5%, 1/8w Capacitor 100kpF, disco Capacitor 220uF/10v, eletrolítico		
2	1	J70	7414N			
3	1	M42	74LS32N			
4	1	P70	7425N			
5	1	J56	7474N			
6	1	L70	74109N			
7	1	L56	74LS138N			
8	1	I56	74139N			
9	3	G70,H70,I70	74157N			
10	4	L42,M56,N56,D56	74LS163N			
11	2	C70,D70	74LS244N			
12	4	A70,B70,E70,F70	74LS273N			
13	16	A42,A56,B42,B56,C42,C56,D42,D56,E42,E56,F42,F56,G42,G56,H42,H56				
14	5	R1 a R5	2114AL-4	Soquete de 14 pinos, 0,3", "Wire-Wrapping", ouro (fabricante GARRY)		
15	24	C4 a C27	4K7,			
16	3	C1,C2,C3	100kpF			
17	7	J56,J70,M42,N70,070,P70	220uF			
18	10	G70,H70,I56,I70,L42,L56,L70,M56,N56,056	SQ 14p W/W	Soquete de 16 pinos, 0,3", "Wire-Wrapping", ouro (fabricante GARRY)		
			SQ 16p W/W			


(continua)

Tabela D.4 - Conclusão

LISTA DE MATERIAL		INPE - DCA/PSDA-PROG.DE SIST.DIGITAIS E ANALÓGICOS			FL: 2 DE 2
PLACA: C		Cód: 830209			
EQUIP: Unidade Acumulada Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
19	16	A42,A56,B42,B56,C42, C56,D42,D56,E42,E56, F42,F56,G42,G56,H42, H56	SQ 18p W/W	Soquete de 18 pinos, 0,3", "Wire-Wrapping", ouro (fabricante GARRY) Soquete de 20 pinos, 0,3", "Wire-Wrapping", ouro (fabricante GARRY) Pinos de "Wire-Wrapping", ouro Placa de circuito impresso para "Wire-Wrapping" de 250 X 245 mm com 2 conectores machos dourados de 22 pinos duplos (passo 3,96 mm) fabricante INPE Fio de "Wire-Wrapping" # 30AWG Capacitor 100uF/10v, eletrolítico (tântalo)	
20	6	A70,B70,C70,D70,F70	SQ 20p W/W		
21	80	-	-		
22	1	-	810305		
23	100ft				
24	3	C28,C29,C30	100uF		


TABELA D.5

LISTAGEM DE LIGAÇÕES DA PLACA C

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 1 DE 7
PLACA: C			Cód: 830209	
EQUIP: UAM		PROJ: SISMAg	APROV: / /	RESP:
SINAL	LIGAÇÕES			
GROUND	9(A42)// 9(B42)// 9(C42)// 9(D42)// 9(E42)// 9(F42)// 9(G42)// 9(H42)// 8(L42)// 7(M42)// 9(A56)// 9(B56)// 9(C56)// 9(D56)// 9(E56)// 9(F56)// 9(G56)// 9(H56)// 8(I56)// 7(J56)// 8(L56)// 8(M56)// 8(N56)// 8(O56)// 10(A70)// 10(B70)// 10(C70)// 10(D70)// 10(E70)// 10(F70)// 8(G70)// 8(H70)// 8(I70)// 7(J70)// 7(M70)// 7(N70)// 7(O70)// 7(P70)// 6(L42)// 2(J56)// 3(J56)// 5(L56)// 15(G70)// 15(H70)// 15(I70)// 2(L70)// *XA21*// *XA22*// *YA21*// *YA22*			
+5.0V	18(A42)// 18(B42)// 18(C42)// 18(D42)// 18(E42)// 18(F42)// 18(G42)// 18(H42)// 16(L42)// 14(M42)// 18(A56)// 18(B56)// 18(C56)// 18(D56)// 18(E56)// 18(F56)// 18(G56)// 18(H56)// 16(I56)// 14(J56)// 16(L56)// 16(M56)// 16(N56)// 16(O56)// 20(A70)// 20(B70)// 20(C70)// 20(D70)// 20(E70)// 20(F70)// 16(G70)// 16(H70)// 16(I70)// 14(J70)// 16(L70)// 16(M70)// 14(N70)// 14(O70)// 14(P70)// *XB1* // *XB2* // *YB1* // *YB2*// R ₁			
BI00*	*XB10*// 13(M70)			
BI01	*XA10*// 11(M70)			
BI02	*XB 9*// 9(M70)			
BI03	*XA 9*// 5(M70).			
BI04	*XB 8*// 3(M70)			
BI05	*XA 8*// 1(M70)			
BI06	*XB 7*// 13(N70)			
BI07	*XA 7*// 11(N70)			
BI08	*XB 6*// 9(N70)			
BI09	*XA 6*// 5(N70)			
BI10	*XB 5*// 3(N70)			
BI11	*XA 5*// 1(N70)			
BI12	*XB 4*// 13(O70)			
BI13	*XA 4*// 11(O70)			
BI14	*XB 3*// 9(O70)			
BI15	*XA 3*// 5(O70)			
AB00	12(M70)// 3(M56)			
AB01	10(M70)// 4(M56)			
AB02	8(M70)// 5(M56)			
AB03	6(M70)// 6(M56)			


(continua)

Tabela D.5 - Continuação

LISTAGEM DE LIGAÇÕES			INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 2 DE 7	
PLACA: C					CÓD: 830209	
EQUIP: UAM			PROJ: SISMAG		APROV: / / RESP:	
SINAL		LIGAÇÕES				
ABØ4		4(M7Ø)// 3(N56)				
ABØ5		2(M7Ø)// 4(N56)				
ABØ6		12(N7Ø)// 5(N56)				
ABØ7		1Ø(N7Ø)// 6(N56)				
ABØ8		8(N7Ø)// 3(O56)				
ABØ9		6(N7Ø)// 4(O56)				
AB1Ø		4(N7Ø)// 5(O56)				
AB11		2(N7Ø)// 6(O56)				
CBØ		12(O7Ø)// 5(P7Ø)				
CB1		1Ø(O7Ø)// 4(P7Ø)				
CB2		8(O7Ø)// 2(P7Ø)				
CB3		6(O7Ø)// 1(P7Ø)				
ADBØØ		14(M56)// 3(G7Ø)				
ADBØ1		13(M56)// 6(G7Ø)				
ADBØ2		12(M56)// 1Ø(G7Ø)				
ADBØ3		11(M56)// 13(G7Ø)				
ADBØ4		14(N56)// 3(H7Ø)				
ADBØ5		13(N56)// 6(H7Ø)				
ADBØ6		12(N56)// 1Ø(H7Ø)				
ADBØ7		11(N56)// 13(H7Ø)				
ADBØ8		14(O56)// 3(I7Ø)				
ADBØ9		13(O56)// 6(I7Ø)				
ADB1Ø		12(O56)// 1Ø(I7Ø)				
AD811		11(O56)// 13(I7Ø)				
ADØØ		*XB18*// 2(G7Ø)				
ADØ1		*XA18*// 5(G7Ø)				
ADØ2		*XB17*// 11(G7Ø)				
ADØ3		*XA17*// 14(G7Ø)				
ADØ4		*X816*// 2(H7Ø)				
ADØ5		*XA16*// 5(H7Ø)				
ADØ6		*XB15*// 11(H7Ø)				
ADØ7		*XA15*// 14(H7Ø)				


(continua)

Tabela D.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 3 DE 7
PLACA: C				CÓD: 830209	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
AD08	*XB14*// 2(I70)				
AD09	*XA14*// 5(I70)				
AD10	*XB13*// 11(I70)				
AD11	*XA13*// 14(I70)				
ADRB00	4(G70)// 5(H56)// 5(G56)// 5(F56)// 5(E56)// 5(D56)// 5(C56)// 5(B56)// 5(A56)// 5(A42)// 5(B42)// 5(C42)// 5(D42)// 5(E42)// 5(F42)// 5(G42)// 5(H42)				
ADRB01	7(G70)// 6(H56)// 6(G56)// 6(F56)// 6(E56)// 6(D56)// 6(C56)// 6(B56)// 6(A56)// 6(A42)// 6(B42)// 6(C42)// 6(D42)// 6(E42)// 6(F42)// 6(G42)// 6(H42)				
ADRB02	9(G70)// 7(H56)// 7(G56)// 7(F56)// 7(E56)// 7(D56)// 7(C56)// 7(B56)// 7(A56)// 7(A42)// 7(B42)// 7(C42)// 7(D42)// 7(E42)// 7(F42)// 7(G42)// 7(H42)				
ADRB03	12(G70)// 4(H56)// 4(G56)// 4(F56)// 4(E56)// 4(D56)// 4(C56)// 4(B56)// 4(A56)// 4(A42)// 4(B42)// 4(C42)// 4(D42)// 4(E42)// 4(F42)// 4(G42)// 4(H42)				
ADRB04	4(H70)// 3(H56)// 3(G56)// 3(F56)// 3(E56)// 3(D56)// 3(C56)// 3(B56)// 3(A56)// 3(A42)// 3(B42)// 3(C42)// 3(D42)// 3(E42)// 3(F42)// 3(G42)// 3(H42)				
ADRB05	7(H70)// 2(H56)// 2(G56)// 2(F56)// 2(E56)// 2(D56)// 2(C56)// 2(B56)// 2(A56)// 2(A42)// 2(B42)// 2(C42)// 2(D42)// 2(E42)// 2(F42)// 2(G42)// 2(H42)				
ADRB06	9(H70)// 1(H56)// 1(G56)// 1(F56)// 1(E56)// 1(D56)// 1(C56)// 1(B56)// 1(A56)// 1(A42)// 1(B42)// 1(C42)// 1(D42)// 1(E42)// 1(F42)// 1(G42)// 1(H42)				
ADRB07	12(H70)// 17(H56)// 17(G56)// 17(F56)// 17(E56)// 17(D56)// 17(C56)// 17(B56)// 17(A56)// 17(A42)// 17(B42)// 17(C42)// 17(D42)// 17(E42)// 17(F42)// 17(G42)// 17(H42)				
ADRB08	4(I70)// 16(H56)// 16(G56)// 16(F56)// 16(E56)// 16(D56)// 16(C56)// 16(B56)// 16(A56)// 16(A42)// 16(B42)// 16(C42)// 16(D42)// 16(E42)// 16(F42)// 16(G42)// 16(H42)				
ADRB09	7(I70)// 15(H56)// 15(G56)// 15(F56)// 15(E56)// 15(D56)// 15(C56)// 15(B56)// 15(A56)// 15(A42)// 15(B42)// 15(C42)// 15(D42)// 15(E42)// 15(F42)// 15(G42)// 15(H42)				
ADRB10	9(I70)// 14(I56)				
ADRB11	12(I70)// 13(I56)				


(continua)

Tabela D.5 - Continuação

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 4 DE 7
PLACA: C			CÓD: 830209	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
CSB0	12(I56) // 8(E56) // 8(E42) // 8(A42) // 8(A56)			
CSB1	11(I56) // 8(F56) // 8(F42) // 8(B42) // 8(B56)			
CSB2	10(I56) // 8(G56) // 8(G42) // 8(C42) // 8(C56)			
CSB3	9(I56) // 8(H56) // 8(H42) // 8(D42) // 8(D56)			
BR/W	*YA12* // 19(D70) // 1(D70) // 19(C70) // 1(C70) // 10(A56) // 10(B56) // 10(C56) // 10(D56) // 10(E56) // 10(F56) // 10(G56) // 10(H56) // 10(H42) // 10(G42) // 10(F42) // 10(E42) // 10(D42) // 10(C42) // 10(B42) // 10(A42)			
DB00	14(A42) // 14(B42) // 14(C42) // 14(D42) // 3(E70) // 18(C70)			
DB01	13(A42) // 13(B42) // 13(C42) // 13(D42) // 4(E70) // 16(C70)			
DB02	12(A42) // 12(B42) // 12(C42) // 12(D42) // 7(E70) // 14(C70)			
DB03	11(A42) // 11(B42) // 11(C42) // 11(D42) // 8(E70) // 12(C70)			
DB04	14(H42) // 14(G42) // 14(F42) // 14(E42) // 13(E70) // 9(C70)			
DB05	13(H42) // 13(G42) // 13(F42) // 13(E42) // 14(E70) // 7(C70)			
SB06	12(H42) // 12(G42) // 12(F42) // 12(E42) // 17(E70) // 5(C70)			
DB07	11(H42) // 11(G42) // 11(F42) // 11(E42) // 18(E70) // 3(C70)			
DB08	14(A56) // 14(B56) // 14(C56) // 14(D56) // 3(F70) // 18(D70)			
DB09	13(A56) // 13(B56) // 13(C56) // 13(D56) // 4(F70) // 16(D70)			
DB10	12(A56) // 12(B56) // 12(C56) // 12(D56) // 7(F70) // 14(D70)			
DB11	11(A56) // 11(B56) // 11(C56) // 11(D56) // 8(F70) // 12(D70)			
DB12	14(H56) // 14(G56) // 14(F56) // 14(E56) // 13(F70) // 9(D70)			
DB13	13(H56) // 13(G56) // 13(F56) // 13(E56) // 14(F70) // 7(D70)			
DB14	12(H56) // 12(G56) // 12(F56) // 12(E56) // 17(F70) // 5(D70)			
DB15	11(H56) // 11(G56) // 11(F56) // 11(D56) // 18(F70) // 3(D70)			
B00	2(C70) // 2(A70)			
B01	4(C70) // 5(A70)			
B02	6(C70) // 6(A70)			
B03	8(C70) // 9(A70)			
B04	11(C70) // 12(A70)			
B05	13(C70) // 15(A70)			
B06	15(C70) // 16(A70)			
B07	17(C70) // 19(A70)			
B08	2(D70) // 2(B70)			
B09	4(D70) // 5(B70)			
B10	6(D70) // 6(B70)			


(continua)

Tabela D.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 5 DE 7	
PLACA: C				CÓD: 830209		
EQUIP: UAM			PROJ: SISMAG		APROV: / / RESP:	
SINAL		LIGAÇÕES				
B11		B(07Ø)// 9(B7Ø)				
B12		11(07Ø)// 12(B7Ø)				
B13		13(07Ø)// 15(B7Ø)				
B14		15(07Ø)// 16(B7Ø)				
B15		17(07Ø)// 19(B7Ø)				
DRØØ		*YB20*// 3(A7Ø)				
ORØ1		*YA20*// 4(A7Ø)				
DRØ2		*YB19*// 7(A7Ø)				
ORØ3		*YA19*// 8(A7Ø)				
DRØ4		*YB18*// 13(A7Ø)				
DRØ5		*YA18*// 14(A7Ø)				
DRØ6		*YB17*// 17(A7Ø)				
DRØ7		*YA17*// 18(A7Ø)				
DRØ8		*YB16*// 3(B7Ø)				
ORØ9*		*YA16*// 4(B7Ø)				
DR1Ø		*YB15*// 7(B7Ø)				
DR11		*YA15*// 8(B7Ø)				
OR12		*YB14*// 13(B7Ø)				
DR13		*YA14*// 14(B7Ø)				
DR14		*YB13*// 17(B7Ø)				
DR15		*YA13*// 18(B7Ø)				
DBØØØ		*YB10* // 2(E7Ø)				
DBØØ1		*YA10* // 5(E7Ø)				
DBØØ2		*YB 9* // 6(E7Ø)				
ØBØØ3		*YA 9* // 9(E7Ø)				
ØBØØ4		*YB 8* // 12(E7Ø)				
DBØØ5		*YA 8* // 15(E7Ø)				
DBØØ6		*YB 7* // 16(E7Ø)				
ØBØØ7		*YA 7* // 19(E7Ø)				
ØBØØ8		*YB 6* // 2(F7Ø)				
ØBØØ9		*YB 6* // 5(F7Ø)				
ØBØ1Ø		*YB 5* // 6(F7Ø)				
ØBØ11		*YA 5* // 9(F7Ø)				


(continua)

Tabela D.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 6 DE 7
PLACA: C			CÓD: 830209	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DB012	*YB4*// * 12(F70)			
DB013	*YA4*// * 15(F70)			
DB014	*YB3*// * 16(F70)			
DB015	*YA3*// * 19(F70)			
ATNB	2(070)// *XB11*			
ATNB	1(070)// 7(L70)// 3(L70)			
ATB	6(L70)// 3(L70)// 4(L70)			
STBB	*XA11*// 9(J70)			
STBB	8(J70)// 11(J70)			
CPATNB	10(J70)// 4(L70)			
*	15(M56)// 7(N56)// 10(N56)			
*	15(N56)// 7(O56)// 10(O56)			
CNT/LDAB	6(P70)// 9(O56)// 9(N56)// 9(M56)			
FATNB	9(L70)// 1(M42)			
WAIT	3(M42)// 9(L42)			
E0	14(L42)// 3(L42)// 1(L56)			
E1	13(L42)// 4(L42)// 2(L56)			
E2	12(L42)// 5(L42)// 3(L56)			
RESET	*XA19*// 1(J70)			
RESET	2(J70)// 3(J70)			
RSTC	1(A70)// 1(B70)// 1(E70)// 1(F70)// 4(J70)// 1(L42)			
REL	*XA20*// 5(J70)// 13(J70)			
TREL	*XB20*// 7(J70)			
OKB	*XA12*// 7(L56)			
T0	1(J56)// 15(L56)// 5(L70)			
T1	14(L56)// 2(M42)			
T2	13(L56)// 2(M56)// 2(N56)// 2(O56)			
T3	4(J56)// 12(L56)			
T4	11(E70)// 11(F70)// 11(L56)			
SELADR	1(G70)// 1(H70)// 1(I70)// 5(J56)			
UMR1	10(M56)// 7(M56)// 1(M56)// 1(N56)// 1(O56)// Resistor (R1)			
UMR2	3(P70)// Resistor(R2)			
UMR3	10(L42)// 7(L42)// Resistor(R3)			

(continua)

Tabela D.5 - Conclusão

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 7 DE 7
PLACA: C				CÓD: 830209	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
UMR4	6(L56) // Resistor(R4)				
UMR5	11(L70) // 15(L70) // 1(L70) // Resistor(R5)				
RELC1	11(A70) // 11(B70) // 15(I56) // 6(J70)				
RELC2	12(J70) // 12(L70) // 4(L56) // 2(L42)				

APÊNDICE E

DESENHOS E TABELAS REFERENTES A PLACA D DA UAM

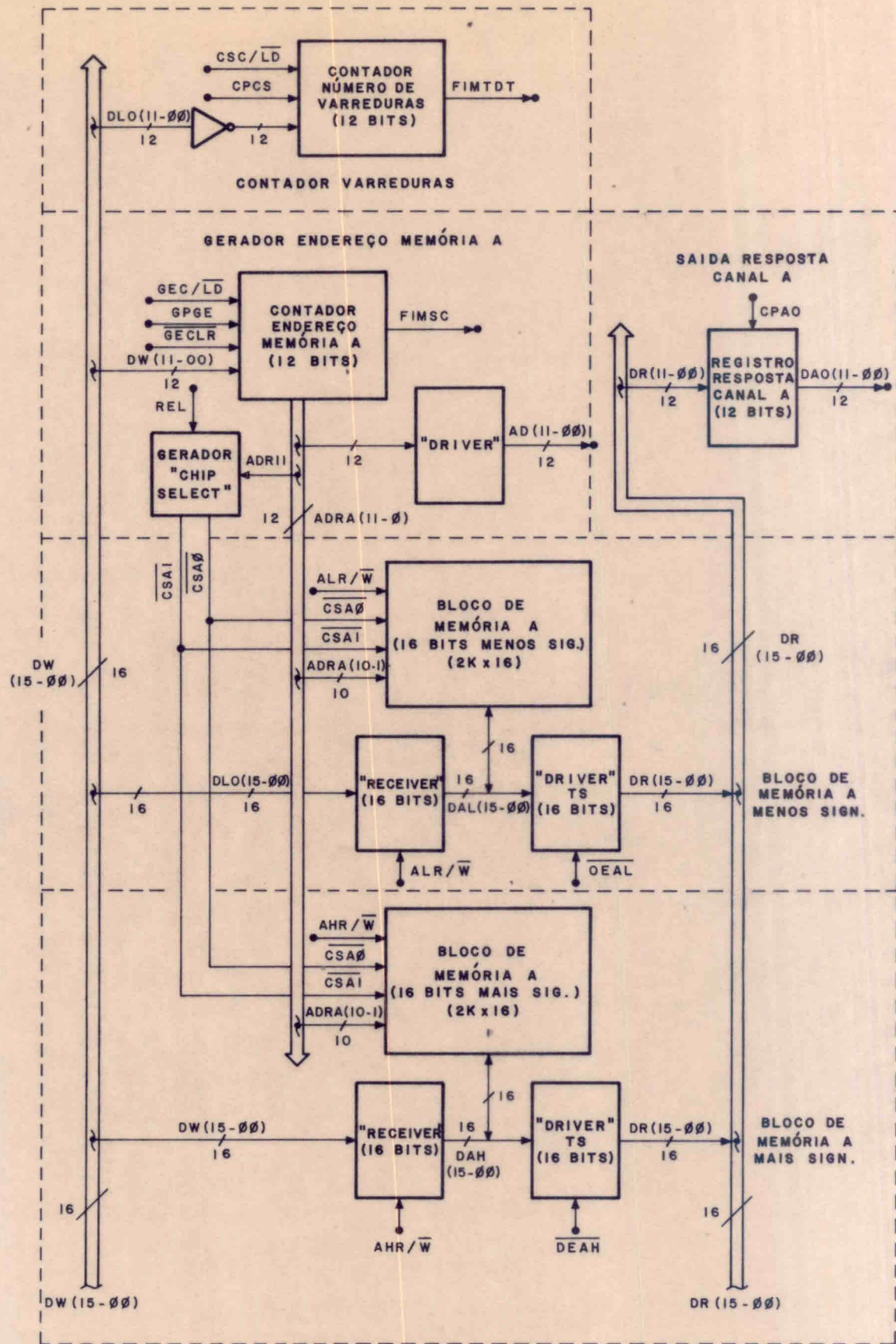
Desenho E.1 - SDA-830204: Placa D - diagrama de blocos (Unidade Acumuladora Microprogramada).

Desenho E.2 - SDA-830210: Placa D - esquema elétrico (Unidade Acumuladora Microprogramada).

Desenho E.3 - SDA-830216: Placa D - disposição dos componentes na placa (Unidade Acumuladora Microprogramada).

Tabela E.4 - Lista de material da placa D.

Tabela E.5 - Listagem de ligações da placa D.



SISTEMAS DIGITAIS E ANALÓGICOS	INPE		
	DCA/PSDA - PROGRAMA		
	SISTEMAS DIGITAIS E ANALÓGICOS		
	TÍTULO: PLACA D - DIAGRAMA DE BLOCOS (UNIDADE ACUMULADORA MICROPROGRAMADA)		
	PROJ. ALMIR	APROV.	DES. N.º
DATA JAN/83	DATA	830204	
DES. RENATO	E.I.		
DATA ABR/84	FOLHA 1 DE 1		

A

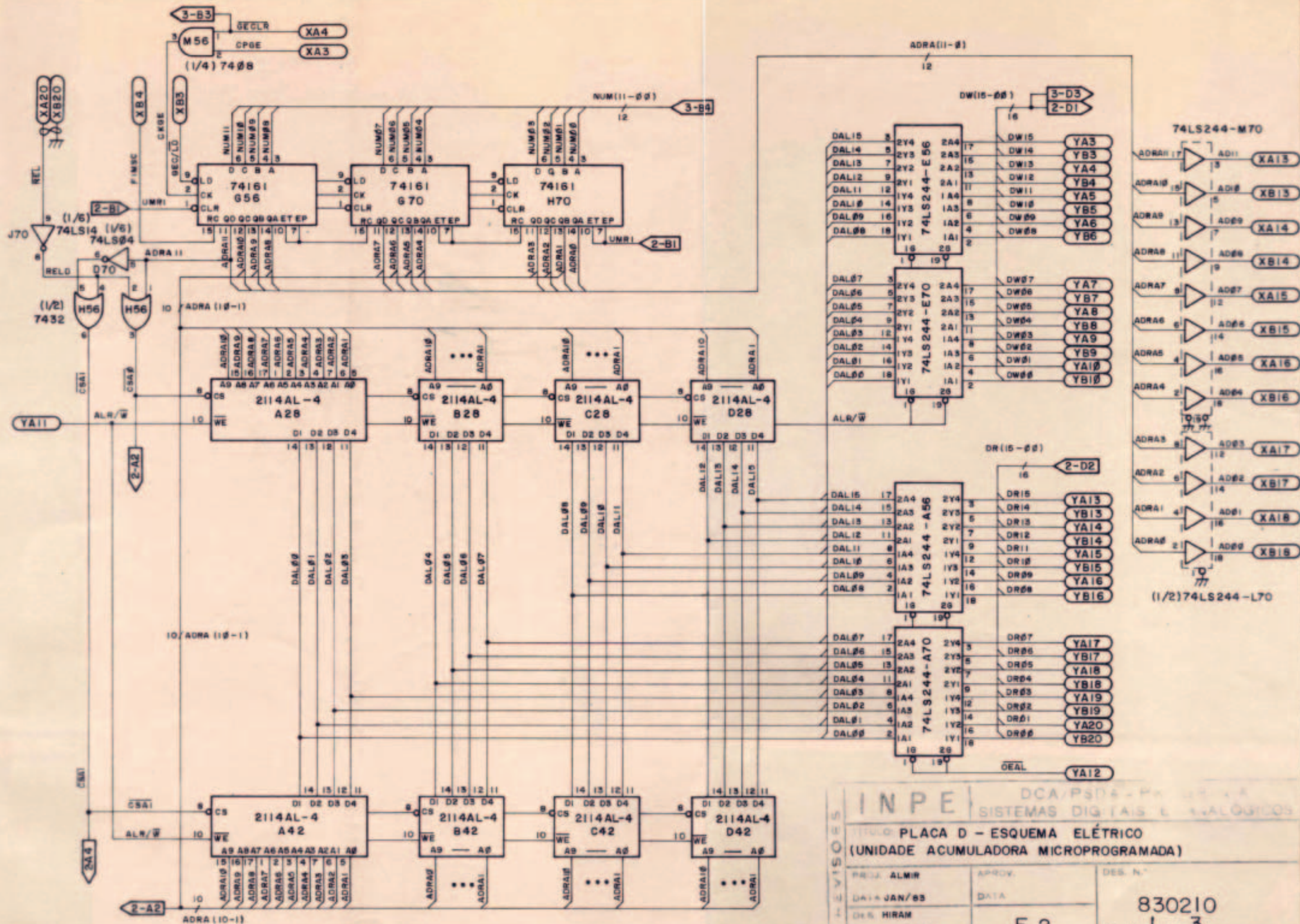
B

A

B

C

D



INPE DCA/PSD-PA-10-1A
SISTEMAS DIGITAIS E ANALÓGICOS

TÍTULO: PLACA D - ESQUEMA ELÉTRICO
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PAGE: ALMIR
DATA: JAN/83
DES: HIRAM
DATA: 06/04/84

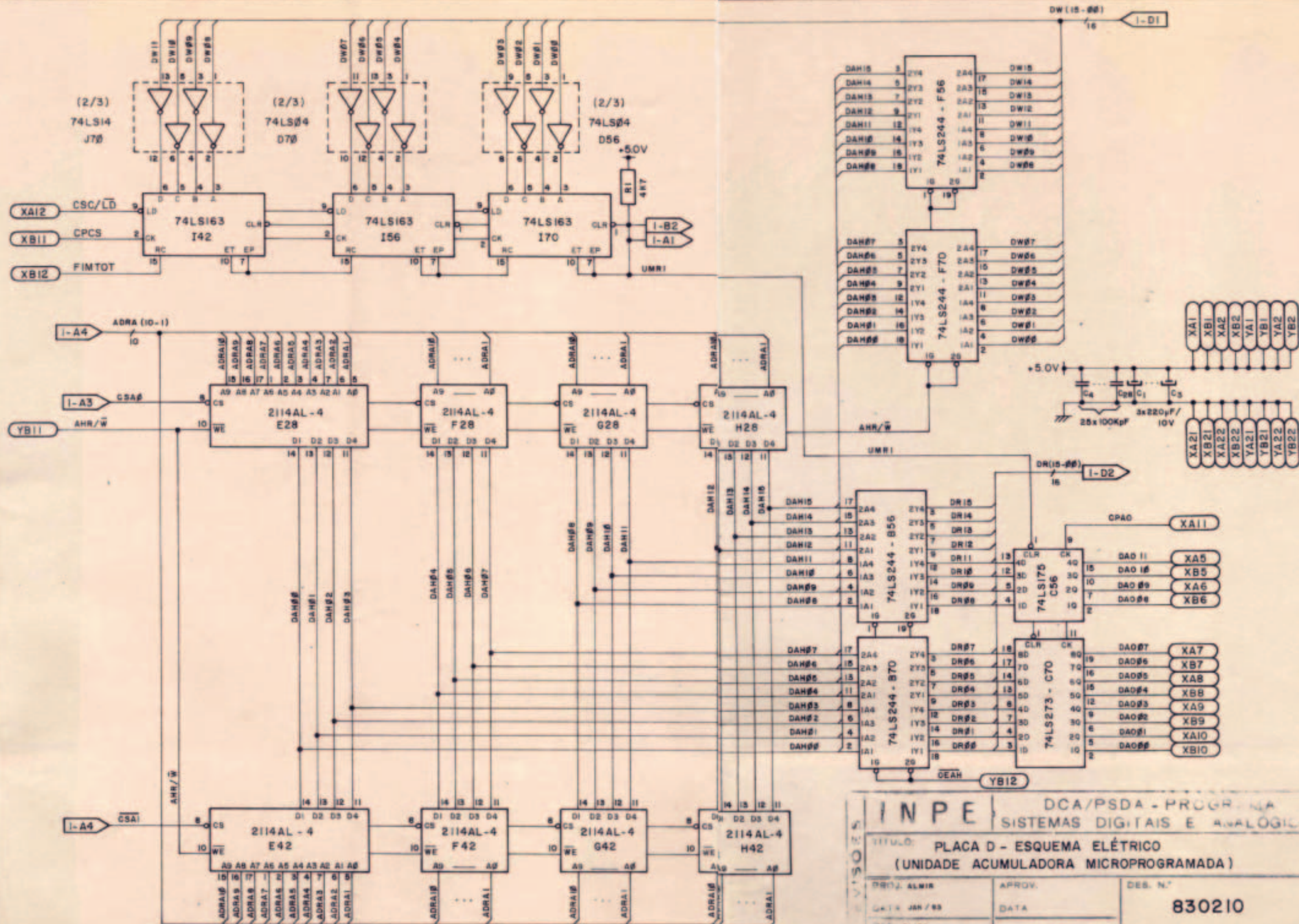
APROV.
DATA:

E.2

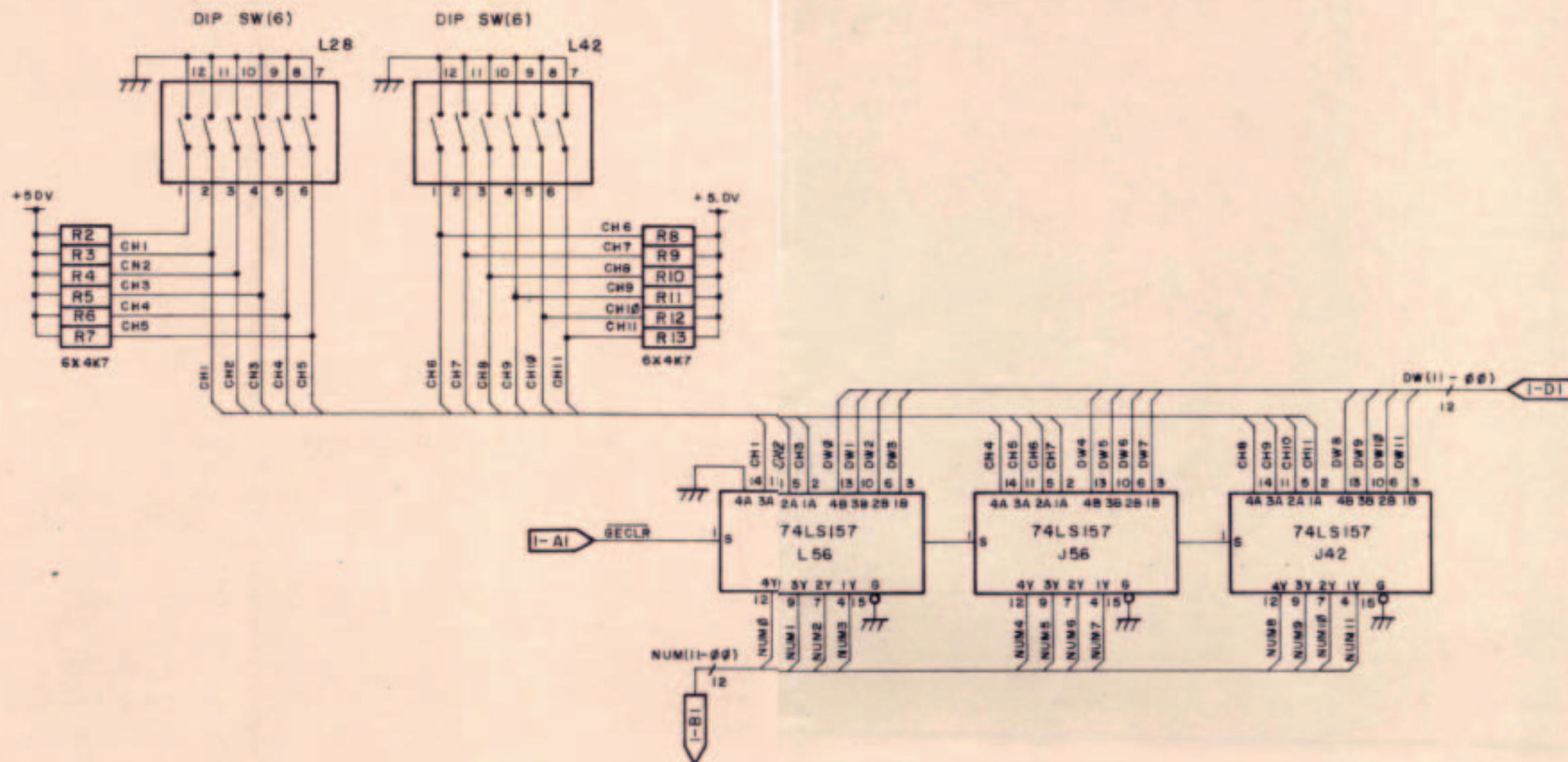
DES. N.º

830210

FOLHA 1 DE 3



INPE			DCA/PSDA - PROGRAMA		
SISTEMAS DIGITAIS E ANALÓGICO					
TÍTULO: PLACA D - ESQUEMA ELÉTRICO					
(UNIDADE ACUMULADORA MICROPROGRAMADA)					
PROJ. ALMIR	APROV.	DES. N.º			
DATA JAN / 80	DATA	830210			
DES. ELISA	E.2	FOLHA 2 DE 3			
DATA ABR / 80					



REVISÕES	INPE DCA/PSDA - PROGRAMA		
	SISTEMAS DIGITAIS E ANALÓGICOS		
	TÍTULO: PLACA D - ESQUEMA ELÉTRICO		
	(UNIDADE ACUMULADORA MICROPROGRAMADA)		
	PROJ. ALMIR	APROV.	DES. N.º
DATA JAN/85	DATA	830210	
DES. HIRAM	E.2	3 3	
DATA 02/04/84		FOLHA 3 DE 3	

TABELA E.4
LISTA DE MATERIAL DA PLACA D

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS		FL: 1 DE 2
PLACA: D		CÓD: 830210		
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISWAG	APROV: / /	RESP:
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)
1	2	D56, D7Ø	74LSØ4N	Memória RAM estática 1K x 4 bits, tempo de acesso máximo de 200 ns. Resistor 4K7, 5%, 1/8W. Capacitor 100kpF, disco. Capacitor 220µF/10V, eletrolítico. Soquete 14 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY). Soquete 16 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY). Soquete 18 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY).
2	1	J7Ø	74LS14N	
3	1	H56	7432N	
4	1	C56	74LS175N	
5	2	I56, I7Ø	74LS163N	
6	3	G56, G7Ø, H7Ø	74161N	
7	10	A56, A7Ø, B56, B7Ø, E56, E7Ø, F56, F7Ø, L7Ø, M7Ø	74LS244N	
8	1	C7Ø	74LS273N	
9	16	A28, A42, B28, B42, C28, C42, D28, D42, E28, E42, F28, F42, G28, G42, H28, H42	2114AL-4	
10	13	R1 a R13	4K7	
11	25	C4 a C28	100kpF	
12	3	C1, C2, C3	220µF	
13	5	D56, D7Ø, H56, J7Ø, N56	Sq 14p W/W	
14	9	C56, G56, G7Ø, H7Ø, I56, I7Ø, J42, J42, L42	Sq 16p W/W	
15	16	A28, A42, B28, B42, C28, C42, D28, D42, E28, E42, F28, F42, G28, G42, H28, H42	Sq 18p W/W	

(continua)

Tabela E.4 - Conclusão

LISTA DE MATERIAL		INPE - DCA/PSDA-PROG.DE SIST. DIGITAIS E ANALÓGICOS		FL: 2 DE 2
PLACA: D		Cód: 830210		
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO /CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)
16	11	A56,A7Ø,B56,B7Ø,C7Ø, E56,E7Ø,F56,F7Ø,L7Ø, M7Ø	Sq 20p W/W - 810305	Soquete 20 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY). Pinos de "wire-wrapping", ouro. Placa de circuito impresso para "wire-wrapping" de 250 x 245 mm com 2 conectores machos dourados de 22 pinos duplos passo 3,96 mm (fabricante INPE):
17	80	-		Fio de "wire-wrapping" # 30 AWG.
18	1	-		Dip - switches com 6 chaves
19	100ft			
20	2	L56, M56	DIP SW 6	
21	1	N56	74Ø8	
22	3	I42, J42, L42	74LS157	

TABELA E.5

LISTAGEM DE LIGAÇÕES DA PLACA D




LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 1 DE 7
PLACA: D			CÓD: 830210	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
GROUND	9(A28)// 9(B28)// 9(C28)// 9(D28)// 9(E28)// 9(F28)// 9(G28)// 9(H28)// 9(A42)// 9(B42)// 9(C42)// 9(D42)// 9(E42)// 9(F42)// 9(G42)// 9(H42)// 10(A56)// 10(B56)// 8(C56)// 7(D56)// 10(E56)// 10(F56)// 8(G56)// 7(H56)// 8(I56)// 10(A70)// 10(B70)// 10(C70)// 7(D70)// 10(E70)// 10(F70)// 8(G70)// 8(H70)// 8(I70)// 7(J70)// 10(L70)// 10(M70)// 1(L70)// 1(M70)// 19(M70)// *XA21*// *XA22*// *YA21*// *YA22*// 7(M56)// 8(N56)// 8(J56)// 8(J42)// 8(I42)// 7, 8, 9, 10, 11, 12(L42)// 7, 8, 9, 10, 11, 12(L28)			
+5,0V	18(A28)// 18(B28)// 18(C28)// 18(D28)// 18(E28)// 18(F28)// 18(G28)// 18(H28)// 18(A42)// 18(B42)// 18(C42)// 18(D42)// 18(E42)// 18(F42)// 18(G42)// 18(H42)// 20(A56)// 20(B56)// 16(C56)// 14(D56)// 20(E56)// 20(F56)// 16(G56)// 14(H56)// 16(I56)// 20(A70)// 20(B70)// 20(C70)// 14(D70)// 20(E70)// 20(F70)// 16(G70)// 16(H70)// 16(I70)// 14(J70)// 20(L70)// 20(M70)// R ₁ (J55)// *XB1*// *XB2*// *YB1*// *YB2*// 14(M56)// 16(N56)// 16(J56)// 16(J42)// 16(I42)			
DW00	*YB10*// 2(E70)// 2(F70)// 13(L56) → 2(E70)// 1(D56)			
DW01	*YA10*// 4(E70)// 4(F70)// 10(L56) → 4(E70)// 3(D56)			
DW02	*YB 9*// 6(E70)// 6(F70)// 6(L56) → 6(E70)// 5(D56)			
DW03	*YA 9*// 8(E70)// 8(F70)// 3(L56) → 8(E70)// 9(D56)			
DW04	*YB 8*// 1(D70)// 11(E70)// 11(F70)// 13(J56)			
DW05	*YA 8*// 3(D70)// 13(E70)// 13(F70)// 10(J56)			
DW06	*YB 7*// 13(D70)// 15(E70)// 15(F70)// 6(J56)			
DW07	*YA 7*// 11(D70)// 17(E70)// 17(F70)// 3(J56)			
DW08	*YB 6*// 2(E56)// 2(F56)// 13(J42)// 1(J70)			
DW09	*YA 6*// 4(E56)// 4(F56)// 10(J42)// 3(J70)			
DW10	*YB 5*// 6(E56)// 6(F56)// 6(J42)// 5(J70)			
DW11	*YA 5*// 8(E56)// 8(F56)// 3(J42)// 13(J70)			
DW12	*YB 4*// 11(E56)// 11(F56)			
DW13	*YA 4*// 13(E56)// 13(F56)			
DW14	*YB 3*// 15(E56)// 15(F56)			
DW15	*YA 3*// 17(E56)// 17(F56)			
DR00	*YB20*// 18(A70)// 18(B70)// 3(C70)			
DR01	*YA20*// 16(A70)// 16(B70)// 4(C70)			
DR02	*YB19*// 14(A70)// 14(B70)// 7(C70)			
DR03	*YA19*// 12(A70)// 12(B70)// 8(C70)			

Tabela E.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 2 DE 7
PLACA: D			CÓD: 830210	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DRØ4	*YB18*// 9(A7Ø)// 9(B7Ø)// 13(C7Ø)			
DRØ5	*YA18*// 7(A7Ø)// 7(B7Ø)// 14(C7Ø)			
DRØ6	*YB17*// 5(A7Ø)// 5(B7Ø)// 17(C7Ø)			
DRØ7	*YA17*// 3(A7Ø)// 3(B7Ø)// 18(C7Ø)			
DRØ8	*YB16*// 4(C56)// 18(B56)// 18(A56)			
DRØ9	*YA16*// 5(C56)// 16(B56)// 16(A56)			
DR1Ø	*YB15*// 12(C56)// 14(B56)// 14(A56)			
DR11	*YA15*// 13(C56)// 12(B56)// 12(A56)			
DR12	*YB14*// 9(B56)// 9(A56)			
DR13	*YA14*// 7(B56)// 7(A56)			
DR14	*YB13*// 5(B56)// 5(A56)			
DR15	*YA13*// 3(B56)// 3(A56)			
DALØØ	14(A28)// 14(A42)// 2(A7Ø)// 18(E7Ø)			
DALØ1	13(A28)// 13(A42)// 4(A7Ø)// 16(E7Ø)			
DALØ2	12(A28)// 12(A42)// 6(A7Ø)// 14(E7Ø)			
DALØ3	11(A28)// 11(A42)// 8(A7Ø)// 12(E7Ø)			
DALØ4	14(B28)// 14(B42)// 11(A7Ø)// 9(E7Ø)			
DALØ5	13(B28)// 13(B42)// 13(A7Ø)// 7(E7Ø)			
DALØ6	12(B28)// 12(B42)// 15(A7Ø)// 5(E7Ø)			
DALØ7	11(B28)// 11(B42)// 17(A7Ø)// 3(E7Ø)			
DALØ8	14(C28)// 14(C42)// 18(E56)// 2(A56)			
DALØ9	13(C28)// 13(C42)// 16(E56)// 4(A56)			
DAL1Ø	12(C28)// 12(C42)// 14(E56)// 6(A56)			
DAL11	11(C28)// 11(C42)// 12(E56)// 8(A56)			
DAL12	14(D28)// 14(D42)// 9(E56)// 11(A56)			
DAL13	13(D28)// 13(D42)// 7(E56)// 13(A56)			
DAL14	12(D28)// 12(D42)// 5(E56)// 15(A56)			
DAL15	11(D28)// 11(D42)// 3(E56)// 17(A56)			
ADRA1	5(H28)// 5(G28)// 5(F28)// 5(E28)// 5(D28)// 5(C28)// 5(B28)// 5(A28)// 5(A42)// 5(B42)// 5(C42)// 5(D42)// 5(E42)// 5(F42)// 5(G42)// 5(H42)// 13(H7Ø)			
ADRA2	6(H28)// 6(G28)// 6(F28)// 6(E28)// 6(D28)// 6(C28)// 6(B28)// 6(A28)// 6(A42)// 6(B42)// 6(C42)// 6(D42)// 6(E42)// 6(F42)// 6(G42)// 6(H42)// 12(H7Ø)			


(continua)

Tabela E.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 3 DE 7	
PLACA: D					CÓD: 830210	
EQUIP: UAM			PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES					
ADRA3	7(H28) // 7(G28) // 7(F28) // 7(E28) // 7(D28) // 7(C28) // 7(B28) // 7(A28) // 7(A42) // 7(B42) // 7(C42) // 7(D42) // 7(E42) // 7(F42) // 7(G42) // 7(H42) // 11(H7Ø)					
ADRA4	4(H28) // 4(G28) // 4(F28) // 4(E28) // 4(D28) // 4(C28) // 4(B28) // 4(A28) // 4(A42) // 4(B42) // 4(C42) // 4(D42) // 4(E42) // 4(F42) // 4(G42) // 4(H42) // 14(G7Ø)					
ADRA5	3(H28) // 3(G28) // 3(F28) // 3(E28) // 3(D28) // 3(C28) // 3(B28) // 3(A28) // 3(A42) // 3(B42) // 3(C42) // 3(D42) // 3(E42) // 3(F42) // 3(G42) // 3(H42) // 13(G7Ø)					
ADRA6	2(H28) // 2(G28) // 2(F28) // 2(E28) // 2(D28) // 2(C28) // 2(B28) // 2(A28) // 2(A42) // 2(B42) // 2(C42) // 2(D42) // 2(E42) // 2(F42) // 2(G42) // 2(H42) // 12(G7Ø)					
ADRA7	1(H28) // 1(G28) // 1(F28) // 1(E28) // 1(D28) // 1(C28) // 1(B28) // 1(A28) // 1(A42) // 1(B42) // 1(C42) // 1(D42) // 1(E42) // 1(F42) // 1(G42) // 1(H42) // 11(G7Ø)					
ADRA8	17(H28) // 17(G28) // 17(F28) // 17(E28) // 17(D28) // 17(C28) // 17(B28) // 17(A28) // 17(A42) // 17(B42) // 17(C42) // 17(D42) // 17(E42) // 17(F42) // 17(G42) // 17(H42) // 14(G56)					
ADRA9	16(H28) // 16(G28) // 16(F28) // 16(E28) // 16(D28) // 16(C28) // 16(B28) // 16(A28) // 16(A42) // 16(B42) // 16(C42) // 16(D42) // 16(E42) // 16(F42) // 16(G42) // 16(H42) // 13(G56)					
ADRA1Ø	15(H28) // 15(G28) // 15(F28) // 15(E28) // 15(D28) // 15(C28) // 15(B28) // 15(A28) // 15(A42) // 15(B42) // 15(C42) // 15(D42) // 15(E42) // 15(F42) // 15(G42) // 15(H42) // 12(G56)					
ADRAØ	14(H7Ø) // 2(L7Ø)					
ADRA1	13(H7Ø) // 4(L7Ø)					
ADRA2	12(H7Ø) // 6(L7Ø)					
ADRA3	11(H7Ø) // 8(L7Ø)					
ADRA4	14(G7Ø) // 2(M7Ø)					
ADRA5	13(G7Ø) // 4(M7Ø)					
ADRA6	12(G7Ø) // 6(M7Ø)					
ADRA7	11(G7Ø) // 8(M7Ø)					


(continua)

Tabela E.5 - Continuação

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 4 DE 7
PLACA: D			CÓD: 830210	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
ADRA8	14(G56) // 11(M7Ø)			
ADRA9	13(G56) // 13(M7Ø)			
ADRA1Ø	12(G56) // 15(M7Ø)			
ADRA11	5(D7Ø) // 11(G56) // 1(H56) // 17(M7Ø)			
ADØØ	*XB18* // 18(L7Ø)			
ADØ1	*XA18* // 16(L7Ø)			
ADØ2	*XB17* // 14(L7Ø)			
ADØ3	*XA17* // 12(L7Ø)			
ADØ4	*XB16* // 18(M7Ø)			
ADØ5	*XA16* // 16(M7Ø)			
ADØ6	*XB15* // 14(M7Ø)			
ADØ7	*XA15* // 12(M7Ø)			
ADØ8	*XB14* // 9(M7Ø)			
ADØ9	*XA14* // 7(M7Ø)			
AD1Ø	*XB13* // 5(M7Ø)			
AD11	*XB13* // 3(M7Ø)			
DAHØØ	14(E28) // 14(E42) // 18(F7Ø) // 2(B7Ø)			
DAHØ1	13(E28) // 13(E42) // 16(F7Ø) // 4(B7Ø)			
DAHØ2	12(E28) // 12(E42) // 14(F7Ø) // 6(B7Ø)			
DAHØ3	11(E28) // 11(E42) // 12(F7Ø) // 8(B7Ø)			
DAHØ4	14(F28) // 14(F42) // 9(F7Ø) // 11(B7Ø)			
DAHØ5	13(F28) // 13(F42) // 7(F7Ø) // 13(B7Ø)			
DAHØ6	12(F28) // 12(F42) // 5(F7Ø) // 15(B7Ø)			
DAHØ7	11(F28) // 11(F42) // 3(F7Ø) // 17(B7Ø)			
DAHØ8	14(G28) // 14(G42) // 18(F56) // 2(B56)			
DAHØ9	13(G28) // 13(G42) // 16(F56) // 4(B56)			
DAH1Ø	12(G28) // 12(G42) // 14(F56) // 6(B56)			
DAH11	11(G28) // 11(G42) // 12(F56) // 8(B56)			
DAH12	14(H28) // 14(G42) // 9(F56) // 11(B56)			
DAH13	13(H28) // 13(G42) // 7(F56) // 13(B56)			
DAH14	12(H28) // 12(G42) // 5(F56) // 15(B56)			
DAH15	11(H28) // 11(G42) // 3(F56) // 17(B56)			


(continua)

Tabela E.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 5 DE 7
PLACA: D				CÓD: 830210	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
CPAO	*XA11*// 11(C7Ø)// 9(C56)				
*	2(D56)// 3(I7Ø)				
*	4(D56)// 4(I7Ø)				
*	6(D56)// 5(I7Ø)				
*	8(D56)// 6(I7Ø)				
*	2(D7Ø)// 3(I56)				
*	4(D7Ø)// 4(I56)				
*	12(D7Ø)// 5(I56)				
*	1Ø(D7Ø)// 6(I56)				
*	2(J7Ø)// 3(I42)				
*	4(J7Ø)// 4(I42)				
*	6(J7Ø)// 5(I42)				
*	12(J7Ø)// 6(I42)				
DADØØ	*XB1Ø*// 2(C7Ø)				
DAOØ1	*XA1Ø*// 5(C7Ø)				
DAOØ2	*XB 9*// 6(C7Ø)				
DAOØ3	*XA 9*// 9(C7Ø)				
DAOØ4	*XB 8*// 12(C7Ø)				
DAOØ5	*XA 8*// 15(C7Ø)				
DAOØ6	*XB 7*// 16(C7Ø)				
DAOØ7	*XA 7*// 19(C7Ø)				
DAOØ8	*XB 6*// 2(C56)				
DAOØ9	*XA 6*// 7(C56)				
DAO1Ø	*XB 5*// 1Ø(C56)				
DAO11	*XA 5*// 15(C56)				
FIMSC	*XB4*// 15(G56)				
CPGE	*XA3*// 2(G56)// 2(G7Ø)// 2(H7Ø)				
GEC/LD	*XB3*// 9(G56)// 9(G7Ø)// 9(H7Ø)				
REL	*XA2Ø*// 9(J7Ø)				
TREL	*XB2Ø*// 7(J7Ø)				
	} TWISTED				
RELD	8(J7Ø)// 4(H56)// 2(H56)				
**	6(D7Ø)// 5(H56)				


(continua)

Tabela E.5 - Continuação

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 6 DE 7
PLACA: D			CÓD: 830210	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
CSA0	8(A28) // 8(B28) // 8(C28) // 8(D28) // 8(E28) // 8(F28) // 8(G28) // 8(H28) // 3(H56)			
CSA1	8(A42) // 8(B42) // 8(C42) // 8(D42) // 8(E42) // 8(F42) // 8(G42) // 8(H42) // 6(H56)			
ALR/W	*YA11* // 1(E70) // 1(E56) // 10(D42) // 10(C42) // 10(B42) // 10(A42) // 10(A28) // 10(B28) // 10(C28) // 10(D28)			
ALR/W	1(E70) // 19(E70) // 19(E56)			
OEAL	*YA12* // 19(A70) // 1(A70) // 1(A56) // 19(A56)			
AHR/W	*YB11* // 1(F70) // 1(F56) // 10(E42) // 10(F42) // 10(G42) // 10(H42) // 10(H28) // 10(G28) // 10(F28) // 10(E28)			
AHR/W	1(F70) // 19(F70) // 19(F56)			
OEAH	*YB12* // 19(B70) // 1(B70) // 1(B56) // 19(B56)			
CSC/LD	*XA12* // 9(I70) // 9(I56) // 9(I42)			
CPCS	*XB11* // 2(I70) // 2(I56) // 2(I42)			
FIMTOT~	*XB12* // 15(I42)			
**	10(I56) // 7(I56) // 15(I70)			
UMR1	1(C56) // 1(C70) // 7(H70) // 10(H70) // 7(I70) // 1(I70) // 1(56) // 1(I42)			
UMR1	7(I70) // 10(J70) // R1(J61)			
**	10(G56) // 7(G56) // 15(G70)			
**	7(G70) // 10(G70) // 15(H70)			
**	10(I42) // 7(I42) // 15(I56)			
UMR1	7(H70) // 1(H70) // 1(G70) // G(56)			
TERRA L56	8(L56) // 14(L56) // 15(L56)			
TERRA J56	8(J56) // 15(J56)			
TERRA J42	8(J42) // 15(J42)			
**	Resistor R2 // 1(L28) //			
CH1	Resistor R3 // 2(L28) // 11(L56)			
CH2	Resistor R4 // 3(L28) // 5(L56)			
CH3	Resistor R5 // 4(L28) // 2(L56)			
CH4	Resistor R6 // 5(L28) // 14(J56)			
CH5	Resistor R7 // 6(L28) // 11(J56)			
CH6	Resistor R8 // 1(L28) // 5(J56)			

(continua)

Tabela E.5 - Conclusão

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 7 DE 7	
PLACA: D					CÓD: 830210	
EQUIP: UAM			PROJ: SISNAG	APROV: / / RESP:		
SINAL	LIGAÇÕES					
CH7	Resistor R9// 2(L28)// 2(J56)					
CH8	Resistor R10// 3(L28)// 14(J42)					
CH9	Resistor R11// 4(L28)// 11(J42)					
CH10	Resistor R12// 5(L28)// 5(J42)					
CH11	Resistor R13// 6(L28)// 2(J42)					
GECLR	*XA4*// 1(M56)// 1(L56)// 1(J56)// 1(J42)					
CPGE	*XA3*// 2(M56)					
CKGE	3(M56)// 2(G56)// 2(G7Ø)// 2(H7Ø)					
NUMØ	12(L56)// 3(H7Ø)					
NUM1	9(L56)// 4(H7Ø)					
NUM2	7(L56)// 5(H7Ø)					
NUM3	4(L56)// 6(H7Ø)					
NUM4	12(J56)// 3(G7Ø)					
NUM5	9(J56)// 4(G7Ø)					
NUM6	7(J56)// 5(G7Ø)					
NUM7	4(J56)// 6(G7Ø)					
NUM8	12(J42)// 3(G56)					
NUM9	9(J42)// 4(G56)					
NUM1Ø	7(J42)// 5(G56)					
NUM11	4(J42)// 6(G56)					

APÊNDICE F

DESENHOS E TABELAS REFERENTES A PLACA E DA UAM

Desenho F.1 - SDA-830205: Placa E - diagrama de blocos (Unidade Acumuladora Microprogramada).

Desenho F.2 - SDA-830211: Placa E - esquema elétrico (Unidade Acumuladora Microprogramada).

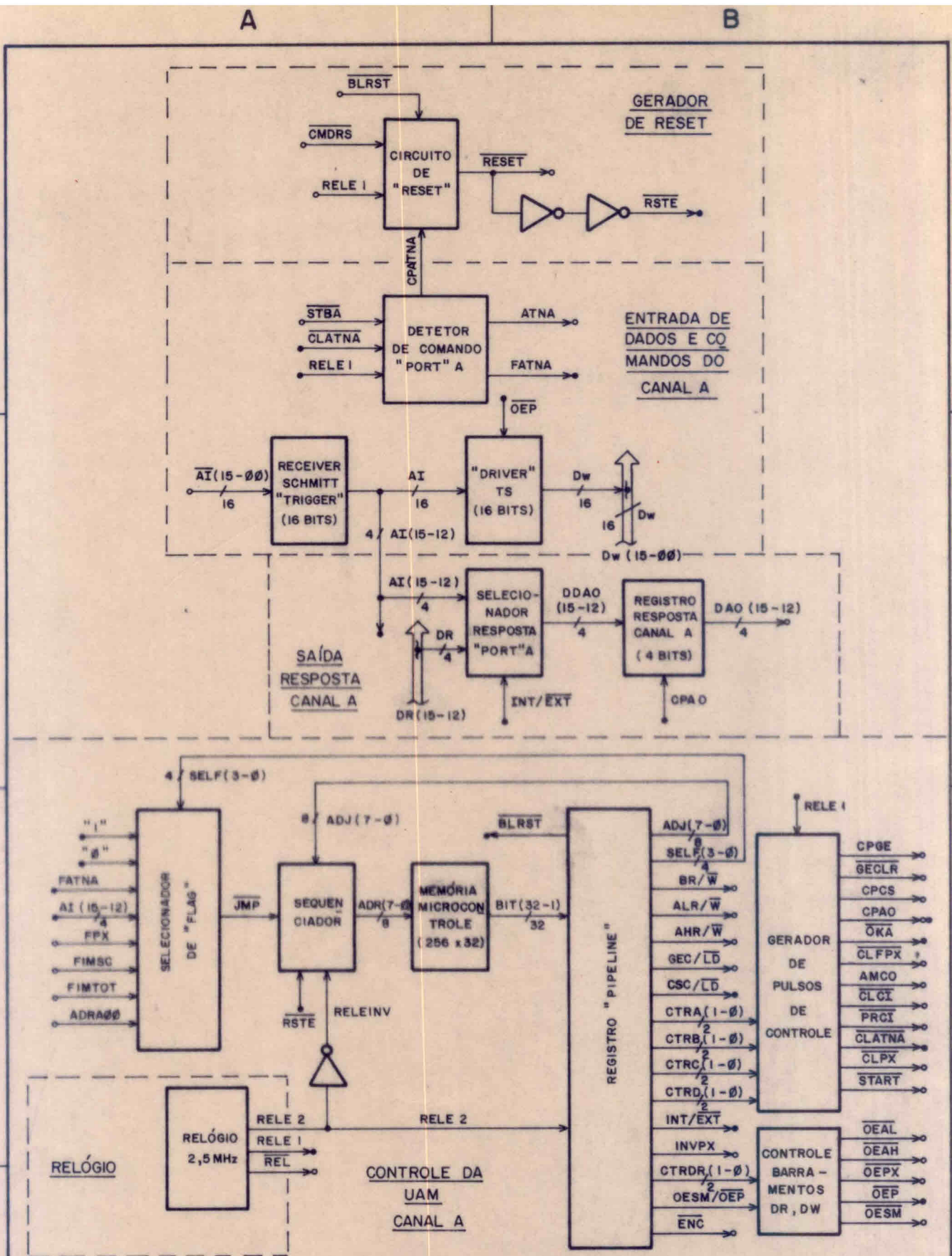
Desenho F.3 - SDA-830217: Placa E - disposição dos componentes na placa (Unidade Acumuladora Microprogramada).

Desenho F.4 - SDA-830259: Microprograma e conteúdo da memória de microcontrole (Unidade Acumuladora Microprogramada).

Tabela F.5 - Conteúdo das PROMs de microcontrole.

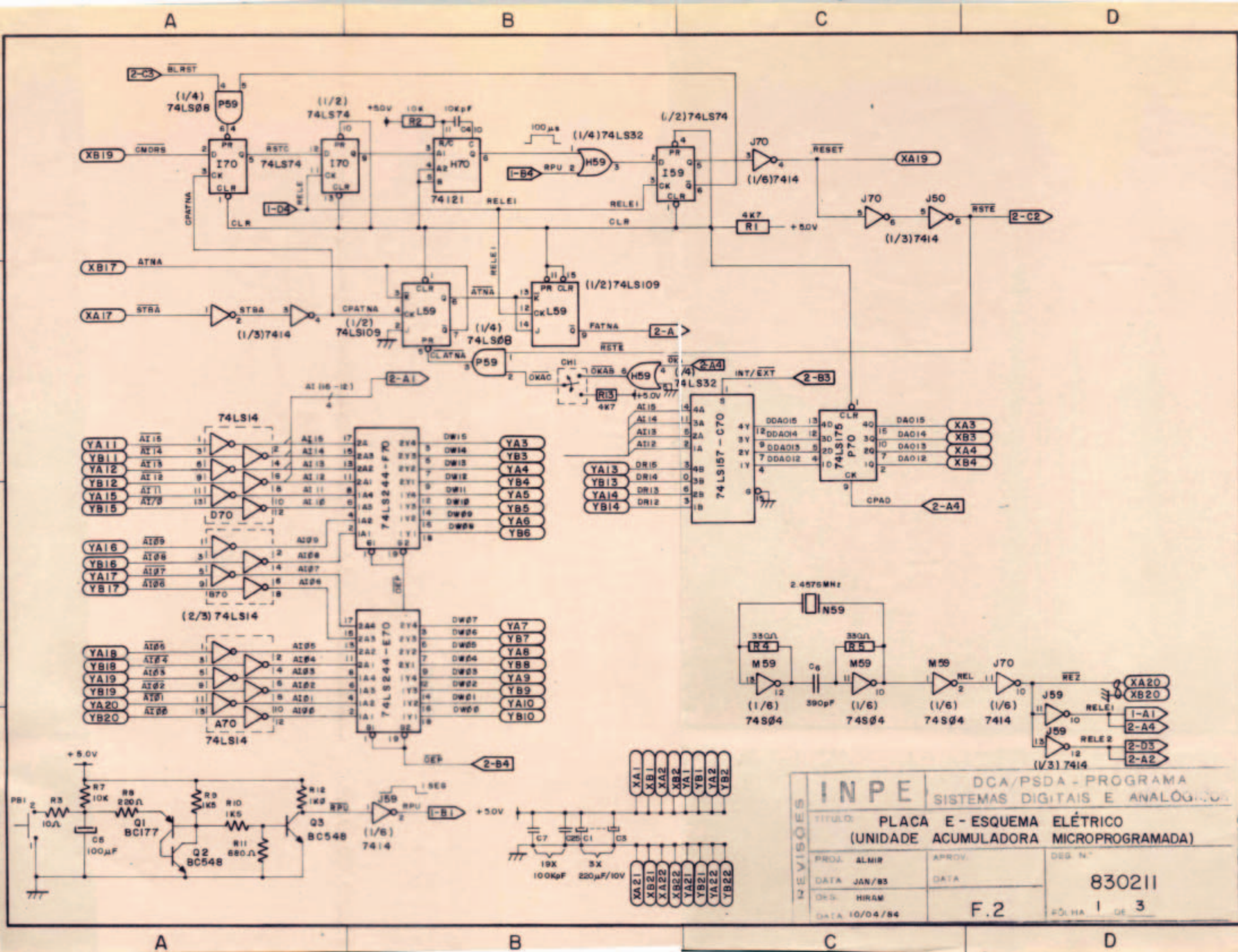
Tabela F.6 - Lista de material da placa E.

Tabela F.7 - Listagem de ligações da placa E.

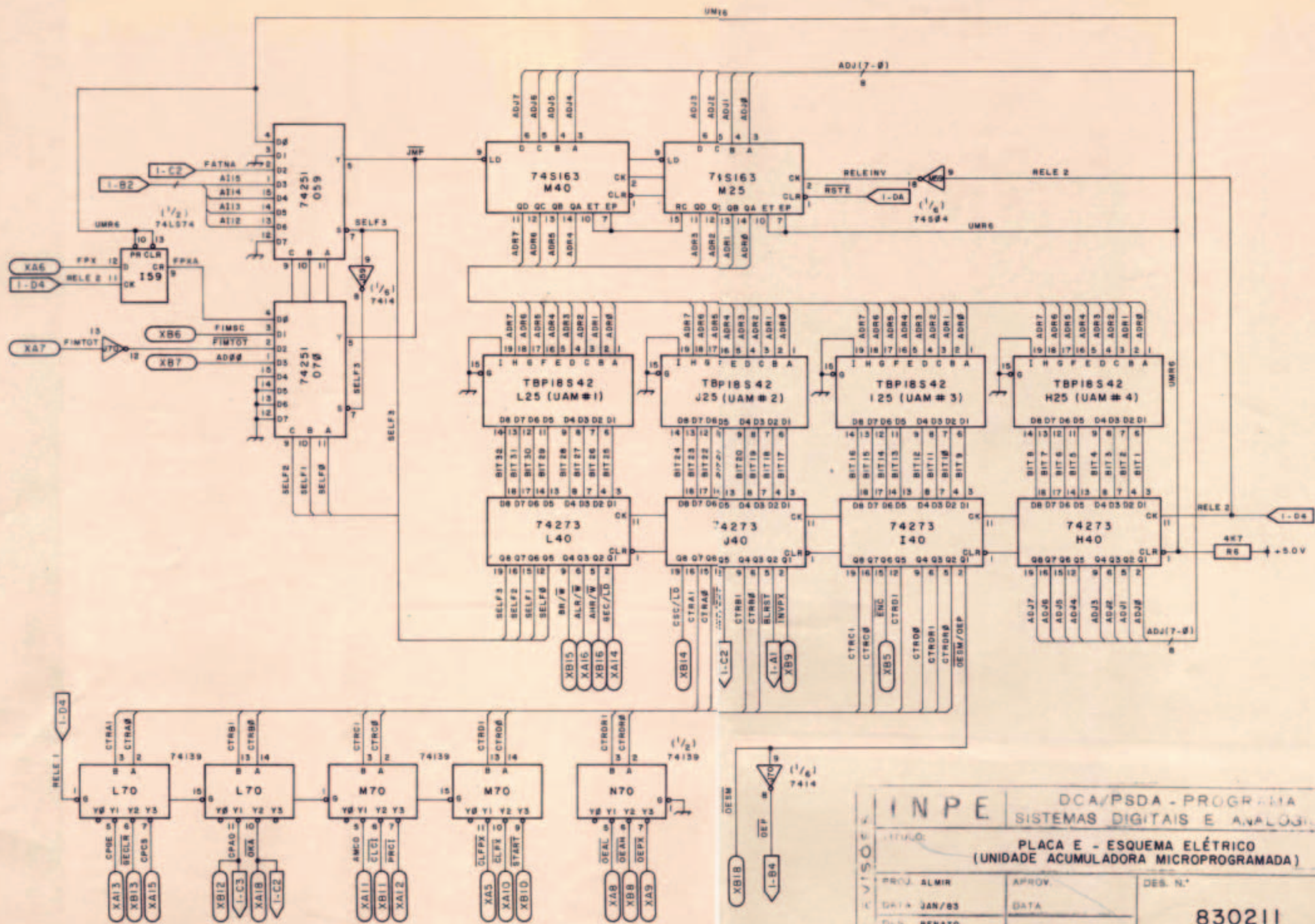


REVISÕES

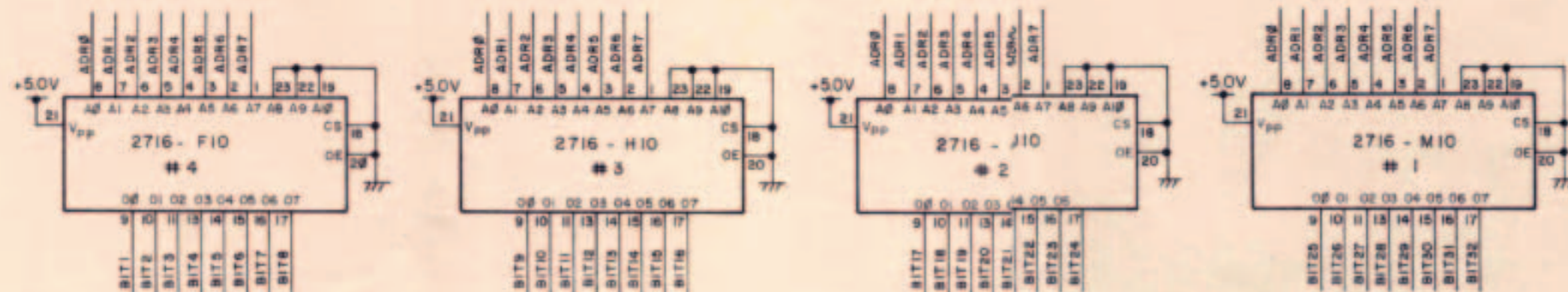
INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
TÍTULO: PLACA E DIAGRAMA DE BLOCOS (UNIDADE ACUMULADORA MICROPROGRAMADA)			
PROJ. ALMIR	APROV.	DES. N.º	
DATA JAN /83	DATA	830205	
DES. VOLLET	F ₁	FOLHA 1 DE 1	
DATA DEZ - 84			



REVISÕES	INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
	TÍTULO: PLACA E - ESQUEMA ELÉTRICO (UNIDADE ACUMULADORA MICROPROGRAMADA)			
	PROJ. ALMIR		APROV.	
	DATA JAN/83		DATA	
	DES. HIRAM		830211	
	DATA 10/04/84			
F.2		FOLHA 1 DE 3		



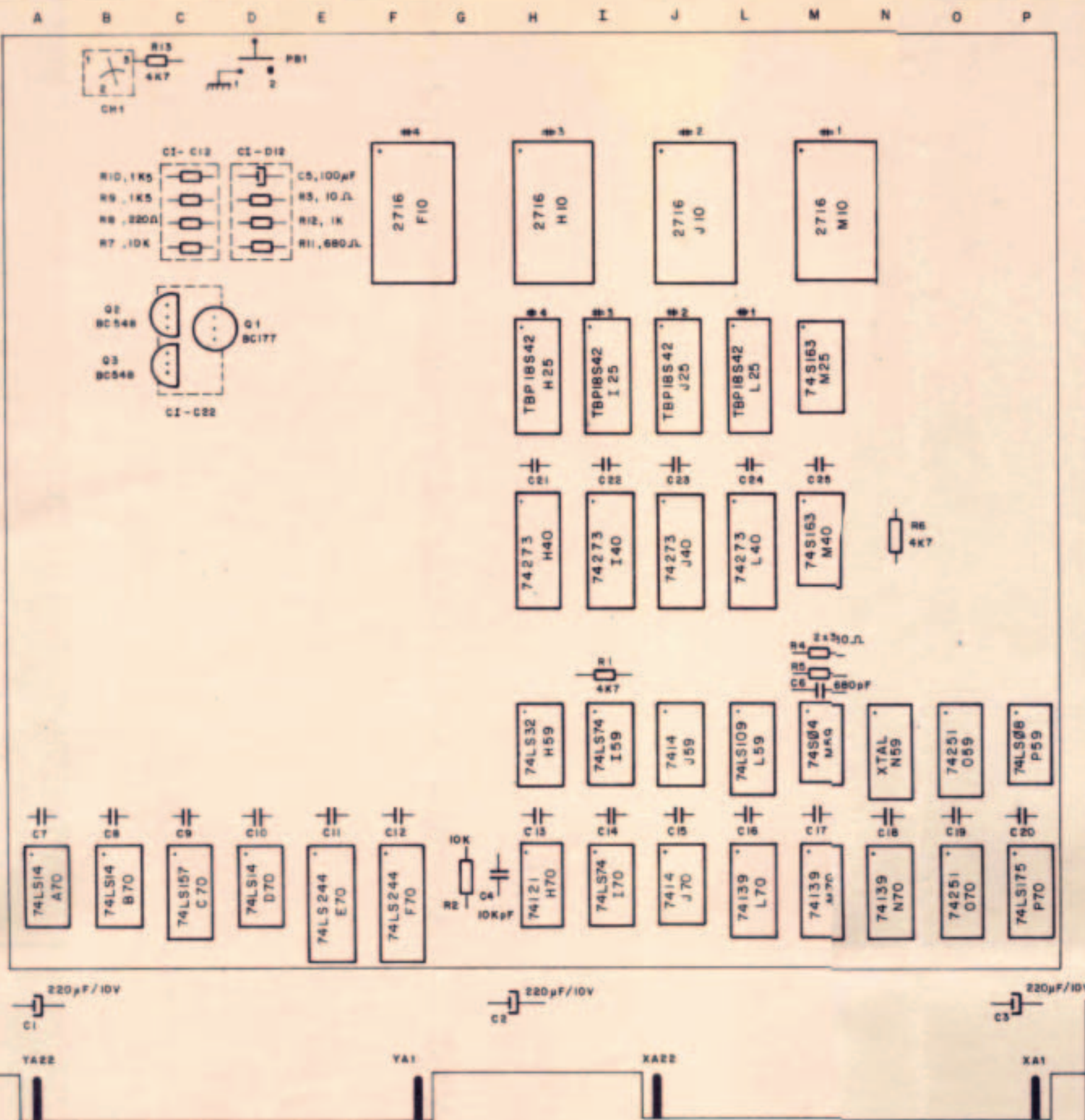
INPE			DCA/PSDA - PROGRAMA		
SISTEMAS DIGITAIS E ANALÓGICOS					
TÍTULO:					
PLACA E - ESQUEMA ELÉTRICO					
(UNIDADE ACUMULADORA MICROPROGRAMADA)					
PROJ. ALMIR	APROV.	DES. N.º			
DATA: JAN/83	DATA:	830211			
DES. RENATO		F. 2			
DATA: ABR/84		FOLHA 2 DE 3			



OBS.: AO USAR O MICROPROGRAMA EM EPROM, DIMINUIR O RELÓGIO PARA NO MÍNIMO 1/4 DA FREQUÊNCIA NORMAL DE OPERAÇÃO (2,5MHz)

REVISÕES	INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
	TÍTULO: PLACA E-ESQUEMA ELÉTRICO (UNIDADE ACUMULADORA MICROPROGRAMADA)			
	PROJ. ALMIR	APROV.	DES. N.º	
	DATA: JAN/83	DATA:	830211	
	DES. ELISA	F.2	FOLHA 3 DE 3	

(RESET MANUAL)



	XA		XB		YA		YB
1	+5,0V	1	+5,0V		+5,0V	1	+5,0V
	+5,0V	2	+5,0V		+5,0V	2	+5,0V
	DA015	3	DA014		DW15	3	DW14
	DA013	4	DA012		DW13	4	DW12
10	CLFPX	5	ENC		DW11	5	DW10
	FPX	6	FIMSC		DW09	6	DW08
	FIMTOT	7	AD00		DW07	7	DW06
	OEAL	8	OEAH		DW05	8	DW04
	OEPX	9	INVPX		DW03	9	DW02
20	CLPX	10	START		DW01	10	DW00
	AMCO	11	CLCI		AI15	11	AI14
	PRCI	12	CPAO		AI13	12	AI12
	CPGE	13	GECLR		DR15	13	DR14
	GEC/LD	14	CSC/LD		DR13	14	DR12
	CPLS	15	BR/W		AI11	15	AI10
	ALR/W	16	AHR/W		AI09	16	AI08
	STBA	17	ATNA		AI07	17	AI06
	OKA	18	OESM		AI05	18	AI04
	RESET	19	CMORS		AI03	19	AI02
	REL	20	TREL		AI01	20	AI00
	0,0V	21	0,0V		0,0V	21	0,0V
	0,0V	22	0,0V		0,0V	22	0,0V

INPE

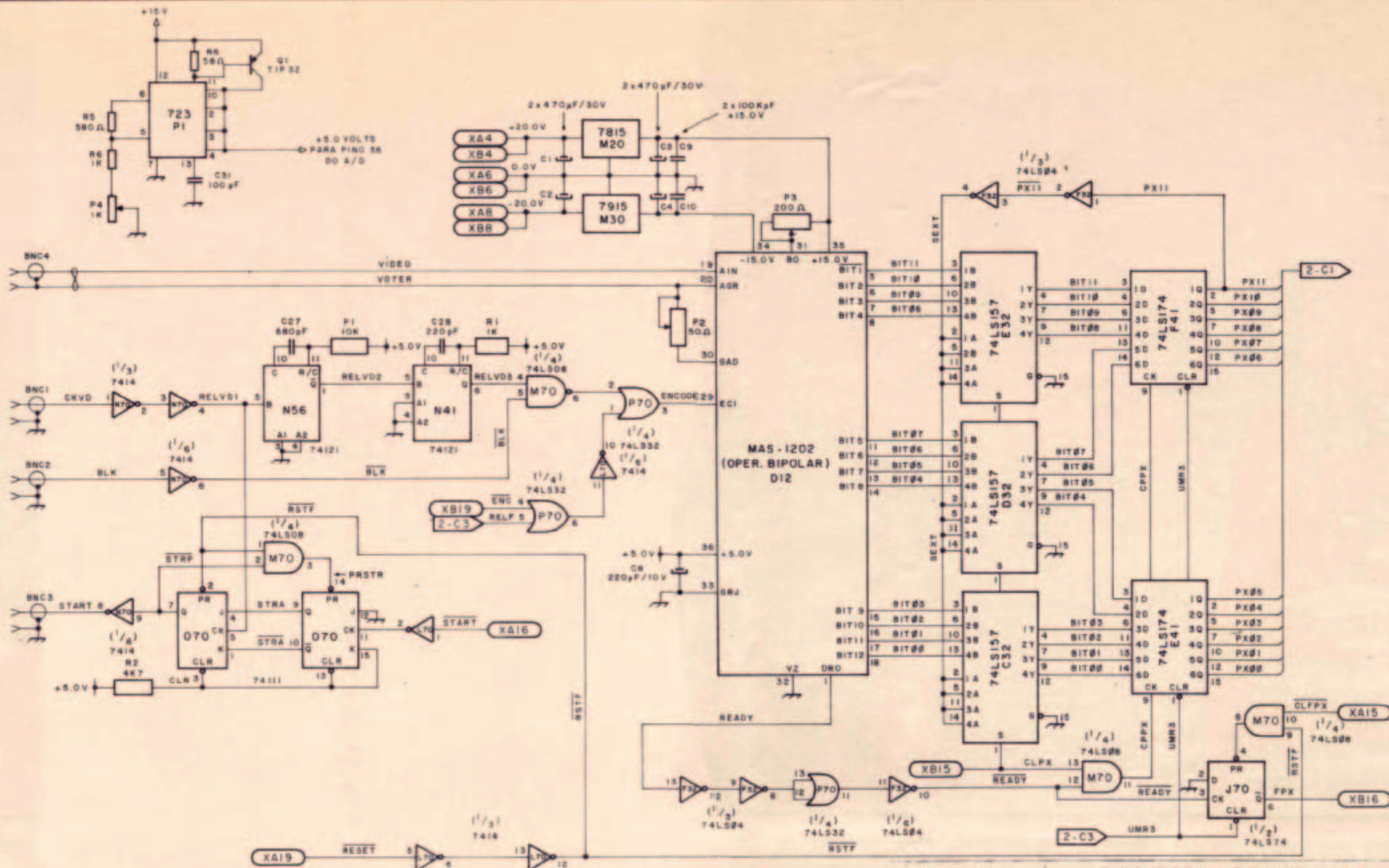
DCA/PSDA - PROGRAMA
SISTEMAS DIGITAIS E ANALÓGICOS

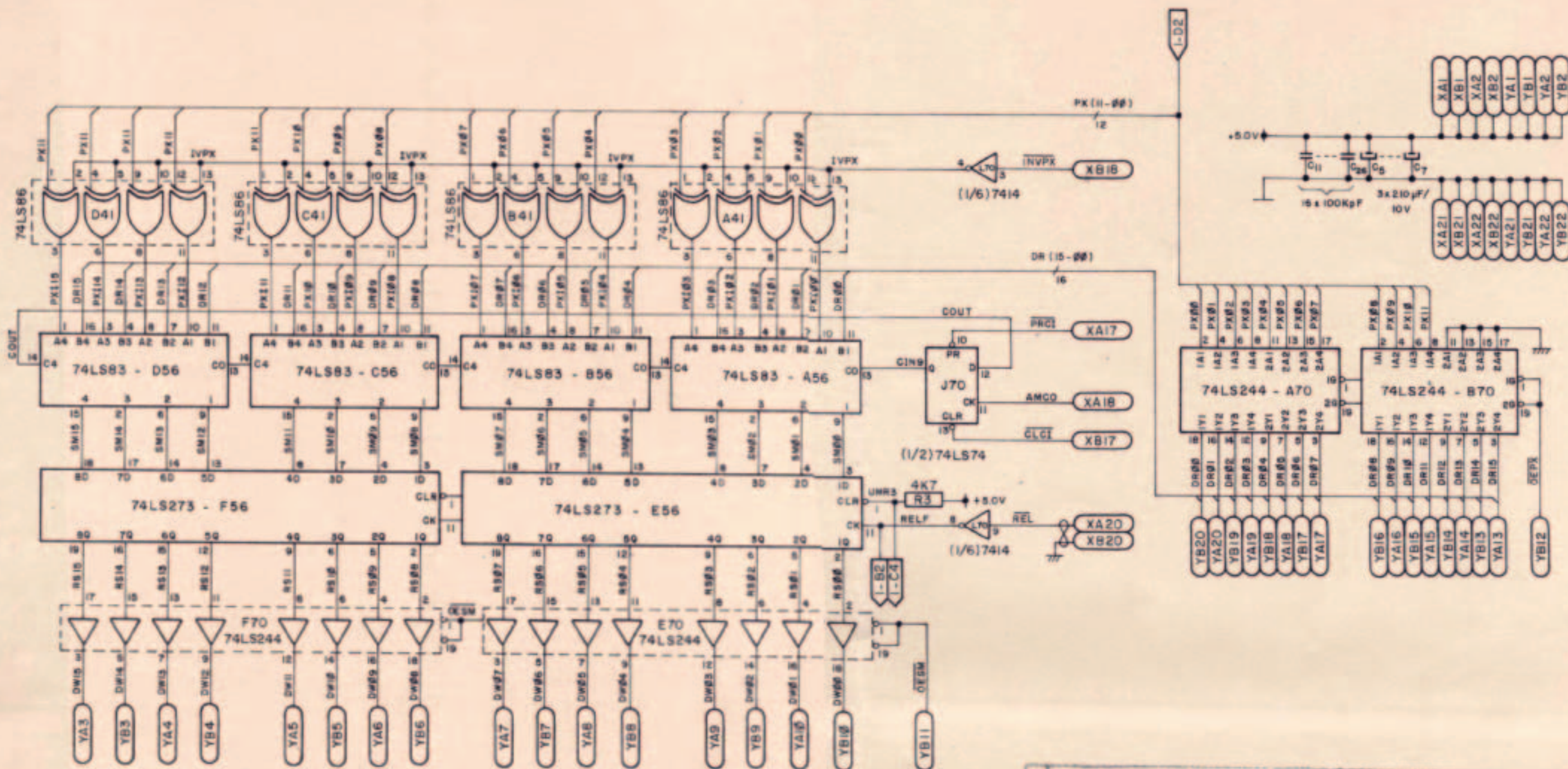
TÍTULO: PLACA E - DISPOSIÇÃO DOS COMPONENTES NA PLACA
(UNIDADE ACUMULADORA MICROPROGRAMADA)

PROJ. ALMIR	APROV.	DES. N.º
DATA JAN. 83	DATA	830217
DES. Paulinho	F.3	FOLHA 1 DE 1
DATA DEZ. 84		

MICROPROGRAMA									ENDEREÇO								PROM UAM#1								PROM UAM#2								PROM UAM#3								PROM UAM#4																		
ENDEREÇO (MNEMÔNICO)	CAMPOS 1 E 9 (DETERMINAÇÃO DA PRÓXIMA MICROINSTRUÇÃO)	CAMPO 2 (CONTROLE BLOCOS DE MEMÓRIA)	CAMPO 3 (CONTROLE CONTADORES)	CAMPO 4 (CONTROLE RESPOSTA)	CAMPO 5 (CONTROLE RESET)	CAMPO 6 (CONTROLE SOMADOR/ SUBTRATOR)	CAMPO 7 (CONTROLE A/D)	CAMPO 8 (CONTROLE BARRA- MENTOS)	ADR7 8	ADR6 7	ADR5 6	ADR4 5	ADR3 4	ADR2 3	ADR1 2	ADR0 1	HEX	SELF3 8	SELF2 7	SELF1 6	SELF0 5	BR/W 4	ALR/W 3	AHR/W 2	GEC/LD 1	HEX	CSC/LD 8	CTRA1 7	CTRA0 6	INT/EXT 5	CTR B1 4	CTR B0 3	BURST 2	INVPX 1	HEX	CTRC1 8	CTRC0 7	ENC 6	CTRD1 5	CTRD0 4	CTDR1 3	CTDR0 2	DES/REP 1	HEX	ADJ7 8	ADJ6 7	ADJ5 6	ADJ4 5	ADJ3 4	ADJ2 3	ADJ1 2	ADJ0 1	HEX						
INICIO LOOP1	CONTINUE JUMP (LOOP1) SE NÃO CHEGOU COMANDO JUMP (DECOD 3) SE A115 É "0" JUMP (DECOD 1) SE A114 É "0"								00	00	00	00	00	00	00	00	00	00	00	00	01	01	01	01	1X	0E	X	0	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	X	X	X	X	X	X	X	00					
LERA/D	CONTINUE CONTINUE						FPX ← "0" CONVERTA		00	00	00	00	00	00	01	02	03	04	00	00	01	01	01	1X	2E	X	0	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	00	00	00	01	01	01						
									00	00	00	00	00	01	03	00	01	00	01	1X	3E	X	0	0	0	X	0	0	1	X	0E	X	0	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	01	00	00	0C		
									00	00	00	00	01	00	04	00	00	00	01	1X	4E	X	0	0	0	X	0	0	1	X	0E	X	0	0	0	X	0	0	1	X	02	00	00	10	01	X	X	X	X	X	28	X	X	X	X	X	X	X	00
									00	00	00	00	10	01	05	00	00	00	01	1X	0E	X	0	0	0	X	0	0	1	X	0E	X	0	0	0	X	0	0	1	X	02	00	00	00	00	X	X	X	X	X	00	X	X	X	X	X	X	X	00
LOOP2	JUMP (LOOP2) SE NÃO CHEGOU DADO JUMP (FINAL 1)			RESPA ← RCMDA,DR				DR ← RGPX	00	00	00	00	01	10	06	07	08	00	00	00	01	01	1X	8E	X	0	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	00	00	01	01	01	06							
									00	00	00	01	00	00	08	09	0A	00											00											00											00								
									00	00	00	10	00	01	09	00	00	00											00	00																													
									00	00	00	10	01	00	0A	00	00	00											00	00																													
									00	00	00	01	01	00	0B	00	00	00											00	00	00																												
DECOD1 ESCA	JUMP (DECOD 2) SE A113 É "0" CONTINUE CONTINUE CONTINUE CONTINUE JUMP (LOOP 3) SE NÃO CHEGOU DADO JUMP (PAR 1) SE AD00 É "0" JUMP (FINAL 2) JUMP (FINAL 2)		RGE ← DW	RESPA ← RCMDA,DR				DW ← RCMDA	00	00	00	01	11	00	0C	0D	0E	00	00	00	01	01	1X	5E	X	0	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	01	00	00	18									
LOOP3	JUMP (PAR 1) SE AD00 É "0"	AHIGH ← DW ALOW ← DW		OUTDVFA	BLOQ, RESET			DW ← RCMDA DW ← RCMDA	00	00	00	01	11	0E	0F	10	11	12	10	00	01	01	01	1X	0E	X	0	1	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	21	X	X	X	X	X	X	00								
									00	00	00	01	11	0E	0F	10	11	12	10	00	01	01	01	1X	0E	X	0	0	0	1	1X	0E	X	0	0	X	10	1X	0A	00	00	10	00	X	X	X	X	X	20	X	X	X	X	X	X	00			
									00	00	01	00	00	11	10	11	10	11	12	10	01	01	01	1X	BE	X	0	0	0	0	1X	1C	X	0	0	X	0	0	1X	02	00	00	10	00	X	X	X	X	X	21	00	00	01	00	00	14			
									00	00	01	00	10	13	14	15	16	17	10	01	01	01	0X	1A	X	0	0	0	1	01	1X	1A	X	0	0	X	0	0	1X	02	00	00	10	00	X	X	X	X	X	21	00	00	01	00	00	59			
PAR1									00	00	01	00	10	14	15	16	17	00	00	00	01	01	1X	1A	X	0	0	X	0	0	1X	02	00	00	10	00	X	X	X	X	X	21	00	00	01	00	00	59											
									00	00	01	00	10	15	16	17	00	00	00	01	01	1X	1A	X	0	0	X	0	0	1X	02	00	00	10	00	X	X	X	X	X	21	00	00	01	00	00	59												
									00	00	01	00	10	16	17	00	00	00	01	01	1X	1A	X	0	0	X	0	0	1X	02	00	00	10	00	X	X	X	X	X	21	00	00	01	00	00	59													
									00	00	01	00	10	17	00	00	00	01	01	1X	1A	X	0	0	X	0	0	1X	02	00	00	10	00	X	X	X	X	X	21	00	00	01	00	00	59														
DECOD2 LERA FIMLERA PAR2	JUMP (INCA) SE A112 É "0" CONTINUE JUMP (PAR 2) SE AD00 É "0" JUMP (FINAL 1) JUMP (FINAL 1)		RGE ← DW	RESPA ← DR RESPA ← DR				DW ← RCMDA DR ← AHIGH DR ← ALOW	00	00	01	10	00	18	19	1A	1B	1C	1D	1E	1F	00	00	00	6E	X	0	0	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	21	X	X	X	X	X	X	00								
LOOP4 LOOPSETA	JUMP (LOOP4) SE NAO CHEGOU DADO CONTINUE JUMP (LOOPSETA) SE ENDER. NAO É "FFF" JUMP (FINAL 2)	AHIGH ← DW ALOW ← DW	RGE ← RGE+1 RGE ← RGE+1	OUTDVFA	BLOQ. RESET			DW ← RCMDA DW ← RCMDA	00	00	01	10	00	1A	1B	1C	1D	1E	1F	00	00	00	6E	X	0	0	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	21	X	X	X	X	X	X	00										
									00	00	01	10	00	1A	1B	1C	1D	1E	1F	00	X	0	0	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	21	X	X	X	X	X	X	00													
									00	00	01	10	00	1A	1B	1C	1D	1E	1F	00	X	0	0	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	21	X	X	X	X	X	X	00													
									00	00	01	10	00	1A	1B	1C	1D	1E	1F	00	X	0	0	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	21	X	X	X	X	X	X	00													
INCA	JUMP (FIMLERA)		RGE ← RGE+1						00	00	10	00	00	20	21	22	23	00	00	00	00	1F	X	0	1	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	20	00	00	01	01	01	1A												
									00	00	10	00	00	21	22	23	00	00	00	00	1F	X	0	1	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	20	00	00	01	01	01	1A													
									00	00	10	00	00	22	23	00	00	00	00	1F	X	0	1	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	20	00	00	01	01	01	1A														
									00	00	10	00	00	23	00	00	00	00	1F	X	0	1	X	0	0	1	X	22	00	00	10	00	X	X	X	X	X	20	00	00	01	01	01	1A															
DECOD 3 SETA	JUMP (DECOD 4) SE A114 É "0" JUMP (TRANSF) SE A113 É "0" CONTINUE CONTINUE CONTINUE CONTINUE JUMP (LOOP 4) SE NAO CHEGOU DADO			RESPA ← RCMDA,DR					00	00	10	00	10	24	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30	4E	X	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	10	00	00	38							
LOOP4 LOOPSETA	JUMP (LOOP4) SE NAO CHEGOU DADO CONTINUE JUMP (LOOPSETA) SE ENDER. NAO É "FFF" JUMP (FINAL 2)	AHIGH ← DW ALOW ← DW	RGE ← RGE+1 RGE ← RGE+1	OUTDVFA	BLOQ. RESET			DW ← RCMDA DW ← RCMDA	00	00	10	00	10	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30	4E	X	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	10	00	00	31								
									00	00	10	00	10	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30	4E	X	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	10	00	00	31								
									00	00	10	00	10	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30	4E	X	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	10	00	00	31								
									00	00	10	00	10	25	26	27	28	29	2A	2B	2C	2D	2E	2F	30	4E	X	0	0	X	0	0	1	X	02	00	00	10	00	X	X	X	X	X	20	00	00	10	00	00	31								
TRANSF LOOPTRANSF	CONTINUE CONTINUE CONTINUE JUMP (LOOPTRANSF) SE ENDER. NAO É "FFF" JUMP (FINAL 2)	MEMB ← RDR MEMB ← RDR	RGE ← RGE+1 RGE ← RGE+1	RESPA ← RCMDA,DR				DR ← ALOW DR ← AHIG	00	00	11	00	00	31	32	33	34	35	36	37	00	00	00	00	00	00	00	0E	X	1	0	0	0	1	X	46	00	00	10	00	X	X	X	X	X	20	X	X	X	X	X	X	00						
									00	00	11	00	00	32	33	34	35</																																										

3





REVISÕES	INPE		
	DCA/PSDA - PROGRAMA		
	SISTEMAS DIGITAIS E ANALÓGICOS		
	TÍTULO: PLACA F - ESQUEMA ELÉTRICO		
	(UNIDADE ACUMULADORA MICROPROGRAMADA)		
PROJ. ALMIR	APROV.	DES. N.º	
DATA JAN/85	DATA	830212	
DES. ELISA		FOLHA 2 DE 2	
DATA DEZ/84			

TABELA F.5


CONTEÚDO DAS PROMs DE MICROCONTROLE

ENDEREÇO	PROM UAM # 1															
0000	0E	2E	3E	4E	0E	0E	8E	1E	00	00	00	00	5E	0E	0E	0E
0010	0E	2E	BE	1C	1A	00	00	00	6E	0E	BE	1E	1E	00	00	00
0020	1F	00	00	00	4E	5E	0E	0E	0E	0E	2E	0D	9B	1E	00	00
0030	00	0E	0E	07	97	1E	00	00	5E	0E	AE	0E	8E	0E	0B	9D
0040	1E	1E	00	00	00	00	00	00	0E	AE	0E	8E	0E	0B	9D	1E
0050	1E	00	00	00	00	00	00	0E	0E	1E	00	00	00	00	00	00
0060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
0070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
0080	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
0090	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
00A0	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
00B0	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
00C0	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
00D0	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
00E0	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
00F0	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E	0E
	PROM UAM # 2															
0000	02	02	02	02	02	02	02	06	00	00	00	00	02	06	22	02
0010	0A	00	02	02	02	00	00	00	02	22	02	16	16	00	00	00
0020	22	00	00	00	02	02	06	02	02	0A	40	22	22	02	00	00
0030	00	46	02	22	22	02	00	00	02	62	02	42	02	03	23	22
0040	E2	06	00	00	00	00	00	00	62	02	42	02	02	22	22	E2
0050	06	00	00	00	00	00	00	02	02	0A	00	00	00	00	00	00
0060	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
0070	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00
0080	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
0090	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
00A0	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
00B0	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
00C0	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
00D0	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
00E0	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02
00F0	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02	02

(continua)

TABELA F.7

LISTAGEM DE LIGAÇÕES DA PLACA E

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 1 DE 7
PLACA: E				CÓD: 830211
EQUIP: UAM		PROJ: SISMAG	APROV: / / RESP:	
SINAL	LIGAÇÕES			
GROUND	1Ø(H25)//1Ø(I25)//1Ø(J25)//1Ø(L25)// 8(M25)//1Ø(H4Ø)//1Ø(I4Ø)//1Ø(J4Ø)//1Ø(L4Ø)// 8(M4Ø)// 7(H59)// 7(I59)// 7(J59)// 8(L59)// 7(M59)// 8(O59)// 7(P59)// 7(A7Ø)// 7(B7Ø)// 8(C7Ø)// 7(D7Ø)//1Ø(E7Ø)//1Ø(F7Ø)// 7(H7Ø)// 7(I7Ø)// 7(J7Ø)// 8(L7Ø)// 8(M7Ø)// 8(N7Ø)//1Ø(O7Ø)//1Ø(P7Ø)//15(H25)//19(H25)//15(I25)//19(I25)//15(J25)// 19(J25)//15(L25)//19(L25)// 2(L59)// 3(O59)//12(O59)//15(C7Ø)// 1(N7Ø)//12(O7Ø)// 13(O7Ø)//14(O7Ø)//15(O7Ø)// *XA21*// *XA22*// *YA21*// *YA22*// *C5// *XB2Ø*// 12,18,19,2Ø,22,23 (F1Ø, H1Ø, J1Ø, M1Ø)			
+ 5.0V	2Ø(H25)//2Ø(I25)//2Ø(J25)//2Ø(L25)//16(M25)//2Ø(H4Ø)//2Ø(I4Ø)//1Ø(J4Ø)//2Ø(L4Ø)// 16(M4Ø)//14(H59)//14(I59)//14(J59)//16(L59)//14(M59)//16(O59)//14(P59)//14(A7Ø)// 14(B7Ø)//16(C7Ø)//14(D7Ø)//2Ø(E7Ø)//2Ø(F7Ø)//14(H7Ø)//14(I7Ø)//14(J7Ø)//16(L7Ø)// 16(M7Ø)//16(N7Ø)//16(O7Ø)//16(P7Ø)// *XA1*// *XA2*// *YA1*// *YA2*// R1// R2// R3// 21,24 (F1Ø, H1Ø, J1Ø, M1Ø)			
AIØØ	*YB2Ø*//13(A7Ø)			
AIØ1	*YA2Ø*//11(A7Ø)			
AIØ2	*YB19*// 9(A7Ø)			
AIØ3	*YA19*// 5(A7Ø)			
AIØ4	*YB18*// 3(A7Ø)			
AIØ5	*YA18*// 1(A7Ø)			
AIØ6	*YB17*// 9(B7Ø)			
AIØ7	*YA17*// 5(B7Ø)			
AIØ8	*YB16*// 3(B7Ø)			
AIØ9	*YA16*// 1(B7Ø)			
AI1Ø	*YB15*//13(D7Ø)			
AI11	*YA15*//11(D7Ø)			
AI12	*YB12*// 9(D7Ø)			
AI13	*YA12*// 5(D7Ø)			
AI14	*YB11*// 3(D7Ø)			
AI15	*YA11*// 1(D7Ø)			
DR12	*YB14*// 3(C7Ø)			
DR13	*YA14*// 6(C7Ø)			
DR14	*YB13*//1Ø(C7Ø)			
DR15	*YA13*//13(C7Ø)			

(continua)

Tabela F.6 - Conclusão


LISTA DE MATERIAL		INPE - DCA/PSDA-PROG.DE SIST. DIGITAIS E ANALÓGICOS			FL: 2 DE 2
PLACA: E		CÓD: 830211			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNIT	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
25	3	C1, C2, C3	220µF	Capacitor 220µF/10V, eletrolítico.	
26	19	C7 a C25	100KpF	Capacitor 100KpF, disco.	
27	11	A70,870,D70,H59,H70, I59,I70,J59,J70,M59, P59,C12,C22,D12	.		
28	10	C70,L59,L70,M25,M40, N70,N70,059,070,P70	Sq 14p W/W	Soquete 14 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY).	
29	10	E70,F70,H25,H40,I25, I40,J25,J40,L25,L40	Sq 16p W/W	Soquete 16 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY).	
30	100	-	Sq 20p W/W	Soquete 20 pinos, 0,3", "wire-wrapping", ouro (fabricante GARRY).	
31	1	-	810305	Pinos de "wire-wrapping", ouro. Placa de circuito impresso para "wire-wrapping" de 250 x 245 mm com 2 conectores machos dourados de 22 pinos duplos com passo 3,96 mm (fabricante INPE).	
32	50ft			Fio de "wire-wrapping" # 30 AWG.	
33	1	R7	10K	Resistor 10K, 5%, 1/8W.	
34	1	R8	220Ω	Resistor 220Ω, 5%, 1/8W.	
35	2	R9, R10	1K5	Resistor 1K5, 5%, 1/8W.	
36	1	R11	680Ω	Resistor 680Ω, 5%, 1/8W.	
37	1	R12	1K0	Resistor 1K0, 5%, 1/8W.	
38	1	Q1	BC177	Transistor PNP.	
39	2	Q2, Q3	BC548	Transistor NPN.	
40	1	PB1	-	"Pushbutton".	
41	1	CH1	-	Chave de 1 polo x 2 posições.	

TABELA F.6
LISTA DE MATERIAL DA PLACA E

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL. 1 DE 2
PLACA: E		CÓD: 830211			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISWAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF. DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
1	1	M59	74S04N	Cristal 2,4576 MHz. PROM bipolar 512 x 8 (fabricante Texas, Instruments). Resistor 330Ω, 5%, 1/8 W. Resistor 4K7, 5%, 1/8 W. Resistor 10Ω, 5%, 1/8 W. Resistor 220K, 5%, 1/8 W. Capacitor 680pF, disco. Capacitor 10KpF, disco. Capacitor 100μF/10V, eletrolítico	
2	1	P59	74LS08N		
3	3	A70, B70, D70	74LS14N		
4	2	J59, J70	7414N		
5	1	H59	74LS32N		
6	2	I59, I70	74LS74N		
7	1	L59	74LS109N		
8	1	H70	74121N		
9	3	L70, M70, N70	74139N		
10	1	C70	74LS157N		
11	2	M25, M40	74S163N		
12	1	P70	74LS175N		
13	2	E70, F70	74LS244N		
14	2	O59, O70	74251N		
15	4	H40, I40, J40, L40	74273N		
16	1	M59	XTAL 2.5 MHz		
17	4	H25, I25, J25, L25	TBP18542		
18	2	R4, R5	330Ω		
19	3	R1, R6, R13	4K7		
20	1	R2	10Ω		
21	1	R3	220K		
22	1	C6	680pF		
23	1	C4	10KpF		
24	1	C5	100μF		


(continua)

Tabela F.6 - Continuação

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMÂ DE SIST. DIG. E ANALÓGICOS		FL: 2 DE 7
PLACA: E			CÓD: 830211	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DDAD12	4(C7Ø)// 4(P7Ø)			
DDAD13	7(C7Ø)// 5(P7Ø)			
DDA014	9(C7Ø)//12(P7Ø)			
DDAD15	12(C7Ø)//13(P7Ø)			
DAD12	*XB4*// 2(P7Ø)			
DAD13	*XA4*// 7(P7Ø)			
DAD14	*XB3*//1Ø(P7Ø)			
DAD15	*XA3*//15(P7Ø)			
AIØØ	12(A7Ø)// 2(E7Ø)			
AIØ1	1Ø(A7Ø)// 4(E7Ø)			
AIØ2	8(A7Ø)// 6(E7Ø)			
AIØ3	6(A7Ø)// 8(E7Ø)			
AIØ4	4(A7Ø)//11(E7Ø)			
AIØ5	2(A7Ø)//13(E7Ø)			
AIØ6	8(B7Ø)//15(E7Ø)			
AIØ7	6(B7Ø)//17(E7Ø)			
AIØ8	4(B7Ø)// 2(F7Ø)			
AIØ9	2(B7Ø)// 4(F7Ø) *			
AI1Ø	12(D7Ø)// 6(F7Ø)			
AI11	1Ø(D7Ø)// 8(F7Ø)			
AI12	2(C7Ø)// 8(D7Ø)//11(F7Ø)//13(059)			
AI13	5(C7Ø)// 6(D7Ø)//13(F7Ø)//14(059)			
AI14	11(C7Ø)// 4(D7Ø)//15(F7Ø)//15(059)			
AI15	14(C7Ø)// 2(D7Ø)//17(F7Ø)// 1(059)			
DWØØ	*YB1Ø*//18(E7Ø)			
DWØ1	*YA1Ø*//16(E7Ø)			
DWØ2	*YB 9*//14(E7Ø)			
DWØ3	*YA 9*//12(E7Ø)			
DWØ4	*YB 8*// 9(E7Ø)			
DWØ5	*YA 8*// 7(E7Ø)			
DWØ6	*YB 7*// 5(E7Ø)			
DWØ7	*YA 7*// 3(E7Ø)			


(continua)

Tabela F.6 - Continuação

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 3 DE 7
PLACA: E			CÓD: 830211	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DW08	*YB6*//18(F70)			
DW09	*YA6*//16(F70)			
DW10	*YB5*//14(F70)			
DW11	*YA5*//12(F70)			
DW12	*YB4*// 9(F70)			
DW13	*YA4*// 7(F70)			
DW14	*YB3*// 5(F70)			
DW15	*YA3*// 3(F70)			
ADJ0	2(H40)// 3(M25)			
ADJ1	5(H40)// 4(M25)			
ADJ2	6(H40)// 5(M25)			
ADJ3	9(H40)// 6(M25)			
ADJ4	12(H40)// 3(M40)			
ADJ5	15(H40)// 4(M40)			
ADJ6	16(H40)// 5(M40)			
ADJ7	19(H40)// 6(M40)			
ADR0	1(H25)// 1(I25)// 1(J25)// 1(L25)// 14(M25)			
ADR1	2(H25)// 2(I25)// 2(J25)// 2(L25)// 13(M25)			
ADR2	3(H25)// 3(I25)// 3(J25)// 3(L25)// 12(M25)			
ADR3	4(H25)// 4(I25)// 4(J25)// 4(L25)// 11(M25)			
ADR4	5(H25)// 5(I25)// 5(J25)// 5(L25)// 14(M40)			
ADR5	16(H25)// 16(I25)// 16(J25)// 16(L25)// 13(M40)			
ADR6	17(H25)// 17(I25)// 17(J25)// 17(L25)// 12(M40)			
ADR7	18(H25)// 18(I25)// 18(J25)// 18(L25)// 11(M40)			
BIT1	6(H40)// 3(H25)// 9(F10)			
BIT2	7(H40)// 4(H25)// 10(F10)			
BIT3	8(H40)// 7(H25)// 11(F10)			
BIT4	9(H40)// 8(H25)// 13(F10)			
BIT5	11(H40)// 13(H25)// 14(F10)			
BIT6	12(H40)// 14(H25)// 15(F10)			
BIT7	13(H40)// 17(H25)// 16(F10)			
BIT8	14(H40)// 18(H25)// 17(F10)			


(continua)

Tabela F.6 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 4 DE 7
PLACA: E			CÓD: 830211	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
BIT9	6(I40) // 3(I25) // 9(H10)			
BIT10	7(I40) // 4(I25) // 10(H10)			
BIT11	8(I40) // 7(I25) // 11(H10)			
BIT12	9(I40) // 8(I25) // 13(H10)			
BIT13	11(I40) // 13(I25) // 14(H10)			
BIT14	12(I40) // 14(I25) // 15(H10)			
BIT15	13(I40) // 17(I25) // 16(H10)			
BIT16	14(I40) // 18(I25) // 17(H10)			
BIT17	6(J40) // 3(J25) // 9(J10)			
BIT18	7(J40) // 4(J25) // 10(J10)			
BIT19	8(J40) // 7(J25) // 11(J10)			
BIT20	9(J40) // 8(J25) // 13(J10)			
BIT21	11(J40) // 13(J25) // 14(J10)			
BIT22	12(J40) // 14(J25) // 15(J10)			
BIT23	13(J40) // 17(J25) // 16(J10)			
BIT24	14(J40) // 18(J25) // 17(J10)			
BIT25	6(L40) // 3(L25) // 9(M10)			
BIT26	7(L40) // 4(L25) // 10(M10)			
BIT27	8(L40) // 7(L25) // 11(M10)			
BIT28	9(L40) // 8(L25) // 13(M10)			
BIT29	11(L40) // 13(L25) // 14(M10)			
BIT30	12(L40) // 14(L25) // 15(M10)			
BIT31	13(L40) // 17(L25) // 16(M10)			
BIT32	14(L40) // 18(L25) // 17(M10)			
CTRA0	15(J40) // 2(L70)			
CTRA1	16(J40) // 3(L70)			
CTRB0	6(J40) // 14(L70)			
CTRB1	9(J40) // 13(L70)			
CTRC0	16(I40) // 2(M70)			
CTRC1	19(I40) // 3(M70)			
CTRD0	9(I40) // 14(M70)			
CTRD1	12(I40) // 13(M70)			
CTDR0	5(I40) // 2(N70)			
CTDR1	6(I40) // 3(N70)			


(continua)

Tabela F.6 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 5 DE 7
PLACA: E					CÓD: 830211
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
SELF0	12(L40)//11(059)//11(070)				
SELF1	15(L40)//10(059)//10(070)				
SELF2	16(L40)//9(059)//9(070)				
SELF3	9(J59)//19(L40)//7(059)				
SELF3	8(J59)//7(070)				
BR/W	*XB15*//9(L40)				
ALR/W	*XA16*//6(L40)				
AHR/W	*XB16*//5(L40)				
GEC/LD	*XA14*//2(L40)				
CSC/LD	*XB14*//19(J40)				
INT/EXT	12/J40)//1(C70)				
BLRST	5(J40)//4(P59) a1 #				
INVPX	*XB9*//2(J40)				
ENC	*XB5*//15(I40)				
QEP	8(J70)//19(F70)//1(F70)//19(E70)//1(E70)				
OEP/OESM	*XB10*//9(J70)//2(I40)				
CPGE	*XA13*//5(L70)				
GECLR	*XB13*//6(L70)				
CPCS	*XA15*//7(L70)				
CPAO	*XB12*//11(L70)//9(P70)				
UKA	*XA18*//10(L70)//4(H59)				
AMCO	*XA11*//5(M70)				
CLCI	*XB11*//6(M70)				
PRCI	*XA12*//7(M70)				
CLFPX	*XA5*//11(M70)				
CLPX	*XA10*//10(M70)				
START	*XB10*//9(M70)				
OEAL	*XA8*//5(N70)				
OEAH	*XB8*//6(N70)				
OEPX	*XA9*//7(N70)				
STBA	*XA17*//1(J70)				
STBA	2(J70)//3(J59)				
CPATNA	4(L59)//4(J59)//3(I70)				
ATNA	*XB17*//7(L59)//3(L59)				


(continua)

Tabela F.6 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 6 DE 7
PLACA: E					CÓD: 830211
EQUIP: UAM		PROJ: SISMAG	APROV: / /		RESP:
SINAL	LIGAÇÕES				
ATNA	6(L59) // 13(L59) // 14(L59)				
FATNA	9(L59) // 2(O59)				
CMDRS	*X819* // 2(I70)				
RSTC	5(I70) // 12(I70)				
RSTCA	9(I70) // 3(H70)				
RSTCA	6(H70) // 1(H59)				
**	R2(G70) // C4(G70) // 1(H70)				
**	C4(G74) // 10(H70)				
**	2(J59) // 2(H59)				
**	3(H59) // 2(I59)				
RESET	5(I59) // 3(J70)				
RESET	*XA19* // 5(J70) // 4(J70)				
RSTE	6(J70) // 5(J59)				
RSTE	6(J59) // 1(P59) // 1(M40) // 1(M25)				
CLATNA	3(P59) // 5(L59)				
**	6(I59) // 5(P59) a1 #				
**	6(P59) // 4(I70) a1 #				
CLR	5(H70) // 4(H70) // 1(I70) // 4(I59) // 1(I59) // R1(I55) // 1(L59) // 15(L59) // 1(L59)				
CLR	15(L59) // 1(P70)				
CLR	1(I70) // 13(I70) // 10(I70) a1 #				
**	R4(N53) // 13(M59) // N59				
**	R4(M53) // C6(M56) // 12(M59)				
**	R5(M55) // 1(M59) // 10(M59) // N59				
**	R5(N55) // C6(N56) // 11(M59)				
REL	2(M59) // 11(J70)				
RELE1	3(I59) // 11(I70) // 1(L70) // 15(L70) // 1(M70) // 15(M70)				
RELE1	1(L70) // 10(J59) // 12(L59)				
RELE2	11(H40) // 11(I40) // 11(J40) // 11(L40) // 9(M59)				
RELE2	11(I40) // 11(I59) // 12(J59)				
UMR6	1(H40) // 1(I40) // 1(J40) // 1(L40) // R6(N41) // 4(O59)				
UMR6	1(L40) // 7(M25) // 10(M25)				
UMR6	1(J40) // 13(I59) // 10(I59)				
**	15(M25) // 7(M40) // 10(M40)				

(continua)

Tabela F.6 - Conclusão

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 7 DE 7	
PLACA: E				CÓD: 830211	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
RELEINV	8(M59) // 2(M40) // 2(M25)				
FPX	*XA6* // 12(I59)				
FIMSC	*XB6* // 3(O70)				
FIMTOT	*XA7* // 13(J70)				
FIMTOT	12(J70) // 2(O70)				
AD00	*XB7* // 1(O70)				
FPXA	9(I59) // 4(O70)				
- JMP	5(O70) // 5(O59) // 9(M40) // 9(M25)				
TREL	*XB20* // 7(J70)				
REL	*XA20* // 10(J70) // 11(J59) // 13(J59) } TWISTED				
ADR0	1(H25) // 8(F10) // 8(H10) // 8(J10) // 8(M10)				
ADR1	2(H25) // 7(F10) // 7(H10) // 7(J10) // 7(M10)				
ADR2	3(H25) // 6(F10) // 6(H10) // 6(J10) // 6(M10)				
AQR3	4(H25) // 5(F10) // 5(H10) // 5(J10) // 5(M10)				
ADR4	5(H25) // 4(F10) // 4(H10) // 4(J10) // 4(M10)				
ADR5	16(H25) // 3(F10) // 3(H10) // 3(J10) // 3(M10)				
ADR6	17(H25) // 2(F10) // 2(H10) // 2(J10) // 2(M10)				
ADR7	18(H25) // 1(F10) // 1(H10) // 1(J10) // 1(M10)				
"Reset Power-up" e Manual					
GROUND	Pino 1 do pushbutton PB1 // 8(D12) // 14(D12) // 1(C22) // 5(C22)				
+ 5.0V	3(C12) // 7(C12) // 5(D12)				
**	Pino 2 do pushbutton PB1 // 12(D12)				
**	1(D12) // 3(D12) // 10(C12) // 8(C12)				
**	5(C12) // 10(C22)				
**	3(C22) // 11(C22) // 12(C12) // 14(C12)				
**	12(C22) // 2(C22)				
**	1(C12) // 8(D12) // 6(C22)				
**	7(C22) // 10(D12) // 1(J59)				
TERRAH59	7(H59) // 5(H59)				
OKAB	6(H59) // pino 1 da chave CH1				
OKAC	pino 2 da chave CH1 // 2(P59)				

APÊNDICE G

DESENHOS E TABELAS REFERENTES A PLACA F DA UAM

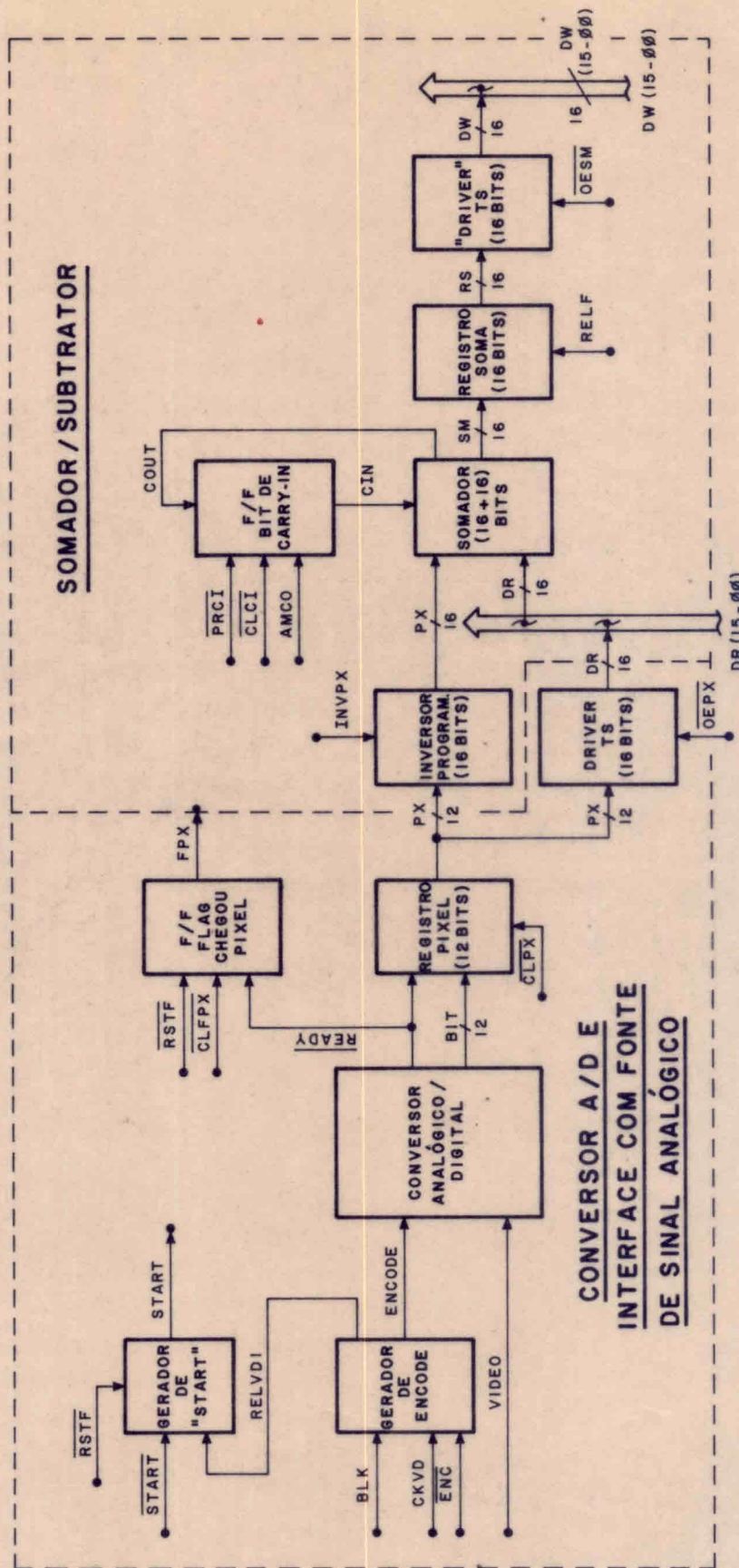
Desenho G.1 - SDA-830206: Placa F - diagrama de blocos (Unidade Acumuladora Microprogramada).

Desenho G.2 - SDA-830212: Placa F - esquema elétrico (Unidade Acumuladora Microprogramada).

Desenho G.3 - SDA-830218: Placa F - disposição dos componentes na placa (Unidade Acumuladora Microprogramada).

Tabela G.4 - Lista de material da placa F.

Tabela G.5 - Listagem de ligações da placa F.



REVISÕES

INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
TÍTULO:		PLACA F - DIAGRAMA DE BLOCOS (UNIDADE ACUMULADORA MICROPROGRAMADA)	
PROJ. ALMIR	APROV.	DES. N.º	
DATA JAN/83	DATA	830206	
DES. RENATO	6.1	FOLHA 1 DE 1	
DATA ABR/84			

TABELA G.4
LISTA DE MATERIAL DA PLACA F

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL: 1 DE 2
PLACA: F		CÓD: 830212			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAg	APROV: / /	RESP: / /	
Nº ITEM	QUANT/UNID	REF. DO COMPONENTE	TIPO / CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
1	1	M70	74LS08N	Resistor 1K, 5%, 1/8W Resistor 4K7, 5%, 1/8W Potenciômetro miniatura 10K Potenciômetro miniatura 50Ω Potenciômetro miniatura 200Ω Capacitor 220pF, disco Capacitor 680pF, disco Capacitor 100KpF, disco Capacitor 100pF, disco Capacitor 220uF/10V, eletrolítico Capacitor 470uF/30V, eletrolítico Regulador +15Volts Regulador -15Volts	
2	2	L70,N70	7414N		
3	1	P70	74LS32N		
4	1	J70	74LS74N		
5	4	A56,B56,C56,D56	74LS83N		
6	4	A41,B41,C41,D41	74LS86N		
7	1	O70	74111N		
8	2	N41,N56	74121N		
9	2	E41,F41	74LS174N		
10	4	A70,B70,E70,F70	74LS244N		
11	2	E56,F56	74LS273N		
12	1	R1	1K		
13	2	R2,R3	4K7		
14	1	P1	10K		
15	1	P2	50Ω		
16	1	P3	200Ω		
17	1	C28	220pF		
18	1	C27	680pF		
19	19	C9 a C26 e C30	100KpF		
		C31	100pF		
20	5	C5,C6,C7,C8,C29	220uF		
21	4	C1,C2,C3,C4	470uF		
22	1	M20	7815		
23	1	M30	7915		


(continua)

Tabela G.4 - Conclusão

LISTA DE MATERIAL		INPE - DCA/PSDA-PROG.DE SIST. DIGITAIS E ANALÓGICOS			FL: 2 DE 2
PLACA: F		CÓD: 830212			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		PROJ: SISMAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
24	1	D12	MAS-1202	Conversor A/D, 12 bits, 150ns	
25	13	A41,B41,C41,D41,J70, L70,M70,N41,N56,N70, P70,F32,P1	SQ 14p W/W	Soquete 14 pinos, 0,3" Wire-Wrapping, ouro(fabricante GARRY)	
26	10	A56,B56,C56,D56,E41, F41,I,070,C32,D32,E32	SQ 16p W/W	Soquete 16 pinos, 0,3" Wire-Wrapping, ouro(fabricante Garry)	
27	6	A70,B70,E56,E70,F56 F70	SQ 20p W/W	Soquete 20 pinos, 0,3" Wire-Wrapping, ouro(fabricante GARRY)	
28	1	D12	SQ 40p W/W	Soquete 40 pinos, 0,6" Wire-Wrapping, ouro(fabricante GARRY)	
29	120	-	-	Pinos de Wire-Wrapping, ouro	
30	1	-	810305	Placa de circuito impresso para Wire-Wrapping de 250 X 245 mm com 2 conectores machos dourados de 22 pinos duplos passo 3,96 mm	
40	70ft			(fabricante INPE)	
41	20ft			Fio de Wire-Wrapping # 30AWG	
42	3	C32,D32,E32	74LS157N	Fio de Wire-Wrapping # 26AWG	
43	1	F32	74LS94N		
44	1	P4	1K	Potenciômetro miniatura 1K0	
45	1	P1	LM723		
46	1	Q1	TIP32	Transistor Tip 32	
47	1	R4	58Ω	Resistor 58Ω, 5%, 1/4W	
48	1	R5	580Ω	Resistor 580Ω, 5%, 1/8W	
49	1	R6	1K0	Resistor 1K0Ω, 5%, 1/8W	


TABELA G.5

LISTAGEM DE LIGAÇÕES DA PLACA F

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 1 DE 7	
PLACA: F				CÓD: 830212	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
GROUND	33(D12)// 8(C32)// 8(D32)// 8(E32)// 7(F32)// 7(A41)// 7(B41)// 7(C41)// 7(D41)// 8(E41)// 8(F41)// 7(N41)// 12(A56)// 12(B56)// 12(C56)// 12(D56)// 10(E56)// 10(F56)// 7(N56)// 10(A70)// 10(B70)// 10(E70)// 10(F70)// 7(L70)// 7(M70)// 7(N70)// 8(O70)// 7(P70)// 32(D12)// 15(E32)// 3(N41)// 4(N41)// 3(N56)// 4(N56)// 11(B70)// 13(B70)// 15(B70)// 17(B70)// 2(J70)// 12(O70)// *XA6* // *XA21*// *XA22*// *XB6* // *****// *YA21*// *YA22*// C1// C2// C3// C4// C8// C9// C10				
+5V	36(D12)// 16(C32)// 16(D32)// 16(E32)// 14(F32)// 14(A41)// 14(B41)// 14(C41)// 14(D41)// 16(E41)// 16(F41)// 14(N41)// 5(A56)// 5(B56)// 5(C56)// 5(D56)// 20(E56)// 20(F56)// 14(N56)// 20(A70)// 20(B70)// 20(E70)// 20(F70)// 14(J70)// 14(L70)// 14(M70)// 14(N70)// 16(O70)// 14(P70)// *XB1* // *XB2* // *YB1* // *YB2* // R1// P1// R2// R3// C8// M20// M30				
+15V	P3// 35(D12)// C9// C3// M20				
+20V	*XA4*// *XB4*// C1// M20				
-15V	34(D12)// C10// C4// M30				
-20V	*XA8*// *XB8*// C2// M30				
BIT00	10(D12)// 13(C32)				
BIT01	17(D12)// 10(C32)				
BIT02	16(D12)// 6(C32)				
BIT03	15(D12)// 3(C32)				
BIT04	14(D12)// 13(D32)				
BIT05	13(D12)// 10(D32)				
BIT06	12(D12)// 6(D32)				
BIT07	11(D12)// 3(D32)				
BIT08	8(D12)// 13(E32)				
BIT09	7(D12)// 10(E32)				
BIT10	6(D12)// 6(E32)				
BIT11	3(D12)// 3(E32)				
CLPX	*XB15*// 13(M70)// 1(E32)// 1(D32)// 1(C32)				
READY	10(F32)// 3(J70)// 12(M70)				


(continua)

Tabela G.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE	DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 2 DE 7
PLACA: F - Conversor A/D e somador/subtrator					CÓD: 830212
EQUIP: UAM		PROJ: SISNAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
BT00	12(C32)// 14(E41)				
BT01	9(C32)// 13(E41)				
BT02	7(C32)// 11(E41)				
BT03	4(C32)// 6(E41)				
BT04	12(D32)// 4(E41)				
BT05	9(D32)// 3(E41)				
BT06	7(D32)// 14(F41)				
BT07	4(D32)// 13(F41)				
BT08	12(E32)// 11(F41)				
BT09	9(E32)// 6(F41)				
BT10	7(E32)// 4(F41)				
BT11	4(E32)// 3(F41)				
PX00	15(E41)// 12(A41)// 2(A70)				
PX01	12(E41)// 9(A41)// 4(A70)				
PX02	10(E41)// 4(A41)// 6(A70)				
PX03	7(E41)// 1(A41)// 8(A70)				
PX04	5(E41)// 12(B41)// 11(A70)				
PX05	2(E41)// 9(B41)// 13(A70)				
PX06	15(F41)// 4(B41)// 15(A70)				
PX07	12(F41)// 1(B41)// 17(A70)				
PX08	10(F41)// 12(C41)// 2(B70)				
PX09	7(F41)// 9(C41)// 4(B70)				
PX10	5(F41)// 4(C41)// 6(B70)				
PX11	1(F32)// 2(F41)// 9(D41)// 12(D41)// 1(D41)// 1(C41)// 8(B70)				
PX11	1(D41)// 4(D41)				
DR00	*YB20*// 18(A70)// 11(A56)				
DR01	*YA20*// 16(A70)// 7(A56)				
DR02	*YB19*// 14(A70)// 4(A56)				
DR03	*YA19*// 12(A70)// 16(A56)				
DR04	*YB18*// 9(A70)// 11(B56)				
DR05	*YA18*// 7(A70)// 7(B56)				
DR06	*YB17*// 5(A70)// 4(B56)				
DR07	*YA17*// 3(A70)// 16(B56)				


(continua)

Tabela G.5 - Continuação

LISTAGEM DE LIGAÇÕES		 DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 3 DE 7
PLACA: F			CÓD: 830212	
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DR08	*YB16*// 18(B70)// 11(C56)			
DR09	*YA16*// 16(B70)// 7(C56)			
DR10	*YB15*// 14(B70)// 4(C56)			
DR11	*YA15*// 12(B70)// 16(C56)			
DR12	*YB14*// 9(B70)// 11(D56)			
DR13	*YA14*// 7(B70)// 7(D56)			
DR14	*YB13*// 5(B70)// 4(D56)			
DR15	*YA13*// 3(B70)// 16(D56)			
PXI00	11(A41)// 10(A56)			
PXI01	8(A41)// 8(A56)			
PXI02	6(A41)// 3(A56)			
PXI03	3(A41)// 1(A56)			
PXI04	11(B41)// 10(B56)			
PXI05	8(B41)// 8(B56)			
PXI06	6(B41)// 3(B56)			
PXI07	3(B41)// 1(B56)			
PXI08	11(C41)// 10(C56)			
PXI09	8(C41)// 8(C56)			
PXI10	6(C41)// 3(C56)			
PXI11	3(C41)// 1(C56)			
PXI12	11(D41)// 10(D56)			
PXI13	8(D41)// 8(D56)			
PXI14	6(D41)// 3(D56)			
PXI15	3(D41)// 1(D56)			
SM00	9(A56)// 3(E56)			
SM01	6(A56)// 4(E56)			
SM02	2(A56)// 7(E56)			
SM03	15(A56)// 8(E56)			
SM04	9(B56)// 13(E56)			
SM05	6(B56)// 14(F56)			
SM06	2(B56)// 17(E56)			
SM07	15(B56)// 18(E56)			
SM08	9(C56)// 3(F56)			
SM09	6(C56)// 4(F56)			


(continua)

Tabela G.5 - Continuação

LISTAGEM DE LIGAÇÕES			INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS	FL: 4 DE 7
PLACA: F				CÓD: 830212
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
SM10	2(C56)// 7(F56)			
SM11	15(C56)// 8(F56)			
SM12	9(D56)// 13(F56)			
SM13	6(D56)// 14(F56)			
SM14	2(D56)// 17(F56)			
SM15	15(D56)// 18(F56)			
RS00	2(E56)// 2(E70)			
RS01	5(E56)// 4(E70)			
RS02	6(E56)// 6(E70)			
RS03	9(E56)// 8(E70)			
RS04	12(E56)// 11(E70)			
RS05	15(E56)// 13(E70)			
RS06	16(E56)// 15(E70)			
RS07	19(E56)// 17(E70)			
RS08	2(F56)// 2(F70)			
RS09	5(F56)// 4(F70)			
RS10	6(F56)// 6(F70)			
RS11	9(F56)// 8(F70)			
RS12	12(F56)// 11(F70)			
RS13	15(F56)// 13(F70)			
RS14	16(F56)// 15(F70)			
RS15	19(F56)// 17(F70)			
DW00	*YB10*// 18(E70)			
DW01	*YA10*// 16(E70)			
DW02	*YB9*// 14(E70)			
DW03	*YA9*// 12(E70)			
DW04	*YB8*// 9(E70)			
DW05	*YA8*// 7(E70)			
DW06	*YB7*// 5(E70)			
DW07	*YA7*// 3(F70)			
DW08	*YB6*// 18(F70)			
DW09	*YA6*// 16(F70)			

(continua)

Tabela G.5 - Continuação

LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 5 DE 7	
PLACA: F				CÓD: 830212	
EQUIP: UAM		PROJ: SISMAG		APROV: / / RESP:	
SINAL	LIGAÇÕES				
DW10	*YB5*// 14(F70)				
DW11	*YA5*// 12(F70)				
DW12	*YB4*// 9(F70)				
DW13	*YA4*// 7(F70)				
DW14	*YB3*// 5(F70)				
DW15	*YA3*// 3(F70)				
CPPX	11(M70)// 9(F41)// 9(E41)				
UMR3	1(F41)// 1(E41)// 1(E56)// 1(F56)// R3(G56)// 1(J70)				
CLFPX	*XA15*// 10(M70)				
RESET	*XA19*// 5(L70)				
RESET	6(L70)// 13(L70)				
RSTF	12(L70)// 1(M70)// 9(M70)// 2(O70)				
*	8(M70)// 4(J70)				
FPX	*XB16*// 6(J70)				
PXTT	2(F32)// 3(F32)				
SEXT	4(F32)// 11(E32)// 14(E32)// 2(E32)// 5(E32)// 11(D32)// 14(D32)// 2(D32)// 5(D32)// 14(C32)// 2(C32)// 5(C32)				
DEPX	*YB12*// 19(B70)// 1(B70)// 19(A70)// 1(A70)				
INVPX	*XB18*// 3(L70)				
IVPX	4(L70)// 10(D41)// 5(D41)// 10(C41)// 5(C41)// 10(B41)// 5(B41)// 10(A41)// 5(A41)// 2(A41)// 13(A41)// 2(B41)// 13(B41)// 2(C41)// 13(C41)// 2(D41)// 13(D41)				
PRCT	*XA17*// 10(J70)				
AMCO	*XA18*// 11(J70)				
CLCT	*XB17*// 13(J70)				
COUT	12(J70)// 14(D56)				
*	13(D56)// 14(C56)				
*	13(C56)// 14(B56)				
*	13(B56)// 14(A56)				
CIN	13(A56)// 9(J70)				


(continua)

Tabela G.5 - Continuação

LISTAGEM DE LIGAÇÕES		DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS		FL: 6 DE 7
PLACA: F		CÓD: 830212		
EQUIP: UAM		PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES			
REL	*XA2Ø*// 9(L7Ø) } TWISTED			
TREL				
REL	*5(P7Ø)// 8(L7Ø)// 11(F56)// 11(E56)			
DES	*YB11*// 1(E7Ø)// 19(E7Ø)// 1(F70)// 19(F7Ø)			
CLR	13(07Ø)// 15(07Ø)// 3(07Ø)// R2(066)			
START	*XA16*// 1(L7Ø)			
START	2(L7Ø)// 11(07Ø)			
STRA	9(07Ø)// 4(07Ø)			
STRA	1Ø(07Ø)// 1(07Ø)			
STRP	7(07Ø)// 9(N7Ø)// 2(M7Ø)			
START	BNC3// 8(N7Ø)			
BLK	BNC2// 5(N7Ø)			
CKVD	BNC1// 1(N7Ø)			
VIDEO	BNC4// 19(D12) } TWISTED			
VDTER				
BLK	6(N7Ø)// 5(M7Ø)			
CKVD	2(N7Ø)// 3(N7Ø)			
RELVD1	5(07Ø)// 4(N7Ø)// 5(N56)			
*	30(D12)// P2			
PRSTR	3(M7Ø)// 14(07Ø)			
*	10(N56)// C27(P6Ø)			
**	11(N56)// P1(056)// C27(P56)			
RELVD2	1(N56)// 5(N41)			
*	10(N41)// C28(P46)			
**	11(N41)// R1(042)// C28(P42)			
RELVD3	6(N41)// 4(M7Ø)			
*	6(M7Ø)// 2(P7Ø)			
ENC	*XB19*// 4(P7Ø)			
*	6(P7Ø)// 11(L7Ø)			
*	1Ø(L7Ø)// 1(P7Ø)			
ENCODE	3(P7Ø)// 29(D12)			

(continua)

Tabela G.5 - Conclusão

LISTAGEM DE LIGAÇÕES	 INPE	DCA/PSDA PROGRAMADE SIST. DIG. E ANALÓGICOS	FL: 7 DE 7
PLACA: F			CÓD: 830212
EQUIP: UAM	PROJ: SISMAG	APROV: / /	RESP:
SINAL	LIGAÇÕES		
READY	1(D12) // 13(F32)		
—	12(F32) // 9(F32)		
—	8(F32) // 13(P7Ø) // 12(P7Ø)		
—	11(P7Ø) // 11(F32)		

APÊNDICE H

DESENHOS E TABELAS REFERENTES AO PAINEL DA UAM

Desenho H.1 - SDA-830219: Painei - esquema elétrico (Unidade Acumuladora Microprogramada).

Desenho H.2 - SDA-830220: Painei - máscara e disposição dos componentes na placa (Unidade Acumuladora Microprogramada).

Tabela H.3 - Lista de material do painei.

Tabela H.4 - Listagem de ligações do painei.

A

B

C

D

LOCAL
(CH18)
REMOTO

ESPERA
COMANDO/ PARÂMETRO
(LED)

LIGA SISTEMA
(CH20)



CANAL A
(CH17)
CANAL B

COMANDO PARÂMETRO (HEX)
A B 1 F
(I#1) (I#2) (I#3) (I#3)

RESPOSTA (HEX)
1 3 C D
(O#1) (O#2) (O#3) (O#4)

(CH19)
DESLIGA DISPLAY

EXECUTE
(PB1)

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
(CH16) (CH15) (CH14) (CH13) (CH12) (CH11) (CH10) (CH9) (CH8) (CH7) (CH6) (CH5) (CH4) (CH3) (CH2) (CH1)

- OBSERVAÇÕES:
- A) TODAS AS CHAVES (CH1 a CH20) DEVEM SER MONTADAS DE FORMA QUE, NA POSIÇÃO PARA CIMA OS POLOS SEJAM LIGADOS.
 - B) O "PUSH BUTTON" PB1, EM REPOUSO, DEVE GERAR 0.0 VOLTS NO SINAL EXC, E DEIXAR O SINAL EXC EM ABERTO.
 - C) ENTRE PARÊNTESES ESTÃO INDICADAS AS REFERÊNCIAS NO ESQUEMA ELÉTRICO DO PAINEL DOS DISPLAYS, "PUSH BUTTON" E CHAVES, QUE NÃO FAZEM PARTE DA MÁSCARA FINAL DO PAINEL.
 - D) ESCALA USADA 1:1

REVISÕES	INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICO	
	TÍTULO: PAINEL: MÁSCARA E DISPOSIÇÃO DOS CONTROLES E INDICADORES (UNID. ACUMULADORA MICROPROGRAMADA) CNPq, INPE, DCA.			
	PROJ. ALMIR	APROV.	DES. N.º	
	DATA JAN/85	DATA	830220	
	DES. PAULO A. S.		FOLHA 1 DE 1	
	DATA 05/12/84			

A

B

C

D

A

B

C

D

LOCAL
(CH18)
REMOTO

ESPERA
COMANDO/ PARÂMETRO
(LED)

LIGA SISTEMA
(CH20)

1A
(FUSIVEL)

CANAL A
(CH17)
CANAL B

COMANDO PARÂMETRO (HEX)
A B 1 F
(I#1) (I#2) (I#3) (I#3)

RESPOSTA (HEX)
1 3 C D
(O#1) (O#2) (O#3) (O#4)

(CH19)
DESLIGA DISPLAY

EXECUTE
(PB1)

15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
(CH16) (CH15) (CH14) (CH13) (CH12) (CH11) (CH10) (CH9) (CH8) (CH7) (CH6) (CH5) (CH4) (CH3) (CH2) (CH1)

- OBSERVAÇÕES: A) TODAS AS CHAVES (CH1 a CH20) DEVEM SER MONTADAS DE FORMA QUE, NA POSIÇÃO PARA CIMA OS POLOS SEJAM LIGADOS.
- B) O "PUSH BUTTON" PB1, EM REPOUSO, DEVE GERAR 0,0 VOLTS NO SINAL EXC, E DEIXAR O SINAL EXC EM ABERTO.
- C) ENTRE PARÊNTESES ESTÃO INDICADAS AS REFERÊNCIAS NO ESQUEMA ELÉTRICO DO PAINEL DOS DISPLAYS, "PUSH BUTTON" E CHAVES, QUE NÃO FAZEM PARTE DA MÁSCARA FINAL DO PAINEL.
- D) ESCALA USADA 1:1

REVISÕES	INPE		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICO	
	TÍTULO: PAINEL: MÁSCARA E DISPOSIÇÃO DOS CONTROLES E INDICADORES (UNID. ACUMULADORA MICROPROGRAMADA) CNPq, INPE, DCA.			
	PROJ. ALMIR	APROV.	DES. N.º	
	DATA JAN/85	DATA	830220	
	DES. PAULO A.S.		FOLHA 1 DE 1	
	DATA 05/12/84			

A

B

C


D

TABELA H.3
LISTA MATERIAL DO PAINEL

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG.DE SIST. DIGITAIS E ANALÓGICOS				FL: 1 DE 1
PLACA: Painel da UAM		CÓD:				
EQUIP: Unidade Acumuladora Microprogramada (UAM)		1	PROJ: SISMAG	APROV: / /	RESP:	
Nº ITEM	QUANT/UNID	REF. DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)		
1	18	CH1 a CH18		Chave de 1 pólo X 2 posições com alavanca de 2,5 mm		
2	1	CH19		Chave de 2 pólos X 2 posições com alavanca de 2,5 mm		
3	1	CH20		Chave liga-desliga, 250 Volts, 2A		
4	1	PB1		"Pushbutton" quadrado de 2 pólos		
5	1	LED1		"LED" vermelho de 5 mm		
6	1	LED1		Suporte para "LED" de 5 mm		
7	1			Porta fusível		
8	1			Fusível 1A		
9	8	I #1 a I #4, O #1 a O #4		Display hexadecimal TIL 311		
10	1	R1	1K	Resistor 1K, 5%, 1/8W		
11	2	C1, C2	220µF	Capacitor 220µF/10V, eletrolítico		
12	3	C11,C12,C13	7405	CI7405		
13	2	R3,R2	4K7	Resistor 4K7, 5%, 1/8W		

TABELA H.4

LISTAGEM DE LIGAÇÕES DO PAINEL

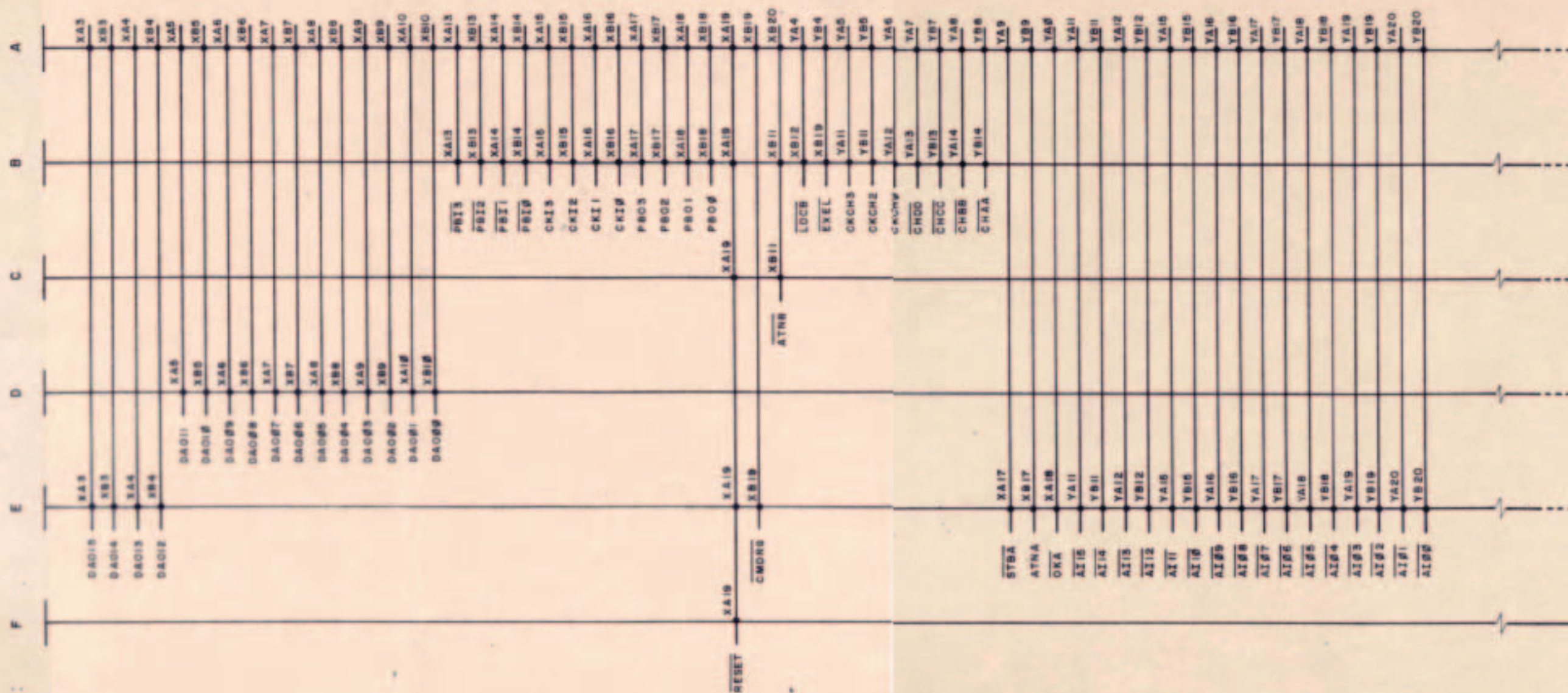
LISTAGEM DE LIGAÇÕES		 INPE DCA/PSDA PROGRAMA DE SIST. DIG. E ANALÓGICOS		FL: 1 DE 1
PLACA: Painel da UAM			CÓD: 830219	
EQUIP: UAM		PROJ: SISMAg	APROV: / /	RESP:
SINAL	LIGAÇÕES			
DISP00	*P14*// 3(01)// 3(02)// 3(03)// 3(04)			
DISP01	*P15*// 2(01)// 2(02)// 2(03)// 2(04)			
DISP02	*P16*// 13(01)// 13(02)// 13(03)// 13(04)			
DISP03	*P17*// 12(01)// 12(02)// 12(03)// 12(04)			
DISPI0	*P22*// 3(I1)// 3(I2)// 3(I3)// 3(I4)			
DISPI1	*P23*// 2(I1)// 2(I2)// 2(I3)// 2(I4)			
DISPI2	*P24*// 13(I1)// 13(I2)// 13(I3)// 13(I4)			
DISPI3	*P25*// 12(I1)// 12(I2)// 12(I3)// 12(I4)			
STB0	*P21*// 5(I4)// 5(04)			
STB1	*P20*// 5(I3)// 5(03)			
STB2	*P19*// 5(I2)// 5(02)			
STB3	*P18*// 5(I1)// 5(01)			
APAGUE	8(04)// 8(03)// 8(02)// 8(01)// 8(I4)// 8(I3)// 8(I2)// 8(I1)// R1// Pino			
AMCH0	*P5*// 9(C1)// 11(C1)// 13(C1)// 1(C1)			
AMCH1	*P4*// 3(C1)// 5(C1)// 9(C2)// 11(C2)			
AMCH2	*P3*// 13(C2)// 1(C2)// 3(C2)// 5(C2)			
AMCH3	*P2*// 9(C3)// 11(C3)// 13(C3)// 1(C3)			
R/L	Chave 18// 5(C3)			
B/A	Chave 17// 3(C3)			

APÊNDICE I

DESENHOS E TABELAS REFERENTES A CAIXA E AO PLANO TRASEIRO DA UAM

Desenho I.1 - SDA-830264: Interligações entre as placas no plano traseiro (Unidade Acumuladora Microprogramada).

Tabela I.2 - Lista de material da caixa da UAM.



OBS.: PLACA A : MAIS À DIREITA, VISTA DO PLANO TRASEIRO

REVISÕES	I N P E		DCA/PSDA - PROGRAMA SISTEMAS DIGITAIS E ANALÓGICOS	
	TÍTULO: INTERLIGAÇÕES ENTRE AS PLACAS NO PLANO TRASEIRO (UNID. ACUMULADORA MICROPROGRAMADA)			
	PROJ. ALMIR	APROV.	DES. N.º	
	DATA: FEV/83	DATA	830264	
	DES.			
	DATA	1.1	FOLHA 1 DE 3	

TABELA I.2

LISTA DE MATERIAL DA CAIXA DA UAM

LISTA DE MATERIAL		INPE - DCA/PSDA - PROG. DE SIST. DIGITAIS E ANALÓGICOS			FL. 1 DE 1
PLACA: Caixa da UAM		Cód: —			
EQUIP: Unidade Acumuladora Microprogramada (UAM)		?	PROJ: SISMAG	APROV: / /	RESP: —
Nº ITEM	QUANT/UNID	REF DO COMPONENTE	TIPO/CÓDIGO	DESCRIÇÃO (INDICAR FABRICANTE QUANDO NECESSÁRIO)	
1	1	-	-	<p>"Subrack" IMCS especial modelo 2 (INPE) para cartão de 245mm X 220mm (para 2 conectores) - fabricante: TAUNUS</p> <p>Plano traseiro em fibra de vidro</p> <p>Tampa traseira para o "subrack"</p> <p>Conector de 22 pinos duplos para "Wire-Wrapping", passo 3,96 mm</p> <p>Barra de alimentação para fonte de +5,0Volts</p> <p>Parafusos e porcas para fixação dos conectores e tampa traseira</p>	
2	1	-	82110175A		
3	1	-	-		
4	14	-	-		
5	4	-	-		
6	-	-	-		

APÊNDICE J

ESPECIFICAÇÕES TÉCNICAS DO CONVERSOR A/D

Neste apêndice encontram-se as especificações técnicas do conversor analógico-digital MAS-1202 da Analog Devices.



Ultra High Speed 8-, 10-, and 12-Bit A/D Converters

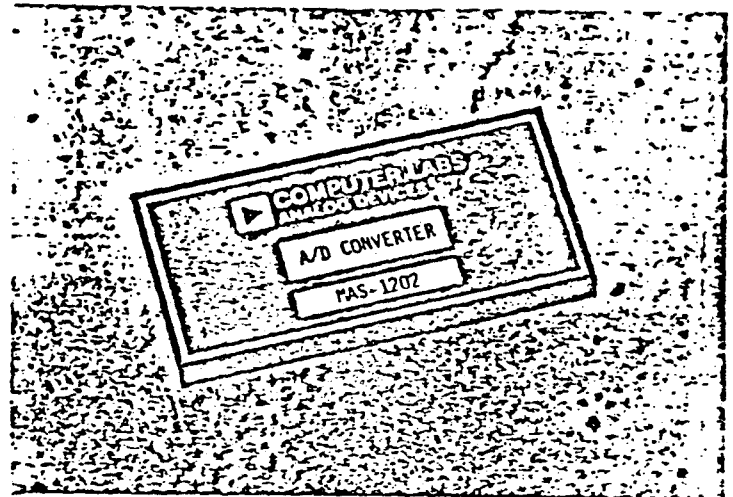
MAS-0801, MAS-1001, MAS-1202

FEATURES

- High Speed at Low Cost
 - 8 Bits $1\mu\text{s}$ max
 - 10 Bits $1.5\mu\text{s}$ max
 - 12 Bits $2\mu\text{s}$ max
- No Missing Codes Over Temperature
- Low Power
- Industry Standard Pin Out
- Parallel and Serial Outputs

APPLICATIONS

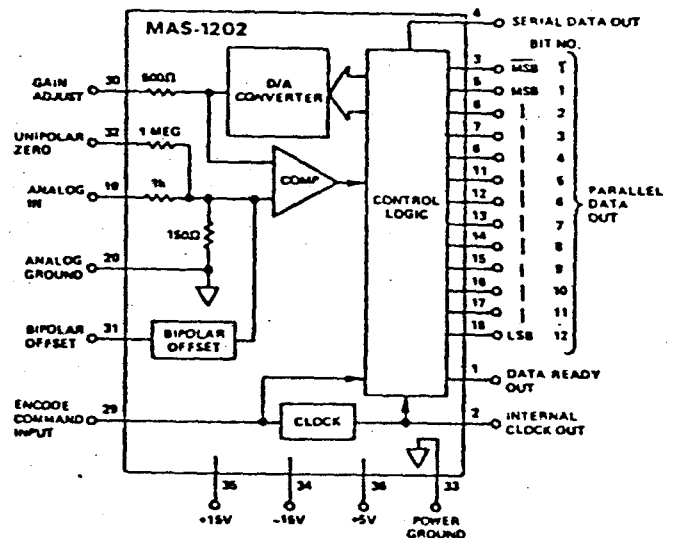
- High Speed Data Acquisition
- Real Time Waveform Analysis
- Radar Signal Processing
- Analytical Instruments



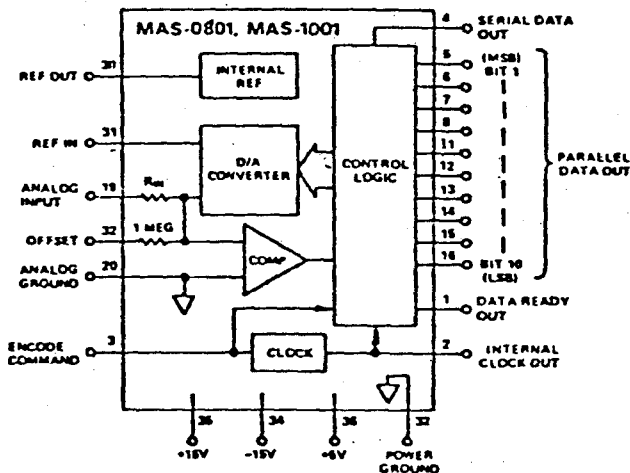
GENERAL DESCRIPTION

The MAS series of high speed analog to digital converters represent the "state of the art" in application of the successive approximation conversion technique by providing highest speed at lowest cost. With monotonicity guaranteed over temperature these reliable modules are form, fit and function compatible with popular industry standards from Datel and Philbrick (for new designs consider the HAS series of hybrid converters).

In most applications these A/D's should be used with a fast sample hold such as the THS/THC series.



MAS-1202 Block Diagram



MAS-0801 and MAS-1001 Block Diagram

SPECIFICATIONS (typical @ +25°C unless otherwise noted)

- J.3 -

Model	Units	MAS-0801	MAS-1001	MAS-1202
RESOLUTION FS = Full Scale	Bits	8	10	12
ACCURACY (Relative to Full Scale)	±% FS	0.2	0.05	0.012
Quantization Error	LSB	±1/2	•	•
Nonlinearity	LSB (max)	±1/2	•	•
Differential Nonlinearity	LSB (max)	±1/2	•	•
Missing Codes	No Missing Codes 0 to +70°C			
TEMPERATURE COEFFICIENTS				
Differential Nonlinearity	±ppm/°C	3	•	•
Gain	±ppm/°C	20	•	30
Gain (Option-P)	±ppm/°C	5	•	NA
Zero Offset (Unipolar)	±µV/°C	10	•	100
Zero Offset (Bipolar)	±ppm/°C	15	•	•
Zero Offset (Option-P)	±ppm/°C	5	•	NA
INPUT				
Ranges (Full Scale)	Options MAS-0801 and MAS-1001 ONLY	STANDARD		
MAS-XXXX-1	V	0 to -5	•	0 to +10/±5
MAS-XXXX-2	V	0 to -10	•	NA
MAS-XXXX-3	V	±5	•	NA
MAS-XXXX-4	V	±10	•	NA
MAS-XXXX-5	V	±1.024	•	NA
Impedance (Function of Option)	Ω/V	100	•	1150Ω
OVERVOLTAGE	V	To Twice Peak Input FS Without Damage.		
CONVERSION TIME ¹	µs max	1	1.5	2
	µs typ	0.8	1.3	1.8
ENCODE COMMAND				
Logic Levels (1 Standard TTL Load)	V	"0" = 0 to +0.4, "1" = +2 to +5.5		
Function		Positive-going edge resets converter, Trailing edge starts conversion for 8- and 10-bit versions.		
Duration (Width)	ns min	50	•	100
Rise and Fall Times	ns max	20	•	•
Repetition Rate	kHz max	1000	666	500
LOGIC OUTPUTS				
Levels TTL (Same as Encode Command)		Data and Data Ready - 4 Std TTL Loads, Clock - 6TTL Loads		
Drive Capability		8, 10 or 12 lines of data held until next Encode Command		
Parallel Data		CBN • BIN		
Coding (Unipolar)		COB/2SC • OBN/2SC		
(Bipolar)				
Serial Data		MSB first, successive pulse output during conversion, NRZ.		
Coding		Same as parallel output except 2SC not available.		
Clock		Pulse train of 9, 11 or 13 internal clock pulses, gated on during the conversion period.		
POWER REQUIREMENTS				
+14.5V to +15.5V	mA	70	•	80
-14.5V to -15.5V	mA	30	•	20
+5V ±5%	mA	150	•	•
TEMPERATURE RANGE				
Operating	°C	0 to +70	•	•
Storage	°C	-55 to +85	•	•
PHYSICAL CHARACTERISTICS				
Case		Diallyl Phthalate per MIL-M-14 Type SDC-F		

NOTE:

¹ Total conversion time from leading edge of encode command pulse to trailing edge of data ready pulse with 50ns wide encode command.

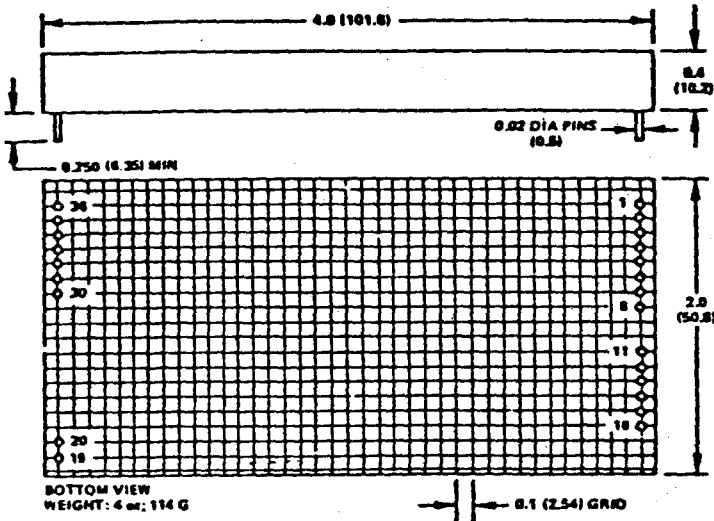
*Specifications same as MAS-0801.

Specifications subject to change without notice.

236S A/D CONVERTERS

OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).



NOTES:
SOME MODELS DO NOT USE ALL PIN OUTS. IN THESE CASES, UNUSED PINS ARE DELETED.
PINS ARE GOLD PLATED
DOT ON TOP INDICATES POSITION OF PIN 1

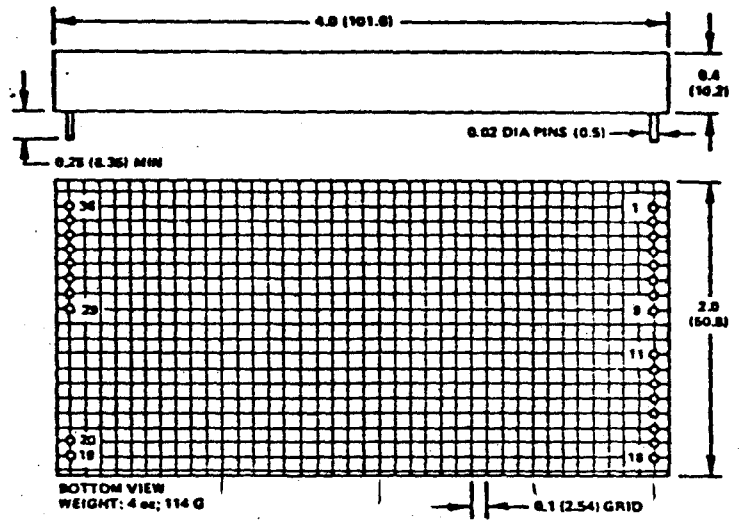
PIN DESIGNATIONS

MAS-0801, MAS-1001

PIN	FUNCTION	PIN	FUNCTION
1	DATA READY OUT	15	BIT 9 OUT
2	INTERNAL CLOCK OUT	16	BIT 10 OUT (LSB)
3	ENCODE COMMAND IN	19	ANALOG INPUT
4	SERIAL OUTPUT	20	ANALOG GROUND
5	BIT 1 OUT (MSB)	30	REFERENCE OUT
6	BIT 2 OUT	31	REFERENCE INPUT
7	BIT 3 OUT	32	OFFSET
8	BIT 4 OUT	33	POWER GROUND
11	BIT 5 OUT	34	-15V POWER IN
12	BIT 6 OUT	35	+15V POWER IN
13	BIT 7 OUT	36	+5V POWER IN
14	BIT 8 OUT		

OUTLINE DIMENSIONS

Dimensions shown in inches and (mm).



NOTES:
PINS ARE GOLD PLATED
DOT ON TOP INDICATES POSITION OF PIN 1

PIN DESIGNATIONS

MAS-1202

PIN	FUNCTION	PIN	FUNCTION
1	DATA READY	16	BIT 10 OUT
2	INTERNAL CLOCK OUT	17	BIT 11 OUT
3	BIT 1 OUT (MSB)	18	BIT 12 OUT (LSB)
4	SERIAL DATA OUT	19	ANALOG INPUT
5	BIT 1 OUT (MSB)	20	ANALOG GROUND
6	BIT 2 OUT	29	ENCODE COMMAND IN
7	BIT 3 OUT	30	GAIN ADJUST
8	BIT 4 OUT	31	BIPOLAR OFFSET
11	BIT 5 OUT	32	UNIPOLAR ZERO
12	BIT 6 OUT	33	POWER GROUND
13	BIT 7 OUT	34	-15V POWER IN
14	BIT 8 OUT	35	+15V POWER IN
15	BIT 9 OUT	36	+5V POWER IN

ORDERING INFORMATION

The 8- and 10-bit versions of the MAS series may be ordered with various options according to the chart below.

MAS-0801	P	-1	-CBN
RESOLUTION AND ACCURACY	TEMPCO	ANALOG INPUT RANGE	LOGIC OUTPUT CODING (See Note 1)
MAS-0801 = 8 Bits MAS-1001 = 10 Bits	For $\pm 5\text{ppm}/^\circ\text{C}$ tempco at slightly higher cost, add "P". For standard tempco, leave blank.	-1 0 to -5V FS -2 0 to -10V FS -3 $\pm 5\text{V}$ FS -4 $\pm 10\text{V}$ FS -5 $\pm 1.024\text{V}$ FS	CBN = Complementary Binary (Options 1 and 2) COB = Complementary Offset Binary (Options 3, 4 and 5) C2SC = Complementary Two's Complement (Options 3, 4 and 5)

NOTES:
For 12-bit performance order the MAS-1202 which has no options.
The mating connector for the MAS series is the MSA-1.

OUTPUT CODING

The logic output coding is shown true relative to the analog ahead of the A/D, the true logic coding is inverted relative to the system input. This yields the systemic coding as follows:

Scale	Input Voltage	Complementary Straight Binary
-FS -1LSB	-9.9900V	1111 1111 11
-3/4 FS	-7.5000V	1100 0000 00
-1/2 FS	-5.0000V	1000 0000 00
-1/4 FS	-2.5000V	0100 0000 00
-1LSB	-0.0010V	0000 0000 01
0	0.0000V	0000 0000 00

NOTE

(0 to -10V) for MAS-1001-2; LSB = 10mV for MAS-1001-1, apply input voltage factor of 1/2.

Table 1. MAS-0801 and MAS-1001 Unipolar Operation for Options 1 and 2

Scale	Input Voltage	Complementary Offset Binary	Complementary Two's Complement
-FS -1LSB	-1.022V	1111 1111 11	0111 1111 11
-1/2 FS	-0.512V	1100 0000 00	0100 0000 00
0	-0.000V	1000 0000 00	0000 0000 00
+1/2 FS	+0.512V	0100 0000 00	1100 0000 00
+FS	+1.024V	0000 0000 00	1000 0000 00

NOTE

(-1.024V to +1.024V) for MAS-1001-5; LSB = 2mV.

Table 3. MAS-0801 and MAS-1001 Bipolar Operation for Option 5

Scale	Input Voltage	Straight Binary	Two's Complement
+FS -1LSB	+4.9976V	1111 1111 1111	0111 1111 1111
+3/4 FS	+3.7500V	1110 0000 0000	0110 0000 0000
+1/2 FS	+2.5000V	1100 0000 0000	0100 0000 0000
0	0.0000V	1000 0000 0000	0000 0000 0000
-1/2 FS	-2.5000V	0100 0000 0000	1100 0000 0000
-3/4 FS	-3.7500V	0010 0000 0000	1010 0000 0000
-FS +1LSB	-4.9976V	0000 0000 0001	1000 0000 0001
-FS	-5.0000V	0000 0000 0000	1000 0000 0000

NOTE

In Table 5, TWO'S COMPLEMENT (2SC) is accomplished by using the MSB output for Bit 1.

Table 5. MAS-1202 Bipolar Operation (-5V to +5V)

- J.5 -

Binary (BIN) in place of Complementary Binary (CBN) for options 1 and 2; Offset Binary (OBN) in place of Complementary (C2SC).

Scale	Input Voltage	Complementary Offset Binary	Complementary Two's Complement
-FS -1LSB	-4.9900V	1111 1111 11	0111 1111 11
-3/4 FS	-3.7500V	1110 0000 00	0110 0000 00
-1/2 FS	-2.5000V	1100 0000 00	0100 0000 00
0	0.0000V	1000 0000 00	0000 0000 00
+1/2 FS	+2.5000V	0100 0000 00	1100 0000 00
+3/4 FS	+3.7500V	0010 0000 00	1010 0000 00
+FS -1LSB	+4.9900V	0000 0000 01	1000 0000 01
+FS	+5.0000V	0000 0000 00	1000 0000 00

NOTES:

(-5V to +5V) for MAS-1001-3; LSB = 10mV for MAS-1001-4 apply input voltage factor of 2.

In Table 2, complementary 2SC is accomplished by factory option.

Table 2. MAS-0801 and MAS-1001 Bipolar Operation for Options 3 and 4

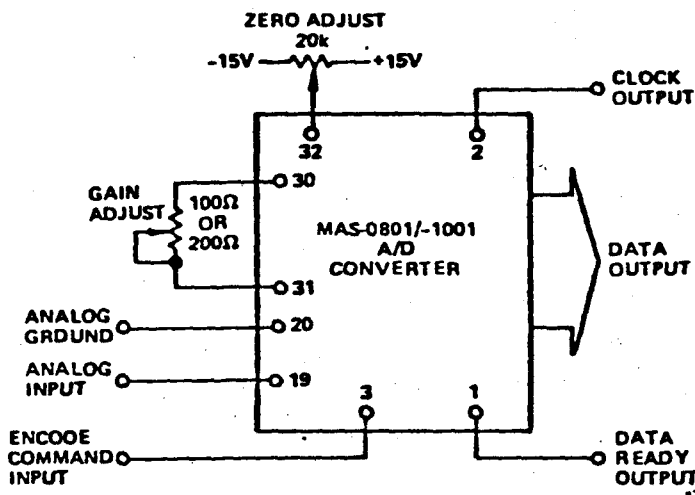
Scale	Input Voltage	Straight Binary
+FS -1LSB	+9.9976V	1111 1111 1111
+7/8 FS	+8.7500V	1110 0000 0000
+3/4 FS	+7.5000V	1100 0000 0000
+1/2 FS	+5.0000V	1000 0000 0000
+1/4 FS	+2.5000V	0100 0000 0000
+1LSB	+0.0024V	0000 0000 0001
0	0.0000V	0000 0000 0000

NOTE

Unipolar Operation (0 to +10V)

Table 4. MAS-1202 Unipolar Operation (0 to +10V)

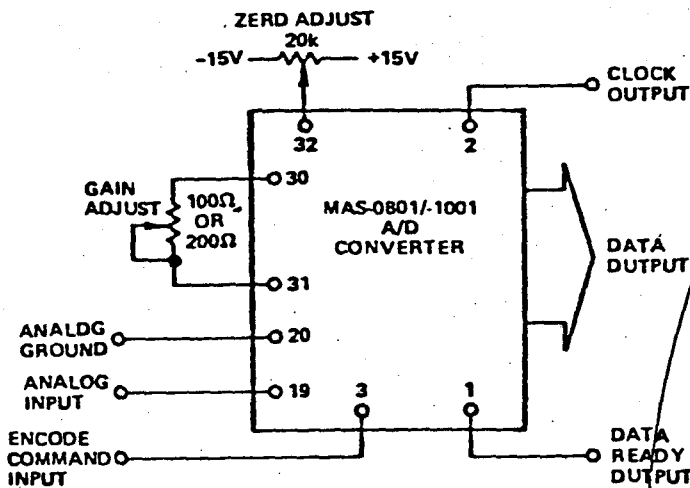
Calibration and Adjustment



PROCEDURE:

1. APPLY ENCODE COMMAND PULSE TO THE ENCODE COMMAND INPUT (PIN 3).
2. CONNECT A PRECISION VOLTAGE SOURCE TO THE ANALOG INPUT (PIN 19) AND ANALOG GROUND (PIN 20). ADJUST THIS SOURCE FOR $+1/2\text{LSB}$ ($+1.2\text{mV}$). VARY THE ZERO ADJUST POTENTIOMETER FOR AN LSB FLUTTER (THIS WILL APPEAR AS AN EQUAL UNCERTAINTY AT THE OUTPUT BETWEEN THE CODES 0000 0000 0000 AND 0000 0000 0001).
3. WITH THE PRECISION VOLTAGE SOURCE ADJUSTED TO $-FS + 1/2\text{LSB}$, ADJUST THE GAIN POTENTIOMETER FOR A FLUTTER BETWEEN CODES 1111 1110 AND 1111 1111.

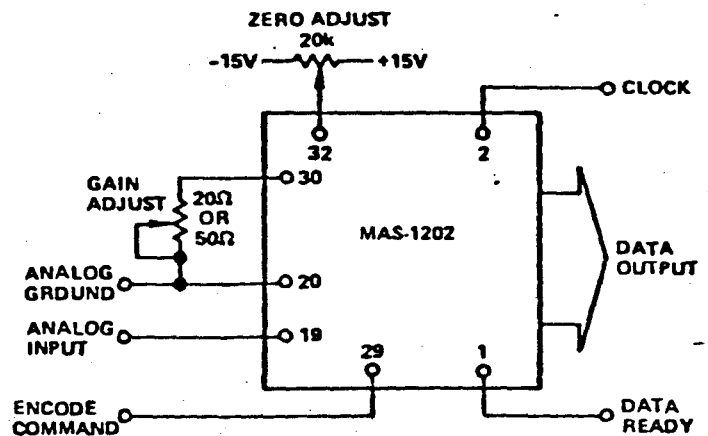
Figure 1. MAS-0801 and MAS-1001 Unipolar Operation



PROCEDURE:

1. APPLY AN ENCODE COMMAND TO THE ENCODE COMMAND INPUT (PIN 3).
2. CONNECT A PRECISION VOLTAGE SOURCE TO THE ANALOG INPUT (PIN 19) AND ANALOG GROUND (PIN 20). ADJUST THIS SOURCE TO $+FS - 1/2\text{LSB}$. THE ZERO ADJUST POTENTIOMETER FOR A FLUTTER BETWEEN VARY CODES 0000 0000 0000 AND 0000 0000 0001.
3. ADJUST THE VOLTAGE SOURCE TO $-FS + 1/2\text{LSB}$. ADJUST THE GAIN POTENTIOMETER FOR A FLUTTER BETWEEN THE CODES 1111 1110 AND 1111 1111.

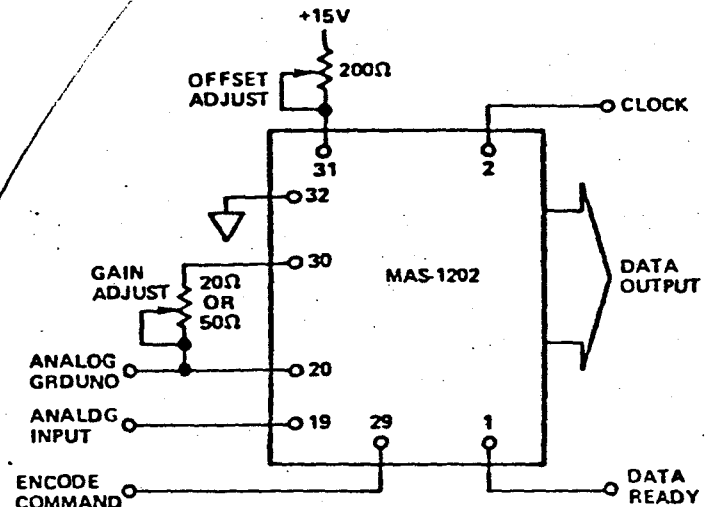
Figure 2. MAS-0801 and MAS-1001 Bipolar Operation



PROCEDURE:

1. APPLY ENCODE COMMAND PULSE TO THE ENCODE COMMAND INPUT (PIN 29).
2. CONNECT A PRECISION VOLTAGE SOURCE TO THE ANALOG INPUT (PIN 19) AND ANALOG GROUND (PIN 20). ADJUST THIS SOURCE FOR $+1/2\text{LSB}$ ($+1.2\text{mV}$). VARY THE ZERO ADJUST POTENTIOMETER FOR BIT 12 FLUTTER (THIS WILL APPEAR AS AN EQUAL UNCERTAINTY AT THE OUTPUT BETWEEN THE CODES 0000 0000 0000 AND 0000 0000 0001).
3. WITH THE PRECISION VOLTAGE SOURCE ADJUSTED TO $+FS - 1/2\text{LSB}$ ($+9.9964\text{V}$), ADJUST THE GAIN POTENTIOMETER FOR A FLUTTER BETWEEN CODES 1111 1111 1110 AND 1111 1111 1111.

Figure 3. MAS-1202 Unipolar Operation



PROCEDURE:

1. APPLY AN ENCODE COMMAND TO THE ENCODE COMMAND INPUT (PIN 29).
2. CONNECT A PRECISION VOLTAGE SOURCE TO THE ANALOG INPUT (PIN 19) AND ANALOG GROUND (PIN 20). ADJUST THIS SOURCE TO $-FS + 1/2\text{LSB}$ (-4.9988V). ADJUST THE OFFSET POTENTIOMETER FOR A FLUTTER BETWEEN CODES 0000 0000 0000 AND 0000 0000 0001.
3. ADJUST THE VOLTAGE SOURCE TO $+FS - 1/2\text{LSB}$ ($+4.9964\text{V}$). ADJUST THE GAIN POTENTIOMETER FOR A FLUTTER BETWEEN THE CODES 1111 1111 1110 AND 1111 1111 1111.

Figure 4. MAS-1202 Bipolar Operation